

ITRS 2007 (国際半導体技術ロードマップ 2007 年全面書き下ろし版) の概要

(社) 電子情報技術産業協会 半導体技術ロードマップ専門委員会 副委員長 長田 俊彦
(富士通株式会社 電子デバイス事業本部)

■ はじめに

ITRS (International Technology Roadmap for Semiconductors, 国際半導体技術ロードマップ) は、欧州、日本、韓国、台湾、米国の世界 5 極の専門家が半導体技術のロードマップをまとめたものです。日本では、社団法人 電子情報技術産業協会(JEITA)に半導体技術ロードマップ専門委員会 (STRJ) が設置されており、そこでの議論と検討結果は ITRS の編集に反映されております。半導体技術の急速の進歩に対応するため、ITRS は奇数年の年末に全面書き下ろし版を公表し、偶数年の年末に、改訂版(改訂部分のみをまとめた資料)を公表しております。ITRS 2007 年全面書き下ろし版の全文は 2008 年 1 月にウェブ上で公開予定です。

<http://www.itrs.net/>

<http://strj-jeita.elisasp.net/strj/>

■ 微細化トレンド

ITRS 2007 年全面書き下ろし版の微細化トレンドは ITRS 2005 年版に比べて NAND 型フラッシュメモリだけが 1 年前倒しになっております。図 1 と表 1 には DRAM、NAND 型フラッシュメモリ、MPU/ASIC などのロジック製品群に使われるハーフピッチが、それぞれ、明示されています。NAND 型フラッシュメモリの微細化については、2004 年の 90nm を基点として、2008 年までは、2 年で 0.7 倍のペースで、2009 年以後は 3 年で 0.7 倍のペースで縮小していくものとしています。

MPU/ASIC などのロジック集積回路のハーフピッチの値は、各社のプレスリリースや学会発表で慣用的に使われている「ノード」とは異なっており、慣用的に使われている「ノード」の 45nm、32nm は、ITRS の表では、概ね、2007 年、2009 年に相当します。

図 1 の「テクノロジーサイクル」はデザインルールが 0.7 倍になるまでにかかる期間として定義されています。新世代の製品が何年ごとに発売されるかを示しているわけではありません。

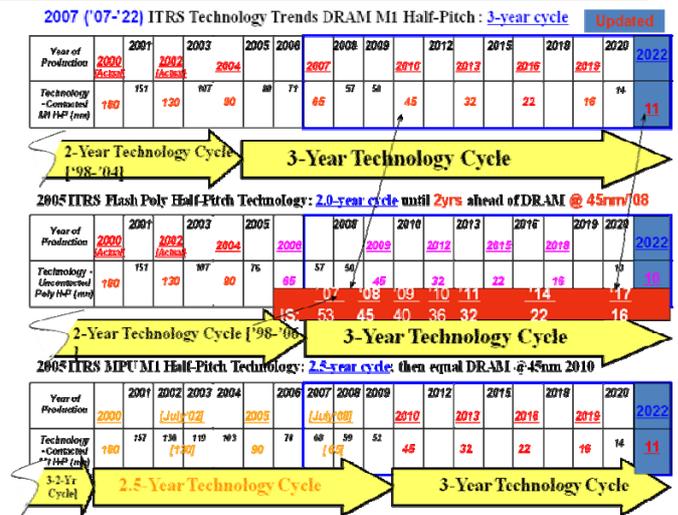


図 1 ITRS 2007 年全面書き下ろし版による微細化トレンド

ITRS では、先行 2 社の生産数量が月産 1 万個を超えた年として、生産開始年を定義しています。これは従来の定義と同じです。ITRS の各種の表は生産開始年ベースで作成しています。新世代の半導体集積回路開発のためには、生産開始年以前に、試作のための製造装置が必要となります。また、量産開始年の 2 年程度前から、新世代の半導体集積回路の試作結果が学会などで発表されはじめますが、これは ITRS の表と矛盾するものではありません。

■ リソグラフィー

図 2 にリソグラフィー技術の候補を示します。2007 年全面書き下ろし版では、ハーフピッチが 45nm と 32nm の世代で使われるリソグラフィー候補のリストを絞り込みました。第一候補は 45nm 世代では「193nm 液浸技術」、32nm 世代では「193nm 液浸技術を使った二重パターンニング」か「EUV」に変更されました。

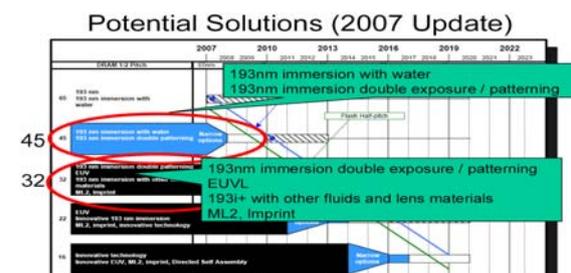


図 2 リソグラフィー技術の候補

■ フロントエンドプロセスと PIDS

High k ゲート絶縁膜の導入時期を 2006 年改訂版では、高性能用と低動作電力用について導入を 2 年遅らせましたが、2007 年版では再び 2008 年に戻しました。低待機電力用の導入時期は 2008 年で変化ありません。また、高性能用では、完全空乏形の SOI トランジスタの導入時期は 2010 年です。(図 3 を参照)

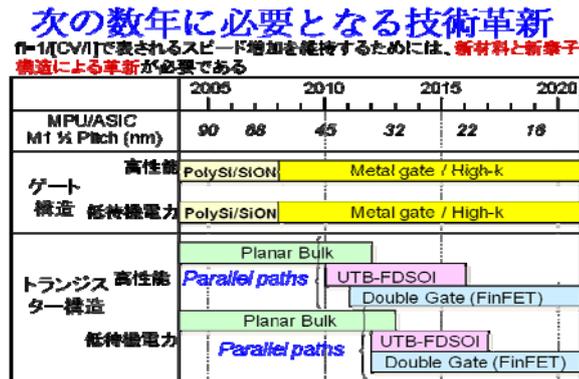


図 3 ロジック製品における新規技術の導入時期

■ 多様化のための More than Moore

ITRS2007 年版では 2006 年版から検討が始まった IC 技術の多方面への応用を SoC と SIP 技術で実現すること

を More than Moore という名称で新たに取り上げております (図 4 参照)。



図 4 More than Moore 技術

■ まとめ

ITRS 2007 全面書き下ろし版では多くの表を改訂し、より現実を反映したものとなりました。本稿が ITRS を参照される際の参考になれば幸いです。より詳しくは、前述のウェブサイトを参照ください。今後とも、ITRS と STRJ の活動にご理解とご支援を頂きますよう、お願い申し上げます。

表 1 ITRS 2007 年全面改訂版による微細化トレンド

生産開始年	2007	2008	2009	2010	2011	2012	2013	2014	2015
DRAM Metal 1 ハーフピッチ (nm)	65	57	50	45	40	36	32	28	25
MPU/ASIC Metal 1 ハーフピッチ (nm)	68	59	52	45	40	36	32	28	25
Flash メモリ poly-Si ハーフピッチ (nm)	54	45	40	36	32	28	25	23	20
MPU リソグラフィ後ゲート長 (nm)	42	38	34	30	27	24	21	19	17
MPU 物理的ゲート長 (nm)	25	23	20	18	16	14	13	11	10

生産開始年	2016	2017	2018	2019	2020	2021	2022
DRAM Metal 1 ハーフピッチ (nm)	22	20	18	16	14	13	11
MPU/ASIC Metal 1 ハーフピッチ (nm)	22	20	18	16	14	13	11
Flash メモリ poly-Si ハーフピッチ (nm)	20	18	16	14	13	10	9
MPU リソグラフィ後ゲート長 (nm)	15	13	12	11	9	8.4	7.5
MPU 物理的ゲート長 (nm)	9	8	7	6.3	5.6	5.0	4.5