

INTERNATIONAL  
TECHNOLOGY ROADMAP  
FOR  
SEMICONDUCTORS  
2011 EDITION  
EMERGING RESEARCH MATERIALS

THE ITRS IS DEvised AND INTENDED FOR TECHNOLOGY ASSESSMENT ONLY AND IS WITHOUT REGARD TO ANY COMMERCIAL CONSIDERATIONS PERTAINING TO INDIVIDUAL PRODUCTS OR EQUIPMENT.

# 訳者まえがき

この文書は International Technology Roadmap for Semiconductors 2011 Edition(国際半導体技術ロードマップ 2011 年版)本文の日本語訳である。

国際半導体技術ロードマップ(以下 ITRS と表記)は、米国、日本、欧州、韓国、台湾の世界5極の専門家によって編集・作成されている。日本では、半導体技術ロードマップ専門委員会 (STRJ) が電子情報技術産業協会 (JEITA) 内に組織され、日本国内で半導体技術ロードマップについての調査活動を行うとともに、ITRS の編集・作成に貢献している。STRJ 内には 15 のワーキンググループ (WG: Working Group) が組織され、半導体集積回路メーカー、半導体製造装置メーカー、材料メーカー、大学、独立行政法人、コンソーシアムなどから専門家が集まり、それぞれの専門分野の調査活動を行っている。

ITRS は改版を重ねるごとにページ数が増え、2011年版は英文で 1000 ページを越えるの文書となった。このような大部の文書を原文で読み通すことは専門家でも多大な労力を要するし、専門家であっても技術分野が少し異なると ITRS を理解することは必ずしも容易でない。STRJ の専門委員がその専門分野に応じて ITRS を訳出することで、ITRS をより親しみやすいものにすることができるのではないかと考えている。

なお、ITRS 2005 年版(英語の原書)までは、ウェブ公開とともに、印刷された本としても出版していたが、ITRS 2007 年版以降、は印刷コストが大きくなってきたこと、ウェブ上で無料公開されている文書の出版版を本の形で有償頒布しても需要が限られることなどのため、印刷物の形での出版を断念し、ウェブ公開のみとなった。ITRS の読者の皆様にはご不便をおかけするが、ご理解願いたい。ITRS 2009 年版以降、電子媒体で ITRS を公開することを前提に編集を進め、ITRS の表は原則として、Microsoft Excel のファイルとして作成し、そのまま公開することにした。

ITRS は英語で書かれている。日本語訳の作成は、STRJ 委員が分担してこれにあたり、JEITA の STRJ 担当事務局が全体の取りまとめを行った。訳語については、できる限り統一するように努めたが、なお、統一が取れていないところもある。また、訳者によって、文体が異なるところもある。ITRS の原文自体も多くの専門家による分担執筆であり、そもそも原文の文体も一定していないことも、ご理解いただきたい。誤訳、誤字、脱字などが無いよう、細心の注意をしているが、短期間のうちに訳文を作成しているため、なお間違いが含まれていると思う。また、翻訳の過程で原文のニュアンスが変化してしまうこともある。訳文についてお気づきの点や、ITRS についてのご批判、ご意見などを事務局まで連絡いただけますよう、お願い申し上げます。

今回の訳出にあたっては、ITRS の本文の部分のみとし、ITRS 内の図や表の内部の英文は訳さないでそのまま掲載することとした。Executive Summary の冒頭の謝辞 (Acknowledgments) に、ITRS の編集にかかわった方々の氏名が書かれているが、ここも訳出していない。

原文中の略語については、できるかぎり、初出の際に、「ITRS(International Technology Roadmap for Semiconductors)」のように () 内に原義を示すようにした。英文の略号をそのまま使わないで技術用語を訳出する際、原語を引用したほうが適切と考えられる場合には、「国際半導体技術ロードマップ (ITRS: International Technology Roadmap for Semiconductors、以下 ITRS と表記)」「国際半導体技術ロードマップ (International Technology Roadmap for Semiconductors)」のように和訳の後に () 内に原語やそれに対応する略語を表示した。Executive Summary の用語集 (Glossary) も参照されたい。原文の括弧 ( ) があってそれを訳するために括弧を使った場合もあるが、前後の文脈の関係で判別できると思う。また訳注は「【訳者注:この部分は訳者の注釈であることを示す】」のように【】内に表記した。また [] 内の部分は、訳者が原文にない言葉をおぎなった部分であることを示している。訳文は厳密な逐語訳ではなく、日本語として読んで意味が通りやすいように意識している。ITRS のウェブ版ではハイパーリンクが埋め込まれているが、今回の日本語版ではハイパーリンクは原則として削除した。読者の皆様には不便をおかけするが、ご理解いただければ幸いである。

今回の日本語訳全体の編集は全体のページ数が膨大であるため、大変な作業となってしまいました。編集作業を担当いただいた、JEITA 内 SRTJ 事務局の進藤淳二さん、関口美奈さんに大変お世話になりました。厚くお礼申し上げます。

より多くの方に ITRS をご活用いただきたいとの思いから、今回の翻訳作業を進めました。今後とも ITRS と STRJ へのご理解とご支援をよろしくお願い申し上げます。

2012年 5月  
訳者一同を代表して  
電子情報技術産業協会 (JEITA) 半導体部会 半導体技術ロードマップ専門委員会 (STRJ) 委員長  
石内 秀美 (株式会社 東芝)

## 版權について

# ORIGINAL (ENGLISH VERSION) COPYRIGHT © 2011 SEMICONDUCTOR INDUSTRY ASSOCIATION

All rights reserved

ITRS • SEMATECH, Inc. , 257 Fuller Road, Albany, NY12203 • <http://www.itrs.net>  
Japanese translation by the JEITA, Japan Electronics and Information Technology Industries  
Association under the license of the Semiconductor Industry Association

### —引用する場合の注意—

原文(英語版)から引用する場合： ITRS 2011Edition page XX, Figure(Table) YY  
この日本語訳から引用する場合： ITRS 2011Edition (JEITA 訳) XX 頁,図(表)YY  
と明記してください。

-----  
**問合せ先：**

一般社団法人 電子情報技術産業協会  
半導体技術ロードマップ専門委員会 事務局  
電話: 03-5218-1068 電子メール: [roadmap@jeita.or.jp](mailto:roadmap@jeita.or.jp)

# TABLE OF CONTENTS

新探究材料(Emerging Research Materials) .....	1
1. スコープ(Scope) .....	1
2. 困難な課題(Difficult Challenges) .....	2
3. イントロダクション(Introduction) .....	3
4. 新探究デバイス材料(Emerging Research Device Materials) .....	4
4.1. 新探究メモリ用材料(Emerging Memory Materials) .....	4
4.2. 新探究ロジックデバイス向け材料(Emerging Logic Materials) .....	7
4.3. スピン(Spin Materials) .....	20
4.4. 複合金属酸化物材料、それらの界面と超格子(Complex Metal Oxide Materials, Interfaces, and Superlattices) .....	23
5. リソグラフィ材料(Lithography Materials) .....	26
5.1. レジスト材料(Resist Materials) .....	27
5.2. リソグラフィ延命への誘導自己組織化(Directed Self Assembly for Lithography Extension) .....	31
6. 探求的フロントエンドプロセス、プロセスインテグレーション、デバイスおよび構造に対する材料の挑戦と選択(Emerging Front End Processes' and Process Integration, Devices, and Structures' Material Challenges and Options) .....	34
6.1. ドーピングと堆積(Doping and Deposition) .....	35
6.2. 有益ナノ材料の誘導自己組織化(リソグラフィセクション・ディスカッション参照)(Directed Self Assembly of Useful Nanomaterials (See the Lithography Section Discussion)) .....	38
6.3. 選択エッチングと洗浄/表面前処理(Selective Etch and Clean/Surface Preparation) .....	38
6.4. 低ダメージドーパントプロセス(Low Damage Dopant Processing) .....	39
6.5. コンタクト(Contacts) .....	39
7. 配線(Interconnects) .....	39
7.1. 新奇超薄膜バリア(Novel Ultrathin Barriers) .....	39
7.2. 新奇配線(Novel Interconnects) .....	41
7.3. Low-k層間絶縁膜(Low K Interlevel Dielectric) .....	43
8. 実装とパッケージ(Assembly and Packaging) .....	43
8.1. 三次元配線のための材料(Materials for 3D Interconnects) .....	44
8.2. 将来のパッケージングのためのポリマー材料(Polymer Materials for Future Packaging) .....	46
8.3. 将来のパッケージングのための低次元材料(Low Dimensional Materials for Future Packaging) .....	47
9. 環境・安全・健康(Environment, Safety, and Health) .....	49
10. 計測(Metrology) .....	50
10.1. ナノメータースケール構造/組成の評価とイメージング(Characterization and Imaging of Nano-scale Structures and Composition) .....	50
10.2. 界面と埋め込まれたナノ構造に対する計測のニーズ(Metrology Needs for Interfaces and Embedded Nano-structures) <sup>1,2</sup> .....	50
ナノスケールの構造における欠損および欠陥の評価(Characterization of Vacancies and Defects in Nano-scale Structures) <sup>3</sup> .....	51
10.3. ナノスケール新規探索材料の物性のウェーハレベルでのマッピング(Wafer Level Mapping of Properties of Nano-scale ERM) <sup>2, 5-8</sup> .....	51
10.4. スピンおよび電気特性の同時測定のための計測のニーズ(Metrology Needs for Simultaneous Spin and Electrical Measurements) <sup>10-15</sup> .....	52

10.5.	複合金属酸化物系のための計測ニーズ(Metrology Needs for Complex Metal Oxide Systems) <sup>19-24</sup> .....	53
10.6.	分子デバイスのための計測(Metrology for Molecular Devices) .....	53
10.7.	機能性分子材料のための計測のニーズ(Metrology Needs for Macromolecular Materials) <sup>28-36</sup> .....	53
10.8.	誘導自己組織化技術のための計測のニーズ(Metrology Needs for Directed Self-assembly) <sup>37-44</sup> .....	53
10.9.	プローブとサンプル間の相互作用のモデリングと分析(Modeling and Analysis of Probe-Sample Interactions) .....	54
10.10.	ウルTRASケールデバイスのための計測のニーズ(Metrology Needs for Ultra-scaled Devices) <sup>45-48</sup> .....	54
10.11.	新規探索材料に係わる環境、安全と健康のための計測(Metrology for ERM Environmental Safety and Health) .....	55
10.12.	ERM素子材料に対する計測技術の進歩(Progress of Metrology for ERM Device Materials) .....	55
10.13.	低誘電率/Cu配線の計測技術(Low-K/Cu Interconnect Metrology) .....	56
11.	モデリング/シミュレーション(Modeling and Simulation) .....	57
11.1.	合成(Synthesis) .....	60
11.2.	構造と物性(Structure and Properties) .....	60
11.3.	異なるシミュレーションツール、例えばTCADから第一原理計算をつなぐプラットフォームの開発(Development of Platform for Different Simulation Tools, Such as TCAD and Ab-Initio) .....	63
11.4.	計測と評価(Metrology and Characterization) .....	63
12.	新探究材料のトランジション・テーブル(ERM Transition Table) .....	64
13.	References .....	65

## LIST OF FIGURES

Figure ERM1	Polymer Composite Materials' Coupling Example .....	47
Figure ERM2	Modeling from Synthesis to Predicting Properties .....	57
Figure ERM3	Multi-scale Perspective in Nanotechnology where Materials Form an Important Role at Different Levels. ....	59

## LIST OF TABLES

Table ERM1	Emerging Research Materials Difficult Challenges .....	2
Table ERM2	Applications of Emerging Research Materials .....	3
Table ERM3	ERM Memory Material Challenges .....	4
Table ERM4	Challenges for ERM in Alternate Channel Applications .....	8
Table ERM5	Alternate Channel Materials Critical Assessment .....	16
Table ERM6	Spin Devices versus Materials .....	18
Table ERM7	Spin Material Properties .....	20
Table ERM8	Challenges for Lithography Materials .....	27
Table ERM9	Directed Self Assembly Critical Assessment .....	34
Table ERM10	FEP / PIDS Challenges for Deterministic Processing .....	35
Table ERM11	Interconnect Material Challenges .....	39
Table ERM12	Nanomaterial Interconnect Material Properties .....	39
Table ERM13	Assembly and Packaging ERM Challenges .....	44
Table ERM14	ITWG Earliest Potential ERM Insertion Opportunity Matrix .....	50
Table ERM15	Transition Table for Emerging Research Materials .....	64



# 新探究材料 EMERGING RESEARCH MATERIALS

## 1. スコープ(SCOPE)

新探究材料(Emerging Research Materials, 以下 ERM)章では、材料研究のコミュニティに対して、将来 ITRS のソリューションになる可能性のある新材料技術を、今から研究所で取り組んでもらうため、挑戦的な研究課題のガイドラインを示している。ITRS の各技術ワーキンググループ(ITWG)から、将来における技術的要求を満たす特性を示す新材料を必要とするニーズを明確化してもらおう。それらは、集積化を進めるもの、計算機能を向上させるためにエネルギーの効率的利用を進めるもの、信頼性を向上するものなどである。ERM では、これら集積化、省エネルギー、信頼性を向上させるといったニーズを満たす可能性がある特性を示す新材料を提示していく。これらの候補となりえる新材料としては、III-V 族半導体、Ge、低次元材料(low dimensional materials)(例えば、カーボンナノチューブ(CNTs)やグラフェン、ナノワイヤやナノ微粒子)、巨大分子(Macromolecules)、自己組織化材料(Self-directed assembled materials)、スピン材料(Spin materials)、複合金属酸化物(Complex metal oxides)、ヘテロ界面(Selected interfaces)などがある。本章では、これらの新材料に対して、材料自身、プロセス、界面の制御に対する要求、そして、それらを支える計測技術、モデリング、シミュレーション技術への要求を記載している。また、2011 年度版では、CMOS エクステンション(「CMOS 延命」)のためのチャネル代替材料や、リソ延命のための誘導自己組織化(directed self-assembly) に関するクリティカルアセスメント(「批判的査定」)を行った。

ERM のスコープは、ERD のほかにも、リソグラフィ、フロントエンドプロセス(FEP)、配線、アッセンブリとパッケージ(A&P)ほかの各技術の将来を支えるために必要な材料物性、合成法、計測とモデリングなどは、全て含まれる。例えば ERD のメモリやロジックデバイス関連では、プレーナー型の p 型 III-V 族化合物半導体や n 型 Ge、ナノワイヤ、カーボンナノチューブやグラフェン、スピン材料や複合金属酸化物に至るまでスコープに含まれる。さらに、beyond CMOS ロジックの特別な調査により、カーボンベース(カーボンナノチューブやグラフェン)ナノエレクトロニクスが注目されていることが分かり、その結果を受けてソリューションの可能性を示すテーブルを追加した。【訳者注:2010~2011 年にかけて行った】特別な査定は、新探究メモリとして STT-RAM と Redox RAM 【訳者注:抵抗変化型メモリのこと。学術的論文や学会等で用いられている RRAM、ReRAM、Atom switch と CBRAM 等を含む】が有望であることを示したが、一方で、その一層の研究開発推進が必要であることも明らかになったため、材料や界面に関する、より詳細なニーズを記載した。幾つかの漸進的あるいは革新的な ERD の中には、ITRS で以前から議論されている既存の材料とプロセスで実現可能なものもあるが、それらはここでは取り扱わない。リソグラフィのための ERM には、新しい分子や巨大分子、レジストによる究極のパターニング、自己組織化技術などが含まれる。FEP の ERM には、将来のデバイス技術、例えば、ドーピングを低ダメージで、かつあらかじめ定めた場所に行う「決定論的ドーピング技術」や、選択エッチング、デポジションやクリーニングのための新材料技術などが含まれる。配線の ERM には、Cu 配線を延命させるための新極薄バリアや 20nm 以下の低抵抗コンタクト、配線、ビア、Ultra-low-k 層間絶縁膜(ILD)のための新奇材料などが含まれる。実装とパッケージングの ERM には、高信頼な電気配線や熱接触を可能とする材料や、ユニークな電氣的、熱的、機械的特性をあわせ持つポリマー、超高出力密度高速キャパシタなどが含まれる。

探索的研究段階を終えたと判断し、ERM では n 型 InGaAs と p 型 Ge を FEP と PIDS へ手渡し、p 型 III-V 族化合物半導体と n 型 Ge を ERM 章に残した。さらに、ERM は、Zr と Ru 超薄膜バリア層を配線 TWG に手渡しつつある。

## 2 新探究材料 Emerging Research Materials

本年度版の ERM 章では、下記の一連の ERM ファミリーが含まれている:p 型 III-V 族化合物半導体、n 型 Ge、低次元材料(Low dimensional materials)、巨大分子(Macromolecules)、自己組織メカニズムが働く材料(Self-assembled materials)、スピン材料(Spin materials)、複合金属酸化物(Complex metal oxides)、界面やヘテロ界面(heterointerfaces)など。これらの材料の多くが、複数の応用分野にて、高い省エネルギー効率と高信頼性を備えたより高い集積回路を実現する可能性を持っている。Table ERM2 では、ERM ファミリーと ITRS の応用との相関のマップを示している。将来の改訂では、合目的的に機能が多様化する応用から要求される ERM に関する記載が広範に含まれることになるだろう。

## 2. 困難な課題(DIFFICULT CHALLENGES)

ERM の困難な技術課題は、Table ERM1 にまとめられている。おそらく ERM にとっての最も困難な課題は、よく制御され、所望の特性を持った材料オプション(選択候補)を、導入判断に影響を与える時期に作れるかどうかであろう。それらの材料オプションは、高集積度 ERD やリソグラフィ技術、ナノスケール配線形成やその動作、パッケージングの選択肢などを実現するための潜在能力を持っていないなければならない。ナノメートルスケールでの応用には、材料特性の制御性を高める必要があり、これには研究コミュニティ内での共同研究や共同作業が必要と言える。加速された合成、計測、モデリングのイニシアティブは、合目的的な材料設計能力を高め、発展的な ERM 技術実現にむけて不可欠である。改善された計測やモデリングツールは、これらエマージングなナノ材料のロバスタな合成法の発展にも不可欠である。多くの ERM 材料が成功するかどうかは、求められる組成やモフォロジー、そして要求されている集積化された機能とを合わせ持った役立つナノ構造を作り出せて、かつ量産技術とも互換性のあるロバスタな合成法に依存している。

*Table ERM1 Emerging Research Materials Difficult Challenges*

<i>Difficult Challenges – 2018– 2026</i>	<i>Summary of Issues and opportunities</i>
Scale high-speed, dense, embeddable, volatile, and non-volatile memory technologies to replace SRAM and / or FLASH for manufacture by 2018.	<p>SRAM and FLASH scaling in 2D will reach definite limits within the next several years (see PIDS Difficult Challenges). These limits are driving the need for new memory technologies to replace SRAM and possibly FLASH memories by 2018.</p> <p>Identify the most promising technical approach(es) to obtain electrically accessible, high-speed, high-density, low-power, (preferably) embeddable volatile and non-volatile RAM</p> <p>The desired material/device properties must be maintained through and after high temperature and corrosive chemical processing. Reliability issues should be identified &amp; addressed early in the technology development</p>
Scale CMOS to and beyond 2018 - 2026	<p>Develop 2<sup>nd</sup> generation new materials to replace silicon (or InGaAs, Ge) as an alternate channel and source/drain to increase the saturation velocity and to further reduce V<sub>dd</sub> and power dissipation in MOSFETs while minimizing leakage currents for technology scaled to 2018 and beyond.</p> <p>Develop means to control the variability of critical dimensions and statistical distributions (e.g., gate length, channel thickness, S/D doping concentrations, etc.)</p> <p>Accommodate the heterogeneous integration of dissimilar materials.</p> <p>The desired material/device properties must be maintained through and after high temperature and corrosive chemical processing</p> <p>Reliability issues should be identified &amp; addressed early in this development.</p>
Extend ultimately scaled CMOS as a platform technology into new domains of application.	<p>Discover and reduce to practice new device technologies and primitive-level architecture to provide special purpose optimized functional cores (e.g., accelerator functions) heterogeneously integrable with CMOS.</p>
Continue functional scaling of information processing technology substantially beyond that attainable by ultimately scaled CMOS.	<p>Invent and reduce to practice a new information processing technology eventually to replace CMOS</p> <p>Ensure that a new information processing technology is compatible with the new memory technology discussed above; i.e., the logic technology must also provide the access function in a new memory technology.</p>

	<p>A new information processing technology must also be compatible with a systems architecture that can fully utilize the new device. A new non-binary data representation and non-Boolean logic may be required to employ a new device for information processing. These requirements will drive the need for a new systems architecture.</p> <p>Bridge the gap that exists between materials behaviors and device functions. Accommodate the heterogeneous integration of dissimilar materials</p> <p>Reliability issues should be identified &amp; addressed early in the technology development</p>
<p>Invent and reduce to practice long term alternative solutions to technologies that address existing MtM ITRS topical entries currently in wireless/analog and eventually in power devices, MEMS, image sensors, etc.</p>	<p>The industry is now faced with the increasing importance of a new trend, “More than Moore” (MtM), where added value to devices is provided by incorporating functionalities that do not necessarily scale according to “Moore’s Law”.</p> <p>Heterogeneous integration of digital <i>and</i> non-digital functionalities into compact systems that will be the key driver for a wide variety of application fields, such as communication, automotive, environmental control, healthcare, security and entertainment.</p>

高集積度デバイスと配線を達成するため、ERM は所望な位置に合成しなければならず、さらに方向も寸法も組成も制御しなければならない。またエマージングなデバイス、配線、パッケージ技術向上のもう一つの ERM の要件は、埋め込まれた界面特性を評価し、制御する能力にある。形状がナノメートルのスケールに近づくにつれ、基本的な熱力学的安定性や揺らぎの問題が、わずかな寸法ばらつきや制御した有用な特性をもつナノ材料の加工に制限を与えるかもしれない。また研究環境の中で開発された新奇なナノ材料は、その材料や構造がもつ環境、安全、健康への影響について体系的に評価できる計測法とそのデータ自身を成熟したものとしていかなければならない。

Table ERM1 にリストアップされた困難な技術課題は、本章で取上げている ERM の進化を律速するものになるかもしれない。異なるデバイス構造や応用環境のもとで、材料最適化や予測される性能解析を行うためには、計測法の進展が必要である。それゆえ材料合成とキャラクタリゼーション、モデルングのコミュニティ間連携が重要であることは、何度言っても言い過ぎではないだろう。材料の進歩には、合成条件と組成や構造、そしてそれらが材料の持つ機能特性へ与えるインパクトとの間にある相互関係を理解することが求められる。そこで評価方法は、組成と構造、機能特性間の定量的相関を確立するのに十分でなければならない。さらに言えば、それはモデルの実証を可能にし、要求される材料特性の設計や最適化を加速するための助けにならなければならない。ERM モデルや応用技術開発を加速するための知識基盤が確立されるにあたって、モデルの検証には実験研究者と理論研究者間の密接な連携が必要である。

### 3. イントロダクション(INTRODUCTION)

ERM 章には、【まだその実現に向けた】解決策が見出されていない応用技術領域で省エネルギー効率化を図りつつ回路の高集積化を持続させることのできる材料群が記載されている。新奇物性を示す多くの ERM が複数の領域の応用に適用可能であり、このことは TABLE ERM2 に強調されている。

*Table ERM2 Applications of Emerging Research Materials*

ERD ロジック素子を支援するために、ERM では、より微細化が可能でキャリアの散乱が少ない、即ち省エネルギー効率の高い数多くの代替チャネル材料を査定してきた。2008 年に、ERD は、情報処理能力を高め、beyond CMOS 素子応用にも適用できる候補として、カーボンベース素子が高い可能性を持つと査定した。ゆえに、ERM ではこれらの材料に係わる研究開発を推進する研究ニーズを調査した。Beyond CMOS 素子としては、スピンのような電荷以外の状態変数による情報処理を可能とする材料を探索した。

## 4 新探究材料 Emerging Research Materials

これらは、省エネルギー効率を劇的に高め、何世代にもわたってそれを延命させられるものとなるかもしれない。ERD メモリ素子に関しては、ERM では、メモリの書き込みと読み出しに必要なエネルギー効率を改善し、より高い集積度を実現する材料の評価を行ってきた。2010年に、ERD では、高集積度メモリ技術を実現し、そしてその加速のために更なる研究を必要とする候補として STT-RAM と Redox RAM を査定するに至った。ゆえに、ERM では、これらの関連技術の進展を支援するために重要となる研究を査定した。

リソグラフィに関して、ERM では、数多くの 193nm リソの延命を実現するフォトレジストと EUV 用レジストの実用可能性を調査及び検討した。ERM では、パターン密度増倍を介してリソ延命を可能とする自己組織化(DSA)のクリティカルアセスメントも行っている。FEP に関して、ERM では DSA を評価するとともに、デバイスの特性を向上し省エネルギー効率を改善するかもしれない技術としてのドーパント位置制御とイオン注入による損傷の低減を可能とする新コンセプトも評価している。配線 TWG を支援するために、ERM では、エネルギー損失と配線遅延を低減し、銅配線技術を延命する新奇材料を評価している。そして、電気抵抗を劇的に低減し、演算処理のエネルギー効率を改善する可能性を備えたカーボン材料(カーボンナノチューブとグラフェン)からなる配線技術を探索している。実装とパッケージングについては、製品信頼性を高めるポリマー特性を改善する材料と、製品信頼性と実装温度を下げることのできる新奇な電気的接合材料を探索している。

研究段階は首尾よく行って実用化の準備まで進められたとしても、ERM の環境、安全、健康への特性が十分理解されかつ利用できるようにならなければ意味がない。計測やモデリングも、応用に向けた ERM を改善し、評価するものとして必要である。計測法は、ナノメートルスケールでの構造や組成を評価し、その構造がむき出しになっているか埋め込まれているかに係わらず、重要な物理的特性を評価するために必要である。モデリングは、材料合成で所望の構造ができているかどうかを決定するのに必要であり、モデル化された構造の特性が応用において機能しているかどうかを決めるためにも欠くことができない。そうした必要性についても関連するセクションで詳細に説明する。

## 4. 新探求デバイス材料(EMERGING RESEARCH DEVICE MATERIALS)

ここでは、ほぼ新探求デバイス(ERD)章で紹介されている順に ERD 材料が記載されている。なお、優先順位を示しているものではないことに注意して欲しい。

### 4.1. 新探求メモリ用材料(EMERGING MEMORY MATERIALS)

新探求メモリデバイスには、容量変化型メモリ(Fe FET)、Fe 抵抗をはじめとする抵抗変化型メモリ、ナノ電気機械式メモリ(nanoelectromechanical)、レドックスメモリ、モット電子メモリ、高分子メモリ、分子メモリが挙げられる。これらのデバイスに使われる ERM には、カーボンナノチューブ、ナノワイヤー、複合金属酸化物、遷移金属酸化物、磁性材料があり、これらの材料からなる工学的設計界面も挙げる事ができる。メモリデバイス用新探求材料における可能性と挑戦的課題を表 ERM3 にまとめた。その中の多くが複合金属酸化物と遷移金属酸化物を用いていることから、酸化物材料に関しては別の節を設けている。

*Table ERM3 ERM Memory Material Challenges*

#### 4.1.1. 強誘電体 FET(FERROELECTRIC MEMORY MATERIALS)

新探求強誘電体メモリには、FeFETや強誘電体分極抵抗変化型RAMが含まれる。FeFETは、ゲート酸化物として用いた強誘電体薄膜の分極が安定に2値をとることを利用するメモリである。不揮発メモリとしてのFeFETの主要な問題は、保持時間の短さ、シリコン-強誘電体界面でのチャージトラップである<sup>1</sup>。シリコン

と強誘電体間に $\text{HfO}_2$ や $\text{Hf-Al-O}$ の様な誘電層を挿入すると保持時間が格段に改善することが報告されている。より低い $P_r$ を有する強誘電体が最適であり、それゆえ $\text{YMnO}_3$  ( $P_r \sim 5.5 \mu\text{C}/\text{cm}^2$ )が検討されてきた。しかしながら、最近、 $\text{Pt}/\text{SrBi}_2\text{Ta}_2\text{O}_9/\text{Hf-Al-O}/\text{Si}$ 構造を用いて有望な結果が得られている<sup>2</sup>。これらの強誘電材料と誘電層の集積は非常に困難であるため、カーボンナノチューブ<sup>3</sup>やグラフェン<sup>4</sup>とポリマー強誘電体を集積することによって、1ヶ月未満の保持時間が実証されている。

強誘電体ポリマーやオリゴマーもまた、外部バイアスを印加すると個々の分子鎖が180度回転し、極性反転を示すため、不揮発メモリ応用に有望である。フッ化ビニリデンとトリフルオロエテンの共重合体( $\text{P}(\text{VDF}/\text{TrFE})$ )は数10年に渡り研究されている。最近、伝導ポリマーとポリピロール・ポリスチレンスルホン酸( $\text{Ppy-PSSH}$ )の薄膜で挟まれた50nmの $\text{P}(\text{VDF}/\text{TrFE})$ 薄膜で、スイッチングサイクル $10^7$ 回以上の保持時間、2.6Vの低保磁力が示されている<sup>5</sup>。金属電極と強誘電体ポリマー間の界面層の重要性が、別の伝導性ポリマー間としてポリ3,4-エチレンジオキシチオフェン・ポリスチレンスルホン酸( $\text{PEDOT:PSS}$ )を用いる以前に指摘されていた。そのポリマーは $\text{P}(\text{VDF}/\text{TrFE})$ 膜厚を210nmから65nmに変化させた後でも強誘電特性が維持されている<sup>6</sup>。これらの界面工学は、将来の有機強誘電体デバイス開発に更なる契機となるだろう。

フッ化ビニリデンオリゴマー薄膜も、従来の強誘電体ポリマーと比較して大きな残留分極( $13 \mu\text{C}/\text{cm}^2$ )を持った明瞭な分極反転を示している<sup>7</sup>。オリゴマー材料の高い結晶性がこの大きな分極をもたらし、有機強誘電体に基づく不揮発メモリ性能を改善するもう一つの戦略となる。

近年、これらのVDF材料を用いた垂直積層の強誘電体キャパシタが実証されている<sup>8,9</sup>。このデバイス構造は多層メモリアレイと不揮発教諭電体メモリの高密度集積を実現するには実に有望である。

ERDで触れたように、FE分極ReRAMでは、強誘電材料の分極はその構造のトンネル抵抗を変える隣接する半導体界面の障壁高さを変化させる。これはトンネル構造であるため、強誘電体材料はできるだけ薄くしなければならず、1nm程度に制限され<sup>10</sup>、この制御が課題となっている。

両デバイスにおいて、不揮発性メモリとして利用するためには保持時間を十分に長くする必要がある。

#### 4.1.2. ナノ電気機械式メモリ材料(NANOELECTROMECHANICAL MEMORY MATERIALS)

ERDの章で述べたように、パターニング/エッチングされたカーボンナノチューブや従来材料がナノ電気機械式メモリ用途向けの研究対象となっている。このメモリは、宙吊り、あるいは自由端の構造物が物理的に移動すること、すなわち外場を印加することによって構造物が動き、絶縁されたギャップを電氣的に接続したり、その接続を切ったりすることによって動作する。このメモリ素子を集積化するとともに、片持ち梁がどちらか一方の電極に接続したまま離れないようにするなど、数多くの解決すべき課題がある。スイッチ時間は10~100ナノ秒であるが、微細化によって更にその高速化が進むとは考えにくい。

#### 4.1.3. レドックスメモリ材料(REDOX MEMORY MATERIALS)

“レドックスRAM”分類には、高抵抗から低抵抗、もしくは反転させる物理メカニズムが酸化/還元(レドックス)電気化学に由来するMIS構造と材料の多様性が含まれる<sup>11-13</sup>。これらのレドックス電気化学メカニズムは、バルクI層中、I層中のフィラメント状伝導パスに沿って、あるいはMIM構造におけるI層/金属接触界面で作用する。最近まで、この分類(レドックスRAM)は、熱化学メカニズム(すなわち、融解と非融解)とナノイオニック(すなわち、原子価変化メカニズムと電気化学)の2つに分けられていた。

酸素空孔分布の電界制御が $\text{Pt}/\text{TiO}_x/\text{Pt}$ 積層構造の様なMIM構造に似た系で実証されている<sup>14,15</sup>。帯電した酸素空孔は、酸化材料中の可動ドーパントとシナプス接合における軸索(すなわち、新探求アーキ

テクチャーの構成要素)を模倣するために、必要なアナログ的な抵抗変化として利用される空孔の電氣的制御と考えられていた。

全てのレドックス RAM 技術は、金属-絶縁体-金属 (Metal-Insulator-Metal: MIM) 構造を形成するために、2つの金属電極に挟まれた1つの絶縁誘電層からなる。構造作製に続いて、これらのデバイスで導電性を持たせる最初の処理は、低抵抗のチャンネルを形成するために電圧を印加することによる“形成”プロセスである。低抵抗チャンネルの形成後、“リセット”動作が行われると“チャンネル”はより高い抵抗状態に戻る。そして、デバイスは電界を印加することによって高いコンダクタンス“セット”状態になる。ERDで議論されている様に、電気化学と熱化学メカニズムの競合がデバイス動作中に生じている。これらのメカニズムは、使われる電極や酸化物に応じてある状態から別の状態を生じたり、競合していると考えられる。

電極には、高電界下で誘電体中を拡散できるイオニック金属(例えば、Cu, Agなど)、もしくは誘電体中を拡散しない非イオニック金属が使われる。イオニック金属は典型的には高電界下で誘電体中を拡散し、“形成”プロセスで伝導パス<sup>16</sup>を形成する。伝導パスは電界を反転させる(バイポーラ)ことによって消失させることができる。

非イオニック電極では、高電界を印加するとTiやTaのような遷移金属の価電子状態を変化させる空孔の高密度化が起こると考えられている<sup>17</sup>。これは空孔の局所的高密度化によって誘起される伝導フィラメントの形成された結果である。このようなデバイスにおいて、スイッチングは熱化学や電気化学メカニズムを引き起こす高い“ユニポーラ”電界を印加することによって可能となる。もしスイッチング電極がTiやTaの酸化物と相互作用する金属なら、電極周辺の空孔を消失させる電極から酸化物をリリースできる<sup>17</sup>。

イオニック金属電極の場合、複数の金属フィラメントが陽イオン(不活性)電極から陰イオン(酸化性)電極へ形成されるという実験的証拠があるが、全体的に連続なフィラメントが形成されているかは明らかではない。両方の電極が不活性の場合、金属は移動しないが、酸素空孔( $\text{Vo}^{++}$ )リッチなパスが電極間に形成され、これが遷移金属の原子価変化を誘起し、低抵抗パスを生成すると考えられている。TiO<sub>2</sub>の場合は、Ti<sub>4</sub>O<sub>7</sub>(マグネリ相)フィラメントの形成<sup>18</sup>が報告されているが、同じメカニズムが幅広い条件で伸張する材料に適用できるかどうかを決定するために更なる調査が必要である。これらのデバイスのスケーラビリティを理解するために、“フィラメント”の空間的広がりを特徴付け、この変化がメモリサイクルと共に変化するかを決定することが重要である。また、1つの連続的なフィラメントが電極と接触するのか、それとも複数のサブフィラメントが誘電ギャップを通じて“コミュニケーション”することでパスを形成するのか理解することも、スイッチングメカニズムが大変異なるので、決定的に重要である。

これらの材料において、伝導フィラメントが形成される際に、核形成サイトとして働く粒境界や転移をもつ実際の材料(典型的には多結晶)でデバイスのスイッチングメカニズムを特徴付け、有効性を確認するために計測(Metrology)が必要である。計測によって、動作中のデバイスで“フィラメント”形成メカニズムとスイッチングメカニズムの正しさを確認しなければならない。

### 4.1.4. モットメモリ材料(MOTT MEMORY MATERIALS)

新探求メモリデバイス節において触れた通り、数多くの遷移金属酸化物あるいは複合金属酸化物において、モット転移が報告されている。ここで、モット転移とは、ゲート電圧によってキャリア濃度が変化し、それによって引き起こされる金属-絶縁体転移を意味する。この遷移は強相関電子効果によって電子的に駆動されることが提案され、幾つかの材料、例えばVO<sub>2</sub><sup>19</sup>やNSMO<sup>20</sup>は100°C以下で1次相転移が観測されている。もし、この1次相転移をスイッチプロセスに使うなら、絶縁状態に戻すために、その材料を転移温度以下に冷却する必要があるかも知れない。また、相転移温度の近傍で材料を維持するために、素子の温度の制御が必須となる。しかしながら、最近、SmNiO<sub>3</sub>が130°Cで構造転移をおもなった金属絶縁体

転移<sup>21</sup>を持つことが報告されている。これらの材料特性は酸素欠陥濃度、ストレス、その他いくつかの要因に敏感であり、これらの材料に基づくメモリは再現性良く作製することは難しいかも知れない。

最近、複合金属酸化物ヘテロ界面<sup>22</sup>において 2 次元電子ガスが見つかり、強誘電体を 2 次元電子ガスと繋ぎ、温度により敏感とまらないメモリ効果の可能性が新たに広がっている。

#### 4.1.5. 有機高分子膜メモリ用材料(MACROMOLECULAR MEMORY MATERIALS)

新探求デバイス(ERD)のメモリの節で議論されているように、有機高分子膜メモリ素子(macromolecular memory device)は、高分子膜が二つの電極で挟まれた形を基本としており、その基本構造の中に別の材料が埋め込まれている場合もある。(例えば、一方の電極表面に酸化物の層が存在する例、有機高分子膜中に金属や酸化物から成るナノ微粒子が含まれている例、などが挙げられる。)それぞれの素子構造におけるメモリ動作機構には違いがあるが、一方の電極表面に酸化物の層が存在する有機高分子膜メモリについては、その動作機構の理解が進んでいる。この構造では、メモリスイッチング動作は酸化物の層で生じており、有機高分子膜は電流を制限する働きをしている<sup>24</sup>。酸化物ナノ微粒子が高分子膜中に埋め込まれた素子について述べると、酸化チタン(TiO<sub>2</sub>)や酸化亜鉛(ZnO)のナノ微粒子からなる膜では、異なる極性の電圧パルスで二つの状態間を遷移するのに対し、酸化アルミニウム(Al<sub>2</sub>O<sub>3</sub>)、酸化セリウム(CeO<sub>2</sub>)、酸化ジルコニウム(ZrO<sub>2</sub>)、酸化イットリウム(Y<sub>2</sub>O<sub>3</sub>)では、単極性または両極性のいずれかの電圧印加によって、状態間を遷移する。これらの研究例に基づいて、メモリスイッチング動作は酸化物ナノ微粒子の状態変化を伴うと言える<sup>25</sup>。一方、メモリの状態は、酸素や紫外光の影響を受けやすく、ナノ微粒子の電子状態との相互作用を引き起こすためであると考えられている。更に、メモリスイッチングの繰り返し動作には、ミリ秒程度の不感時間を必要とする。これらの性質は、有機高分子膜メモリ素子の高性能デバイス応用を制限する原因となる可能性がある。

#### 4.1.6. 分子メモリ用材料(MOLECULAR MEMORY MATERIALS)

分子デバイスについては、新探求デバイス(ERD)の章で述べられている。電位障壁の低い電極コンタクトの形成、高信頼性動作、オン状態における高い電気抵抗、分子の特性を変化させないトップコンタクト電極形成など、分子デバイス応用に向けて、数々の課題を克服しなければならない。分子状態の変化を用いるデバイスは、非線形電流-電圧特性や双安定性などの有用な特性を示すが、現在研究されている多くの分子を基本とするデバイスの特性は各々の分子と電極間のコンタクトにある高いポテンシャル障壁や、欠陥のような過程に支配されているように見える。たとえば、電氣的スイッチングの原因は、分子とコンタクトの構造変化や最近接原子との相互作用によると示唆される。<sup>26, 27</sup> 技術的にも理論的にもまだ不明な点が多いが、こういったシステムは分子デバイスの特性ばらつきを減らし、超高密度回路を実現するであろう。

信頼性の高い分子スケールのデバイスを作製するには、高品質な電氣的コンタクトを実現する、分子と基板のコンタクトならびにトップコンタクト材料と手段を明確にする必要がある。結合双極子から分子配向までの様々なパラメータにより、電荷輸送パラメータやスイッチング電圧が影響される。分子と基板ならびにトップコンタクトの構造と電子的な特性を明らかにする研究が必要であり、それにより信頼性の高いコンタクトを実現できる。一方、金属の仕事関数が新しい分子コンタクトに及ぼす影響を調べるために、分子モデル、合成、実験が必要である。

### 4.2. 新探究ロジックデバイス向け材料 (EMERGING LOGIC MATERIALS)

探求的ロジック材料には、CMOS 拡張向け代替チャネル材料、電荷ベースの Beyond CMOS 向け材料、非電荷ベースの Beyond CMOS 材料、複合的な Beyond CMOS 応用向けスピン材料が含まれる。

### 4.2.1. 代替チャネル材料(ALTERNATE CHANNEL MATERIALS)

新規ロジックデバイス向け材料は、ロードマップの終わりまで CMOS を延命させるための代替チャネル材料、電荷ベースの非従来型 FET を実現させるための材料、あるいは非 FET や非電荷ベースの Beyond CMOS デバイスを実現させるための材料を包含している。材料およびプロセスは、複数のデバイスにとって有用である場合があるため、あるひとつの応用例について詳細な議論を行い、その他の応用例については、特筆すべき違いについて議論することにする。

微細化されたSi CMOSによる集積回路の性能の向上やエネルギー効率の向上(消費電力の低下)は歪Siチャネルを用いたデバイスですらより困難なものとなりつつあるため、Si MOSFETのチャネルへの代替材料が集中的に検討されている。パフォーマンスを向上させることができる主な特性は、チャネル移動度である。現在のシリコンnチャネルにおいては、低反転キャリア密度( $N_{inv} < 1e12 \text{ cm}^{-2}$ )での  $620 \text{ cm}^2/\text{V}\cdot\text{s}$ から $N_{inv} = 1.2e13 \text{ cm}^{-2}$ での  $250 \text{ cm}^2/\text{V}\cdot\text{s}$ まで変えられる。また、現在のシリコンpチャネルの移動度は、約  $150 \text{ cm}^2/\text{V}\cdot\text{s}$ から約  $60 \text{ cm}^2/\text{V}\cdot\text{s}$ まで同様に変えられる。そのため、潜在的にさらに高い移動度を持つ代替チャネル材料が、高性能とエネルギー効率改善と共にCMOSスケールリングを延命させるために検討されている。ITRSでのERDとERMは、その特性と技術の成熟度からn-InGaAsおよびp-GeをPIDSとFEPに移行しようとしている。一方で、n-Geとp-III-V材料は、ナノワイヤー、カーボンナノチューブとグラフェンに加えてERMとERDで議論されるべきものである。III-V化合物半導体、Ge、グラフェン、カーボンナノチューブのようなその他の半導体、あるいは半導体ナノワイヤーによるシリコンチャネルの置き換えは、将来の技術におけるMOSFETの性能向上および消費電力の低減に可能性を与えるものである。これらの利点は、pチャネル向けGe、nチャネル向けのグラフェン、カーボンナノチューブ、またはナノワイヤのような他の半導体の高電界効果移動度に起因するものである。これらのキャリア輸送特性が強化されたチャネルによって、より高いオン電流( $I_{on}$ )および定 $I_{on}$ での低ゲート容量の双方を実現可能になる。この組み合わせは、低電力の高性能MOSFETを実現する可能性がある。高性能CMOSを達成するために、シリコン上に異なる材料の混載(例えばIII-V族とGe)が必要になる場合がある。重要な材料に関しては、このような改善を達成される前に、欠陥の低減、界面の化学の理解、金属との接触抵抗、およびプロセスの統合といった問題について対処する必要がある。

これらのナノ構造半導体の潜在的な利点と課題を表ERM4で詳しく説明している。

#### Table ERM4 Challenges for ERM in Alternate Channel Applications

炭素ベースの(CNTとグラフェン)デバイスは、代替チャネル材料としての活用の可能性、およびBeyond CMOSアプリケーションでの活用を促進するためにもっと焦点をあてることを必要とするとしてもものとして認識されている。ERMとERDの章ではまた、これらの材料に対する課題の克服が表ERM4で強調表示されているような要求された時間枠内で実現可能なものとするための解決方法がいつ必要となるのかを示している。

#### 4.2.1.1. カーボンナノチューブFET材料(CARBON NANOTUBE FET MATERIALS)

カーボンナノチューブ(CNT)の主要な潜在的優位性はその高いキャリア移動度<sup>28</sup>と非常に細い構造にあるが、それらを実用的なものにするためにはとても困難な課題を克服する必要がある。カーボンナノチューブが高性能FETに応用可能になるための重要な課題は、半導体のバンドギャップが狭い分布を持ち、それぞれのCNTが望み通りの場所に特定の方向を持って配置され、ゲート絶縁膜と高い密着性を持ち、低コンタクト抵抗を持ち、かつ触媒がCMOSプロセスに適合するようなプロセスの実現である。優位性と課題につ

いては、Table ERM4 においてより詳細に強調されている。これらデバイスの詳細に関しては、2011 ITRS ERD (新探求デバイス)の章を参照していただきたい。

#### 4.2.1.1.1. ナノチューブのバンドギャップの制御(NANOTUBE BANDGAP CONTROL)

CNTのFETに関連した応用は、その高い移動度と弾道伝導に動機付けられている。<sup>28</sup>SWCNTが将来のCMOS応用に使えるようになるためには、それらを狭いバンドギャップの分布で合成する能力が示される必要がある。In situでのバンドギャップ制御を達成するためには、成長過程において直径とカイラリティが制御されなければならない。CVDにより 95%の半導体CNTが得られているが、過去 2 年ではこの点はほとんど進んでいない。<sup>29, 30, 31</sup>液相プロセスでは、97%の純度<sup>32</sup>、DNAを利用した精製では 99%に近づく結果が得られている<sup>33</sup>。このレベルのバンドギャップ分布の制御は、将来の要求値(1兆分の1 (ppt)より良い値)にはるかに及ばない。十分にバンドギャップ分布が制御されたCNTのin situ合成のための触媒やプロセス設計が可能になるような、合成メカニズムの理解を醸成するためにはまだかなりの研究が必要である。また、液相プロセスにおいては、半導体CNTの純度を(不純物濃度として) pptレベルまで改善する必要がある。さらに分離技術においてCNTに添加された分散剤を除去するための洗浄プロセスも必要である。加えて、半導体CNTの純度をpptレベルの精度で評価する方法を確立する必要がある。CNTのバンドギャップ制御を可能にする実用的技術が、2014 年以前に明らかになる必要がある。

#### 4.2.1.1.2. 位置と方向の制御 (CONTROL OF POSITION AND DIRECTION)

CNTがデバイスに利用されるためには、CNTが正確な場所で、必要な方向に配置できなければいけない。石英、あるいはサファイヤ上にパターニングされた触媒を用いて、所望の位置でCNTを成長する技術は過去2年で進展が見られ、1ミクロンあたり 20 本から 50 本程度の密度で、配向したCNTの成長が可能になった。<sup>34, 35, 36</sup>液相法では、精製された半導体CNTを配向し 1 ミクロンあたり約 20 本の密度が達成された。<sup>37</sup>CNTの位置と方向の制御が可能であり、潜在的に製造に適用可能なプロセスが 2014 年以前に実証される必要がある。

#### 4.2.1.1.3. キャリア濃度の制御(ナノチューブのドーピング) (CONTROL OF CARRIER CONCENTRATION (NANOTUBE DOPING))

重要なデバイスの課題は、p型、及びn型に自然になっているCNTのキャリア濃度の制御である。典型的には、半導体CNTは大気中でp型になる傾向がある。キャリア濃度を制御するためのドーピング技術については過去 2 年でほとんど進んでいない。ゲート絶縁膜中の電荷を用いて、キャリアの極性を制御するためのCMOSプロセスに適合した技術が報告されているが<sup>38</sup>、その制御性や信頼性を評価する必要がある。チャネルやソース・ドレイン領域のキャリア濃度が制御可能なCMOS互換のプロセスが、2014 年以前に実証される必要がある。

#### 4.2.1.1.4. ゲート絶縁膜界面(GATE DIELECTRIC INTERFACE)

CNTの側壁は比較的不活性であるため、均一な極薄膜を堆積することは難しい。しかし、表面を化学的に修飾することにより誘電膜の密着性が改善することもある。化学修飾の促進や界面の安定化、絶縁膜の堆積のための研究や指針となる材料設計の原理が必要である。ほかの方法として、YやTiのような金属はCNTによく馴染み、高誘電率膜を形成するために酸化することができる。厚さ 5 nmのY<sub>2</sub>O<sub>3</sub>が均一にCNT上に実現されている<sup>39</sup>。しかし、界面の品質や信頼性を査定する必要がある。安定な高誘電率ゲート絶縁膜を堆積する実用的技術が、2014 年以前に明らかになる必要がある。

#### 4.2.1.1.5. コンタクト形成(CONTACT FORMATION)

Pdが最もよく使われるコンタクト材料であり、その接触抵抗は量子化抵抗に近い<sup>40</sup>。また最近では、Sc-CNTコンタクト<sup>41</sup>やY-CNTコンタクト<sup>42</sup>がn-FETを作製するために採用された。その一方、小さい直径のナノチューブについては、接触抵抗が非常に変動することが報告されてきている。コンタクト界面近傍のポテンシャルを変化させることによりショットキバリアを提言する方法が提案されている。<sup>43</sup>最近の重要な知見はコ

ンタクト抵抗のコンタクト長依存性である。<sup>44</sup>コンタクト抵抗に対するこれらの影響の起源を理解するため、さらに調査が必要である。CMOSに適用可能で再現性の高いコンタクト形成技術が、2014年以前に明らかになる必要がある。

### 4.2.1.2. グラフェン FET 材料 (GRAPHENE FET MATERIALS)

この材料の一番の優位性は、潜在的に移動度が高いこと(カーボンナノチューブにも見られる)と、平面形態でプロセスが可能なことである。

1. グラフェンを、厚みや方向を制御して大面積で合成すること。
2. グラフェンのバンドギャップを形成、制御すること。
3. 電荷の輸送への表面、あるいはインターフェースの影響を減らす、あるいは制御すること。
4. シリコン互換の基板上で、高い移動度を達成すること。
5. 高品質で安定な界面を持つ高誘電率膜を堆積すること。
6. 再現性の高い低抵抗コンタクトをグラフェンに対し形成すること(単層膜をエッチングすること無し)。
7. 集積化、ドーピング、CMOSとの互換性。

新探求材料の章で確認されたように、代替チャネル材料としての応用、またその先は Beyond CMOS 応用への進展を後押しするため、グラフェンにはさらに重点的な取り組みが必要である。

#### 4.2.1.2.1. グラフェン堆積 (GRAPHENE DEPOSITION)

グラフェンの堆積において好ましいアプローチは、シリコンウエハ上での CVD 的なプロセス、あるいはエピタキシャルプロセスである。しかし他の技術も使われうる。現在研究されているグラフェンの堆積技術は、Highly Oriented Pyrolytic Graphite(HOPG)からの機械的、化学的酸化、あるいは溶媒による剥離や、単結晶金属基板上への直接 CVD エピタキシー、及び SiC からのシリコンの昇華による方法などを含んでいる。ポリエチレン・テレフタレート(PET)やポリジメチルシロキサン(PDMS)上に合成するというような新たな方法は、ねじったり伸ばしたり(導電率を失うことなく 11%まで)することが可能な下地基板を提供することができるため、これもまた調査に値する。明らかに、グラフェン層の厚みや化学的純度を決定するために、グラフェン層の物理化学的特性評価法が開発される必要がある。グラフェンが CMOS チャネル置き換えとして実現可能なテクノロジーになるためには、2014年以前に大量合成が可能な技術が明らかになる必要がある。

#### 4.2.1.2.2. 高い結晶性を持つグラフェン材料の形成 (FORMATION OF HIGH CRYSTALLINE QUALITY GRAPHENE MATERIALS)

グラフェンの機械的剥離は、シリコン上に高品質の膜を用意することができるが<sup>45</sup>、位置や厚みの制御性に関しては、集積回路技術の開発には不向きかもしれない。SiCの分解<sup>46</sup>による方法は、シリコン的な基板にグラフェンを形成できるという点で優位性があるが、1200°C、あるいはそれを越えるプロセス温度が必要である。SiC上のエピタキシャルグラフェンは、室温で  $15,000\text{cm}^2/\text{V}\cdot\text{s}$ <sup>47</sup>、液体ヘリウム温度で  $250,000\text{cm}^2/\text{Vs}$ <sup>48</sup>という移動度が得られている。

Ni<sup>49</sup>、Ir<sup>50,51</sup>、及び Pt<sup>51</sup>の単結晶上におけるグラフェンの成長に関し当初進展があったが、これは大変高価な方法である。近年、多結晶のNi薄膜<sup>52,53</sup>や、パターニングされた多結晶Ni膜上<sup>54</sup>で小面積のグラフェンが形成された。さらに最近、Cuフォイル上にCVDによって大面積のグラフェンが形成され<sup>55</sup>、その移動度は室温で  $16,000\text{cm}^2/\text{Vs}$ に達した<sup>56</sup>。これらグラフェン膜は金属上に合成されるが、SiO<sub>2</sub>/Si上への転写が行われ、そこでデバイス構造が作られ特性が評価された<sup>52,53,55,56</sup>。これらCVDを利用する方法は、シリコン互換の基板上に直接グラフェンを形成するものではないが、多結晶の基板を使って転写を行うという手法は、より低コストと言えるかもしれない。一方、最近転写プロセスを用いないグラフェンチャネルトランジス

タ作製法が報告された<sup>57,58</sup>。さらに最近では、ウェハースケールでの新たな転写の試みが提案された<sup>59</sup>。この分野は非常に速く進展しているので、ここで紹介したものより優れた結果がすぐにも出る可能性がある。

所望の基板上に選択的にグラフェンを合成する別のアプローチは、シリコンカーバイドからのシリコンの蒸発を使うものである<sup>46</sup>。この手法では、シリコンを効果的に蒸発させるため、 $H_2$ 雰囲気中でSiCを1200°Cでアニールする必要がある。ミリメートルサイズで何層かの厚み制御が示され、室温での移動度も $15,000\text{cm}^2/\text{Vs}$ を超えている<sup>47,60</sup>。最近、シリコンウエハ上に薄いSiC層を堆積し、その後シリコンを蒸発させ、何原子層かの厚みのグラフェンの薄い層を基板上に残す技術が示された<sup>61</sup>。しかしながら、これらのアプローチの欠点の1つは、必要とされる高温プロセスが、300mm、または450mmウエハに欠陥を生じさせる可能性があることである。

HOPGからの機械的剥離によるグラフェンが、これまでで最高の移動度を与えている。剥離技術のより詳細な説明は2009ITRSの新探究材料の章に含まれている。

#### 4.2.1.2.3. グラフェンの移動度 (GRAPHENE MOBILITY)

フリースタンディンググラフェンの温度240Kにおける最高移動度は $120,000\text{cm}^2/\text{Vs}$ であり<sup>62</sup>、これは吸着分子をグラフェン表面から脱離させて得られた。フリースタンディンググラフェンの室温での移動度に関しては、たわみフォノンがそれを制限する、というモデルが提案されている。比誘電率47を持つ誘電体溶媒の遮蔽により、室温で $70,000\text{cm}^2/\text{Vs}$ の移動度が達成された<sup>63</sup>。h-BN結晶によって挟まれたグラフェンは、室温で約 $100,000\text{cm}^2/\text{Vs}$ の移動度を示した。高誘電率材料を用いたトップゲートトランジスタにおいては、 $8,000\text{cm}^2/\text{Vs}$ 程度の移動度が報告されている<sup>64</sup>。

#### 4.2.1.2.4. グラフェンのバンドギャップの形成 (GENERATION OF A GRAPHEN BANDGAP)

グラフェンにはバンドギャップが存在しないが、バンドギャップを形成するためのいくつかの方法が報告されている。グラフェンナリボンの形成、二層グラフェンへのバイアスの印加、グラフェンの酸素プラズマ処理<sup>65</sup>、水素による表面処理<sup>66</sup>、SiC<sup>67</sup>、BN<sup>68</sup>、MgO<sup>69</sup>などの基板との相互作用の利用、イリジウム上のグラフェン上に自己組織的に金属クラスター超格子を形成することによるもの<sup>70</sup>、などが挙げられる。さらにシミュレーションにより、剪断歪を与えることにより、グラフェンにバンドギャップが形成されることが予想されている<sup>71</sup>。電氣的に変なバンドギャップが、デュアルゲート構造を使って、それぞれのゲートに異なったゲート絶縁膜を適用することにより形成された。この結果、バンドギャップとキャリア濃度を、異なったトップゲートバイアスとボトムゲートバイアスにより独立に変化させることができる<sup>72,73</sup>。グラフェンナリボンにおいては、バンドギャップ( $E_g$ )はリボンの幅( $w$ )が小さくなるとともに増加し、 $E_g (\text{eV}) = 0.8/w (\text{nm})$ で近似することが可能である<sup>74</sup>。バンドギャップはグラフェンに周期的な穴を形成することによっても形成でき<sup>75,76</sup>、ここでは穴の間の“ネック”がナリボンの役割をする。ナリボンの電子状態はエッジ状態に敏感になることが予想されるため<sup>77-79</sup>、エッジのパッシベーションが非常に重要になる。バックゲートバイアスを印加することは、伝導帯と価電子帯を効果的に引き離し、オンオフ比を5-10倍にする<sup>73</sup>。別の選択肢は、仕事関数の違いや構造中の固定電荷によりもたらされる、内蔵電場を持つ構造を設計することである。約2eVのバンドギャップが、酸素プラズマで処理されたグラフェンにおいて報告された<sup>65</sup>。また $H_2$ のパターン処理により、330meVのバンドギャップ形成が報告されている<sup>66</sup>。SiC基板上へのグラフェンの堆積は、グラフェンに0.26eVのバンドギャップを形成した<sup>67</sup>。グラフェンをBN基板上へ配置することにより18meVのバンドギャップが得られることが報告されている一方<sup>68</sup>、MgO上では0.5-1eVのバンドギャップが形成された<sup>69</sup>。バンドギャップ制御を実現可能な技術が、2014年以前に明らかになる必要がある。

いくつかの応用、例えばマイクロ波FETは、バンドギャップを必要としない。バンドギャップを必要としないデバイス応用が、まず実現することになるかもしれない。

#### 4.2.1.2.5. 高誘電率膜の堆積 (HIGH K GATE DIELECTRIC DEPOSITION)

グラフェンの表面は化学的に不活性であるため、高誘電率膜の堆積は、通常エッジやグラフェンの欠陥から起こる。このことは、グラフェン上への $\text{HfO}_2$ や $\text{Al}_2\text{O}_3$ の堆積において実証された<sup>80</sup>。これらの膜を均一にグラフェンに堆積するために、薄いアルミバッファ層が堆積され、酸化された。この膜は、グラフェン上へのALDによる $\text{Al}_2\text{O}_3$ 堆積の核形成層として働くことがわかり、室温において $6000\text{ cm}^2/\text{Vs}$ を超える高い移動度が得られた<sup>81</sup>。これは、それ以前にグラフェン表面の修飾により堆積を行った結果を改善するものであった。低誘電率ポリマーがグラフェンへの高誘電率膜堆積のバッファ層として働くことも報告され、移動度として $7,600\text{ cm}^2/\text{Vs}$ が得られた<sup>82</sup>。実用的な高誘電率絶縁膜堆積技術が、2014年以前に明らかになる必要がある。

#### 4.2.1.2.6. ドーパントの導入と活性化 (DOPANT INCORPORATION AND ACTIVATION)

もしグラフェンが極限CMOS応用に使われるとするならば、チャンネル領域にp型、n型用の材料をドーピングし、S/D領域に金属的、n型、p型のどれかになるような材料をドーピングできる必要がある。これまでのところ、チャンネル領域にドーピングする方法として提案されているものとしては、1)グラフェンを、キャリアをグラフェン層に注入できる表面に堆積する、及び2)グラフェンナノリボンのエッジ状態にドーパントを化学的に結合させる、などがある。シミュレーションにより、グラフェンは基板やグラフェン表面に堆積された材料からの電荷移動により、制御性良くドーピング可能なことが示されており、また多くの実験によって、異なった仕事関数の金属を堆積することよりn型、及びp型のグラフェンが形成可能なことが示されてきた。より最近では、グラフェンナノリボンのエッジ状態が、高温での電気化学的なアンモニア処理によりn型にドーピングされることが示された<sup>83</sup>。また、n型のグラフェンが、 $\text{NH}_3$ と $\text{CH}_4$ を使った合成により形成されること<sup>84</sup>、p型のグラフェンが $\text{H}_2\text{O}$ や $\text{NO}_2$ の堆積によって形成されること<sup>85</sup>が、実験的に示されてきた。さらに、グラフェンリボンの中心部がn型で、エッジのみがp型になりうることが実験により示された<sup>86</sup>。より最近では、nドーピングのグラフェンがピリジン原料ガスとして形成された<sup>87,88</sup>。

このようなドーピング技術の課題は、配線と統合された構造において、キャリアドーピングを維持すること、になるであろう。その理由は、以下のコンタクト形成のセクションでも説明されるように、S/Dドーピングはコンタクトの金属物性により影響を受けると予想されるためである。ドーピング、およびグラフェン中のキャリア濃度を制御可能な実用的技術が、2014年以前に現れてくる必要がある。

#### 4.2.1.2.7. コンタクトの形成 (CONTACT FORMATION)

ソース・ドレインコンタクトは、グラフェンに対し低抵抗の電気コンタクトを与えるものである一方、nチャンネル、あるいはpチャンネルデバイスの伝導タイプを維持できるものでなくてはならない。オーミックコンタクトの形成は、小さな直径のカーボンナノチューブよりは簡単かもしれないが、さらなる研究が必要である。電極とグラフェンチャンネルの間のコンタクト抵抗に関するいくつかの研究がこれまで報告されている<sup>89-91</sup>。しかしながら、これまで得られたコンタクト抵抗はCMOS応用にとってはまだ高い。明らかに、より多くの研究がこの課題に対してなされる必要がある。グラフェンのコンタクト形成についての実用的技術は、2014年以前に実証される必要がある。

#### 4.2.1.3. ナノワイヤ FET 材料 (NANOWIRE FET MATERIALS)

金属触媒ナノワイヤ(NW)、パターニングあるいはエッチング(トップダウン形成)ナノワイヤが MOSFET のチャンネルとして提案されている。

トップダウンによるナノワイヤの形成は、その位置や方向の正確な制御に利点を有する金属触媒によるナノワイヤの成長よりも、より正確な制御を可能にします。

ナノワイヤの潜在的な利点は、1)静電的制御を改善させるゲート・オール・アラウンド構造との互換性、2)微小構造における非古典的物理現象の利用などにある。さらに、ナノワイヤを用いることで、結晶の成長方向での格子不整合があっても、欠陥のないヘテロ接合が実現可能なことや<sup>92</sup>、平面方向での陥密度のヘテロ接合を実現することが可能となり<sup>93</sup>、この結果、デバイスの設計に柔軟性が生まれる。一方で、触媒形

成ナノワイヤを用いて、これらの利点を実現するにあたっては、触媒材料のCMOSプロセスとの互換性を含めて、触媒粒子の位置、大きさ、形状、方向、およびドーピングといった重要な課題がある。これらは、表ERM4で詳しく説明されている。

非古典力学的な量子効果の発現は、主にボア半径に依存しており、これは材料間で大きく異なる。Siのボア半径は非常に短く、 $V_t$ の変化を増加させることになるバンドギャップの変化は、ボア半径が6nm以下で生じることが観測されている<sup>94</sup>。矩形の断面を有するトップダウン形成ナノワイヤは、熱処理によってその角が丸まったモノよりも、低電界でより高いモビリティを有する<sup>95</sup>。角が丸まったことによるモビリティ低下の原因は、デバイスに対するDit(トラップ準位密度)の増加である<sup>96</sup>。選ばれた化合物半導体ナノワイヤを用いた電界効果トランジスタのモビリティは、Siナノワイヤに比べてかなり大きくなる可能性があることから、ナノワイヤの代替材料として非常に魅力的である。さらに、ある種の化合物半導体はGeと同様に、大きなボア半径を有しているため、非古典力学的効果が、現実的な大きさのナノワイヤで観察される可能性が高くなる。また、FET構造へのヘテロ接合の導入は、デバイスの機能を向上させるためにも役立つ可能性がある。<sup>97</sup>

III-V化合物半導体ナノワイヤは、モビリティ、on/off電流比、弱反転伝導率(サブスレッショルド・スイング)などについて、従来のSi回路で達成した特性よりも良い性能を実現する可能性がある。バンド構造の設計が容易であることで、ホモ接合を用いて達成した移動度よりも高い移動度を実現しうる2次元電子ガス伝導を用いたトランジスタや、ワイドギャップ半導体を用いたエピタキシャルバリア層のトンネリング現象に基づいたデバイスなどに対しても、多くの可能性をもたらすと言える。最高性能を示すIII-V化合物半導体ナノワイヤは、一般的にその他のIII-V化合物半導体デバイスでのエピタキシャル成長に用いられている結晶成長方法、主に有機金属気相成長法(OMVPE)あるいは分子線エピタキシー法(MBE)によって形成されたものである。これらのナノワイヤの大半は、触媒を用いて成長している<sup>98</sup>が、触媒を用いない方法も確認されている。<sup>99-102</sup>ナノワイヤ一般に共通する課題に加え、III-V族ナノワイヤには、様々な結晶方位が露出した化合物半導体のパッシベーション(非活性化)という課題がある。

また、Siナノワイヤにおけるn型ドーピングについては $1.5E20\text{cm}^{-3}$ まで<sup>103</sup>、p型ドーピングについては、 $2E18\text{cm}^{-3}$ まで、いずれも500度以下の成長温度で増加した。更に、成長させたナノワイヤ上に、MOSFET<sup>104</sup>、ショットキーバリアFET<sup>105</sup>、IMOS<sup>106</sup>、およびトンネルFET<sup>107</sup>などが作製されている。

ナノワイヤは、電解効果トランジスタのチャネル材料として潜在的な優位性を持つが、高密度に集積される際には、非常に大きな課題を克服しなければならない。サラウンドゲート構造を持つナノワイヤを水平方向に高密度に並べることや、低抵抗コンタクトの実現が困難であると予想される。

#### 4.2.1.4. P-III-V チャネル材料 (P-III-V CHANNEL MATERIALS)

nチャネルとして、Si基板上に約 $1\sim 2\mu\text{m}$ のバッファ層を用いて形成されたInGaAsの量子井戸FETは、 $10,000\sim 3000\text{cm}^2/\text{V}\cdot\text{s}$ の移動度を示し<sup>108</sup>、また歪Ge量子井戸pチャネルは、 $770\text{cm}^2/\text{V}\cdot\text{s}$  at  $5e12\text{cm}^{-2}$ の移動度を示す<sup>109</sup>ことが報告されている。

これらの移動度については、nチャネルでSiチャネルの30倍、pチャネルで2倍の改善があったことになる。こうしたSiを超える移動度の向上は非常に重要であり、移動度を低下させることなくCMOS FETプロセスに適合させることができれば、消費電力を下げ、駆動電流を高めることになる。pチャネルを歪GeでPチャネルを歪InGaSbで作製することができれば、プロセスの複雑さとコストは大きく改善されるであろう。そのため、相補性のチャネル材料およびプロセスの選択は、同じプロセスでn,p双方に同一材料を用いるというよりも、GeとIII-V族をそれぞれ用いるという考えに基づいて行われる。この章では、Si MOSFET内へのGe-nチャネル、InGaSb-pチャネルの作製について実施された進捗について述べる。InGaAs-nチャネル、Ge-pチャネルの状況については、おそらくこのITRSのPIDSの章で触れられるはずである。

III-V族量子井戸pチャネル: III-V族材料のホール移動度は、アンチモン化合物が最も高い値を示すものの、バンドギャップが狭い材料であるので、一般的にSiよりも低い値となる。Geチャネルにおける電子の移動度と同様に、III-V族のホール移動度は、これらの材料で見られる価電子帯の端部近傍に高密度で存在する界面トラップ準位の影響を受けている。一方、伝導帯端部近傍にはトラップ順位がほとんど存在しないため、n-チャネルの場合は伝導に寄与する自由電子が多数存在している。ホール移動を改善することは、つまりこの課題に対処することである。III-Vヘテロ構造におけるp-InGaAsチャネルのホール移動度は、 $820 \text{ cm}^2/\text{V}\cdot\text{s}$ 程度であるとの報告がある<sup>110</sup>。しかし、Si上に作製されたp-InGaAsチャネルのホール移動度についての報告はない。同様に、p-InGaSbチャネルを有するヘテロ井戸構造での移動度は  $800 \text{ cm}^2/\text{V}\cdot\text{s}$  との報告例がある<sup>106</sup>が、これはこれまで  $100\text{--}300 \text{ cm}^2/\text{V}\cdot\text{s}$ 程度であった以前のIII-V族pチャネルの移動に比べると非常に優秀な値である<sup>111,112,113,114</sup>。以下の表に、アンチモン化合物のモビリティに関する報告例をまとめて示す。しかし、短チャネルでのSi上III-V族p-チャネルのモビリティについて、ゲート絶縁膜やコンタクトの影響に関するより多くの研究開発が必要とされている。

Material	Structure	Channel Length	p-Type Mobility
$\text{In}_{0.41}\text{Ga}_{0.59}\text{Sb}^{113}$	80nm thick QW with 2% strain HEMT	200nm	$1500\text{cm}^2/\text{V}\cdot\text{sec}$
$\text{GaSb}^{112}$	SL HEMT		$1350\text{cm}^2/\text{V}\cdot\text{sec}$
$\text{GaSb}^{114}$	Quantum Well	1000nm	$850\text{cm}^2/\text{V}\cdot\text{sec}$

III-V族チャネルにとってSiやSi-Geチャネルと同様に歪の導入で移動度が改善される可能性を検討することは重要である。弾性歪は、熱膨張、格子定数のミスマッチの双方から生じる。バンドギャップが小さなIII-V化合物半導体は、塑性変形に対する臨界せん断応力が小さい<sup>115</sup>ため、 $400\text{--}500$ 度の範囲で弾性ひずみを維持することが困難である。しかしながら、最近の結果では、約1%の圧縮応力を持つGaSbヘテロ構造において、 $400\text{--}500$ 度の成長温度でホール移動度が  $280 \text{ cm}^2/\text{V}\cdot\text{s}$ から  $800\text{--}1300 \text{ cm}^2/\text{V}\cdot\text{s}$ まで上昇することが示された。この結果は、InGaAs系でも同様の改善が可能であることを示唆するものである。InGaAs MODFET構造においては、いくばくかのホール移動度の改善が観測されている<sup>116</sup>。しかしながら、これらの改善は価電子帯近傍の界面トラップ準位の存在による劣化を補償する必要があると考えられることから、フェルミ準位をピンニングする絶縁膜(詳細はPIDSの章を参照のこと)を必要とする。加えて、転位や逆位相境界のような膜の結晶欠陥を減らすことも、移動度を改善するために必要である。

#### 4.2.1.5. N-GE チャネル材料 (N-GE CHANNEL MATERIALS)

バルクのGeのホール移動度( $3900 \text{ cm}^2/\text{V}\cdot\text{s}$ )は、バルクのSiのそれ( $1600 \text{ cm}^2/\text{V}\cdot\text{s}$ )よりも非常に高いが、MOSFETのnチャネルでの移動度は、Siでは  $250 \text{ cm}^2/\text{V}\cdot\text{s}$ ( $N_{\text{inv}}=1.2\text{e}13$ における)であるのに対し、同条件下で  $150 \text{ cm}^2/\text{V}\cdot\text{s}$ ( $N_{\text{inv}}=1.2\text{e}13$ における)まで大きく低下する。このGe-nチャネルにおけるホール移動度の大きな劣化の主原因は、ゲルマニウム酸化物の不安定性に起因する伝導帯近傍における高密度のトラップ準位の存在である。

ゲルマニウム酸化物は、広い温度範囲に渡って2つの価数(価電子状態)をとりうる。酸化にオゾンを用いることで、主に酸化物に強制的に4価の価数を持たせることで多数の界面トラップ準位を減らすことが出来る<sup>117,118</sup>。さらに、AsやSbの注入<sup>119</sup>や、ソース/ドレインでの寄生抵抗の低減<sup>120</sup>によって、Ge-nチャネルの移動度を  $400 \text{ cm}^2/\text{V}\cdot\text{s}$ ( $N_{\text{inv}}=1.2\text{e}13 \text{ cm}^2/\text{V}\cdot\text{s}$ における)以上にまで改善することが出来る(これは、一般的なSi-nチャネルの移動度の1.5倍に相当する)。これらは、pおよびn-MOSFET双方にGeチャネルを用いるという命題においては、非常に重要な結果である。しかし、上述したn-InGaAsでの移動度に比べると、依

然として移動度は低いままである。次の課題は、歪を用いた移動度の改善を推進すること、Ge上のhigh-k膜の堆積の際の界面トラップ準位の物理を明らかにすることである。後者は、High-k/Geの構造とその他の集積方法/デバイス構造のいずれがこの高いnチャネルの移動度を維持しうるかということを決めるために必要になるものである。また、これらの知見をSiGe-nチャネルに応用することも検討する必要がある。III-V化合物半導体のチャネルについては、移動度の上昇を実現するために、成長時およびその後のプロセスによる転位密度を低減することが重要である。

#### 4.2.1.5.1. III-V 化合物半導体と GE の共形成 (CO-INTEGRATION OF III-V AND GE)

CMOS デバイスに III-V 化合物半導体もしくは Ge を組み込むことも難しいが、両者を同時に CMOS に組み込まなければならない場合、さらに課題は複雑になる。これらの課題は、ドーパントの結合や活性化、低いコンタクト抵抗を持つソース/ドレインの形成などが含まれる。

#### 4.2.1.5.2. ドーパントの結合、活性化について(DOPANT INTEGRATION AND ACTIVATION)

III-V化合物半導体のドーパントの活性化および結合は低温で実施されるが、Ge中のドーパントの活性化はn型ドーパントに対して、高いプロセス温度が必要となる。<sup>121</sup>Ge中の金属誘起ドーパント活性化に関する最近の発表によれば、活性化が 380°Cという低温で達成されたことが示された。<sup>117</sup>したがって、もしIII-V化合物半導体とGeの素子が同一基板上に形成されるとすると、プロセスの複雑性を挙げることになるものの、この競合する要求項目によって、III-V化合物半導体の形成の前に、Ge素子が形成されることが要求される。

#### 4.2.1.5.3. ソース/ドレインの形成(SOURCE/DRAIN FORMATION)

【訳者注：4.2.1.5.2 と内容が重なってしまっている。よって 2009 年度版の和訳文章を以下に記載した】

低抵抗かつ低リーク電流でソース/ドレインが形成するという報告例はほとんどない。これについては、金属を用いたショットキーソース/ドレインが有効である可能性がある。III-V 化合物半導体に対しては、ソース/ドレインの設計は、ヘテロ接合チャネルの特性とキャリアの物理に左右されるはずである。ソース/ドレインがチャネル層内でのキャリアの輸送特性を決める範囲は、弾道伝導の限界が近づいているとして、決められる必要性がある。

#### 4.2.1.6. トンネル FET 材料(TUNNEL FET MATERIALS)

トンネル FET は、より急峻なターンオン特性を得るために、バンド間トンネリング現象を利用したデバイスである。これらは、前述の代替チャネル材料を、従来のプロセスを用いて作製可能であり、さらに新しい材料は必要ない。トンネル FET についてのより詳細な議論は、ERD のロジックデバイスの章で扱われている。

#### 4.2.1.7. 代替チャネル材料の批判的査定(ALTERNATE CHANNEL CRITICAL ASSESSMENT)

ERM と ERD では、いくつかの同じデバイスのクリティカルアセスメントを実施した。

ERD の評価においては、集積と製造についてのすべての課題が解決されると仮定したが、ERM では材料、プロセス、および集積における課題の解決の難度を評価した。この ERM の精査は、代替材料が CMOS より良い(3 点)、CMOS 並み(2 点)、CMOS 以下(1 点)であるかどうかを投票によって決めている。ERM のクリティカルアセスメントでは、Table ERM5 に示すように、全ての代替チャネル材料が潜在的に Si CMOS よりも良い移動度を持つという見通しになっている。集積の観点からは、CNT やグラフェンは平均点が 1.5 点となった一方で、Ge および III-V 化合物は平均点が 2.0 点となり Si と同等の見通しであり、また、ナノワイヤでも 1.9 点となりこれも Si に近いという結果となった。表に示すように、いくつかのカテゴリーにわたって平均得票が 2.0 を超えるものは、CMOS 上に集積することが「容易」という見通しになっている

(いずれのオプションもこの基準を満たしていない)。また、平均得票が 1.7 点を超えるものは、多大な労力が必要だが、それが伴えば CMOS 上に集積することが可能であるとの見通しであり、Ge、III-V 族およびナノワイヤがこれに相当する。

投票結果に基づくと、カーボンナノチューブとグラフェンは、いくつかの技術的課題において可能性のある解が見当たらないという票が多く(それらは赤でハイライトされている)、今後、解を見つけるために多くの研究が必要であることが分かる。Ge、III-V 族、およびナノワイヤは比較的好意的な見通しになってはいるものの、それぞれ克服しなければならない課題が存在する。Ge および III-V 化合物については、最大の関心事として、Si 上に欠陥のない結晶を成長しうるかどうかであり、これがこれらの材料の集積にとっての基本となる。ナノワイヤについては、投票結果によれば、最大の関心事はナノワイヤとの低コンタクト抵抗を形成しうるかどうかであるが、これは更なる重点化と研究によって解決しうる。

これらの材料すべてについての技術的な課題は、代替チャネルの章でより詳細に述べられる。

なお、このクリティカルアセスメントは、ERM, ERD, FEP, PIDS の各技術ワーキンググループからの 10 人の ITRS の参加者による投票に基づいており、将来の ERM 改訂版では、更新していくことになる。

#### *Table ERM5      Alternate Channel Materials Critical Assessment*

### **4.2.2. 電荷ベースの BEYOND CMOS 材料(CHARGE BASED BEYOND CMOS MATERIALS)**

#### **4.2.2.1. スピン FET 及びスピン MOSFET 材料(SPIN FET AND SPIN MOSFET MATERIALS)**

スピン・トランジスタは“スピンFET”と“スピンMOSFET”の両方を含む。どちらのデバイスも磁性体ソース/ドレイン、MOSゲートを持ち、用いられる材料はTable ERM6 に記載されている。スピンFETのチャネルは、スピン-軌道結合の強い材料、例えばガリウム砒素や他のIII-V族化合物半導体であり、一方でスピンMOSFETのチャネルはスピン-軌道結合の弱い材料である。どちらのデバイスにおいても、スピンは強磁性ソースから注入され、チャネルを伝導しドレインに到達する。ドレイン電極のスピン方向と揃ったスピン方向を持つ電子が通過することで電流に寄与する。スピンFETの場合には、ソース電極とドレイン電極は同じスピン配列を持ち、ゲート電圧はスピン-軌道結合を介しスピンと結合し、スピンの歳差角度を変える。ドレイン電極は同じ方向のスピンを持つ電子を受け入れるので、電流が変調される。スピンMOSFETの場合には、ドレイン電極の磁化方向は固定されているが、ソースの磁化方向は変えることができる。そのため、ゲート変調無しでもソースからドレインへ電流を流すことができる。これらのデバイスでは、スピン注入が重要であり、ショットキー障壁もしくはトンネル障壁を介して実現される(スピン材料の節)。チャネル材料とゲート誘電体はERMの代替チャネルの節とスピン輸送材料の節に記述され、ソース/ドレインの材料オプションについては強磁性材料の節に記述される。これらのデバイスのより詳しい記述はEDRの章にある。スピン・トランジスタの最近の解説はこれらのデバイスの概念と課題を強調している<sup>123</sup>。最近の研究においては、強磁性金属/SiO<sub>2</sub>トンネル障壁電極を用いてSi中への電氣的スピン注入、検出、操作が 500 K迄の温度で実証され、実用温度でのスピンMOSFET動作実現の一步となる結果が得られている<sup>124</sup>。

#### **4.2.2.2. インパクトイオン化 MOS 材料(IMPACT IONIZATION MOS MATERIALS)**

IMOSはゲート制御されたp-i-n構造をもつデバイスで、p-i-n接合ではn+領域と真性領域をゲートが覆っている構造である。<sup>125</sup>ゲート電圧がn+/i接合の静電破壊を変調制御し、インパクトイオン化をコントロールする。この構造ではホットエレクトロンが生成されるため、これによってゲート絶縁膜や埋め込み絶縁膜(SOI構造の場合)にダメージが生じ、しきい値電圧のシフトが生じる可能性がある。このため、ホットエレクトロン

が生成する場所を絶縁膜から遠い場所にしたり、ホットエレクトロンに対する耐性の高い絶縁膜を開発したりするなどのエンジニアリングが必要になる。これらのデバイスは平面型シリコン、ゲルマニウム、III-V 属材料やナノワイヤなどを用いて作られる。このような材料は代替チャネル材料の節で述べられている。

#### 4.2.2.3. NEMS スイッチ材料(NEMS SWITCH MATERIALS)

このデバイス向けの材料については、ERM メモリ材料セクションで議論する。

#### 4.2.2.4. 原子スイッチ材料(ATOMIC SWITCH MATERIALS)

原子スイッチは、2 つの電極間にブリッジを形成するために金属原子が移動する酸化/還元プロセスで動作する。この材料には、銅や硫黄の様な金属が含まれる。<sup>126</sup> メカニズムや信頼性を明らかにする研究が求められるが、メカニズムについては、レドックスメモリに類似している様に見える。

#### 4.2.2.5. モット FET 材料(MOTT FET MATERIALS)

モットFET (Field Effect Transistor) は、新探求素子 (ERD) の章の、論理の節で紹介されているように、ゲート電圧の印加によりモット絶縁体内部に生成される電荷によって誘起される金属絶縁体転移を基本としている。二酸化バナジウム ( $\text{VO}_2$ ) では、室温から温度を上げていくと約  $68^\circ\text{C}$  において、一次の構造相転移により絶縁体から金属への転移を示す<sup>19</sup>。最近では、 $\text{SmNiO}_3$  においても同様に、 $130^\circ\text{C}$  で金属絶縁体転移を起こすことが示されている<sup>21</sup>。しかし、 $\text{VO}_2$  の場合、電氣的に可逆なスイッチングを行うためには、温度を  $68^\circ\text{C}$  以下に保つ必要があり、また、絶縁体にもどすためには、より低い温度に冷やす必要がある。有機モット絶縁体を用いたFETにおいても、低温で、金属絶縁体転移が起きることが確認されている<sup>127</sup>。他の材料、複合金属酸化物から構成されるヘテロ界面や超格子、および強相関電子系材料について、動作温度の範囲内で、構造転移を伴わないモット転移を示す材料を探索していくべきである。複合金属酸化物、および強相関電子系材料については、後の該当する章において記述される。

#### 4.2.2.6. 負性ゲート容量強誘電体材料(FERROELECTRIC NEGATIVE CG MATERIALS)

急峻な電圧閾値と電流電圧特性 (subthreshold slope, SS) を示す電界効果型トランジスタを実現するにあたり、そのゲート絶縁体として、強誘電体酸化物が取り上げられている<sup>128,129</sup>。通常の電界効果型トランジスタでは、室温において、 $60\text{ mV/dec}$  が本来的な限界とされ、動作電圧および電力損失の下限が決まってくる。次世代の素子においては、低電圧動作が、とりわけ重要になると考えられる<sup>130,131</sup>。SalahuddinとDattaの提言によると、ゲート絶縁体を適当な厚さの強誘電体で置き換えれば、強誘電性による負の静電容量のおかげで、ゲート容量の大幅な増大が期待できる(理想的には、強誘電体の負性容量とトランジスタの容量がちょうど打ち消し合うようにする)。結果として、ドレイン電流は、低電圧で鋭く増加する。この負の静電容量による効果は、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$  を強誘電体ゲート酸化物として用いた最近の論文で議論されており<sup>132</sup>、動作電圧が、約  $150\text{ mV}$  低下することが予想されている。

実験では、強誘電体ポリマー (P(VDF-TrFE)) を用いた金属/強誘電体/金属/酸化物ゲートにおいて、 $60\text{ mV/dec}$  より低いSSが得られている<sup>133</sup>。強誘電体ポリマーを用いた場合、 $46\text{--}58\text{ mV/dec}$  という最低のSS値も報告されている。しかしながら、強誘電体酸化物を用いた場合には、今のところ、それほど急峻なものとは得られていない。

デバイスにとっての強誘電体酸化物のスイッチング速度の適正さ、および、トランジスタ動作における強誘電体ドメインの影響等、数多くの課題が残されている。さらに、シリコン基板上に直接、複合金属酸化物を堆積していくことは、未だ挑戦的な課題である<sup>134</sup>。

### 4.2.3. 電荷を用いない BEYOND CMOS 材料(NON-CHARGED BASED DEVICE MATERIALS)

#### 4.2.3.1. スピン波デバイス材料 (SPIN WAVE DEVICE MATERIALS)

スピン波ロジック回路を形成するための主要な技術課題は、高効率のスピン注入、検出、導波路中でのスピン波の変調である。これを実現可能なものとするためには、効率の良いスピン波発生器、スピン波変調器がスピン導波路上に集積されなければならない、材料間の界面の最適化が必要となる。現時点で、磁気変調器に関する研究はスピン・バルブ/磁気トンネル接合もしくはマルチフェロイック材料を用いて行われている<sup>135, 136</sup>。本節ではマルチフェロイック材料を用いた効率の良いスピン波導波路とスピン波変調器の作製に必要とされる材料特性について議論する。スピン波デバイスに用いられる材料はTable ERM6に記載される。

*Table ERM6 Spin Devices versus Materials*

最適化されたスピン導波路の作製に必要とされる基本的性質は、高い飽和磁化(~ 10 kG)、低保磁力(数十エルステッド)、低減衰時間(少なくとも 0.5 ns)である。スピン波バスに対して用いられる現在最も知られた材料はスパッタ製膜による NiFe、CoFe、CoTaZr といったソフトな強磁性金属伝導膜である。これらの強磁性金属は高い飽和磁化(約 10 kG)と室温より十分高いキュリー温度(Ni 627 K、Fe 1043 K、Co 1388 K)を持つ。これらの材料を用いるもう一つの利点は、シリコン・プラットフォームとの整合性である。スピン波素子のプロトタイプはイットリウム・鉄・ガーネット(YIG)のようなフェライト材料を用いて作製されている。シリコン基板上にナノメータ厚の均一に密集したフェライト材料を実現することが技術課題である。

スピン導波路上にマルチフェロイック構造を如何に集積するかを示した理論モデルは存在するものの<sup>136</sup>、実験的実証は為されていない。マルチフェロイック材料に対する主要な二つの要求がある: (i) 顕著な電気-磁気結合(単位: V/cm Oe)、(ii) 速いスイッチング速度である。導電材料と絶縁材料の両方がスピン波ベースの論理デバイスに用いられる。それらは単相マルチフェロイック(例: BiFeO<sub>3</sub> 7 mV cm<sup>-1</sup> Oe<sup>-1</sup>)でも、ピエゾ材料と強磁性材料から成る複合(二相)マルチフェロイック(例: PZT/NiFe<sub>2</sub>O<sub>4</sub> (1,400 mV cm<sup>-1</sup> Oe<sup>-1</sup>), CoFe<sub>2</sub>O<sub>4</sub>/BaTiO<sub>3</sub> (50 mV cm<sup>-1</sup> Oe<sup>-1</sup>), PZT/Terfenol-D (4,800 mV cm<sup>-1</sup> Oe<sup>-1</sup>))でも良い。二相複合構造は単相系よりも約 3 桁大きい磁気-電気結合係数を示すが、単相マルチフェロイック系の方が本質的に速いスイッチング速度を持つ。実験的に単相マルチフェロイックは 100 ps (10 GHz)のスイッチング時間を持つことが示されているが、複合マルチフェロイックにおいては 1 ns (1 GHz)程度である。

材料選択への以上のアプローチは効率の良いスピン波バスもしくは干渉系ベースのスピン波多数決ロジック・デバイスを作製するために要求される<sup>136</sup>。

#### 4.2.3.2. ナノマグネティック・ロジック材料(NANOMAGNETIC LOGIC MATERIALS)

磁気セルラ・オートマタ(MCA)はセルラ配列に配置された強磁性アイランドを用いるもので、隣接する磁気ドット間の磁界相互作用によって局所的通信を行う<sup>137</sup>。以前の研究において、30-50 nm厚のアイランドからなる直径 100 nmのドットがパーマロイ及びスーパーマロイから作られている<sup>138</sup>。一つのMCAの状態は他のMCAから生成される磁界によって変えられるので、技術課題は多数のMCA間での信頼性ある配列の伝達である。二軸の結晶磁気異方性を伴う磁性材料を用いることが一つの選択肢である。矩形のナノ磁石が困難軸方向に沿って磁化している時、二軸異方性はメタステーブルな状態を与え<sup>139</sup>、スイッチングの信頼性を向上する。そのような二軸異方性を持つ材料として、単結晶Cu基板上のエピタキシャルCo<sup>140</sup>、GaAs上のエピタキシャルFe<sup>141</sup>、Si上のエピタキシャルCo/Cuが知られている<sup>141</sup>。ナノマグネティック・ロジックに用いられる材料はTable ERM6に記載される。

MCAの磁束密度を向上するための一つの手法は透磁率を増やすために異なる材料で磁石を包むことである。この効果はMRAMで実証され、電流の増加なしにword/bit線の磁界強度を増加することを目的に磁性ナノ粒子が誘電体に埋め込まれた<sup>142</sup>。提案された材料系により透磁率は2から30倍程度増加する。更に、磁性粒子のサイズが超常磁性極限以下であるので、セルの磁気状態に大きな影響を与えないことも保証される。

これらのアプローチは面内磁化を持つ磁気アイランドを用いるものであるが、垂直磁化を持つコバルト-白金多層膜のような積層構造を用いることも可能である。最近の研究において、集束イオン・ビームで加工されたCo-Pt多層膜に対して、磁気結合した垂直磁化を持つ単磁区アイランドが実証された<sup>143</sup>。

#### 4.2.3.3. エキシトニック FET 材料(EXCITONIC FET MATERIALS)

エキシトニック FET は代替チャンネル材料から作られるが、異なるデザインを持つ。平行チャンネル・デバイスであるため電子と正孔を分離し、ゲート電極で制御されるエキシトン形成する。エキシトニック FET は代替チャンネル材料で作製されるので、EMR ではこれ以上の議論はしない。詳細は ERD のロジックの節に記述される。

#### 4.2.3.4. BISFET 材料(BISFET MATERIALS)

二層擬スピン FET (BISFET)は薄い絶縁誘電体で分離された二層のグラフェンから構成できることが提案されている。目標となるのは、室温で一方のグラフェン層に他方のグラフェン中の正孔の集団超流体と結合したエキシトニックな電子の集団超流体を形成することである。室温でこのような結合が生じるかどうかについては多くの議論がある。詳細は EDR のロジックの節に記述されている。BISFET デバイスに用いられる材料は Table ERM6 に記載される。

#### 4.2.3.5. スピン・トルク多数決ゲート材料(SPIN TORQUE MAJORITY GATE MATERIALS)

スピン・トルク多数決ゲートは共通の“自由”スピン層に連結された複数のスピン・デバイスから構成される。このロジックに対して二つの異なるスピン・デバイス、スピン・トルク・ナノ発振器(STNO)もしくは磁気トンネル接合が提案されている。これらの二つのデバイスはその動作において異なる効果を利用しており、詳細は EDR のロジックの節に記述される。スピン・トルク多数決ゲートに用いられる材料は Table ERM6 に記載される。

STNO 多数決ゲートは“自由”層を介してスピン波を送ることによって動作し、自由層の波の周波数は発振器の多数のものと同じである。これらのデバイスは強磁性材料と薄い非磁性膜から構成される。これらのデバイスのサイズが小さくなるにつれて、自由層中で低いダンピングを持つことが重要となる。ダンピングは材料に固有のものにも成り得るが、自由層の表面ラフネスや表面のダメージによっても生じる。故に、表面もしくは側壁のダメージやラフネスを最小にするプロセスの開発が重要となる。低いダンピングを持つことが重要である一方で、なにがしかのダンピングはスイッチング・エネルギーの散逸と高速スイッチングに必要とされる。磁気トンネル接合デバイスにおいて、各インプットの磁氣的配列はトンネル障壁を抜けて自由層にトルクを与えるスピン偏極電子により輸送される。これらのデバイスのエネルギー効率を良くするためには、少量のトンネル電流が自由層中の磁化に大きな変化を与える必要がある。故に、トンネル障壁はごく少量のスピン散乱しか示さず、“自由”層のダンピングは低い必要がある。また、STNO デバイスと同様に、自由層は低ダンピング材料である必要があり、外因性のダンピングも低くなるように作製されなければならない。更に、非常に小さなフィーチャー・サイズ迄スケール可能にするためには、現在の面内磁化構造ではなく面直磁化構造で動作する MTJ の開発が重要となる。これらのデバイスに対しては新しい材料の組み合わせが必要となろう。

#### 4.2.3.6. 全スピン・ロジック材料(ALL SPIN LOGIC MATERIALS)

全スピン・ロジックは磁氣的配線を介したスピン波伝送により状態を他のデバイスに伝達する磁気デバイスもしくはスピン・デバイスからなる。小さな構造迄スケラブルであるためには、磁気材料は低内因性ダンピングを持ち、表面と界面で低ラフネスかつ低ダンピングの配線が形成されるように加工されなければならない。全スピン・ロジックの詳細は ERD のロジックの節に記述される。全スピン・ロジック・デバイスに用いられる材料は Table ERM6 に記載される。

#### 4.3. スピン材料(SPIN MATERIALS)

多くのスピンをベースとしたデバイスは新探求素子 ERD の章でメモリとロジックへの応用に対して評価されている。これらの素子において、電子スピンの方向が単一スピンもしくは磁石中のスピンの集団のいずれかを用いて情報を表すために用いられる。これらのデバイスの動作はナノメータ・スケールの材料の性質に依存し、多様な材料がこれらのデバイスの実現に必要とされる。ほとんどのデバイスに必要とされるいくつかの基本的機能として、1) 電子信号のスピンへの変換、2) スピン状態保持、3) スピン輸送、4) 電界もしくは磁界によるスピン変調、5) スピン状態から電気信号への変換、が挙げられる。これらの機能を満たす材料は~400K 迄のデバイス動作を必要とする。これらの機能は単一の材料、界面、もしくは複数の材料の組み合わせにより発現することが期待され、ナノメートル・スケール構造での動作も必要となるであろう。スピン・ベース材料とそれらの重要な特性、技術課題は Table ERM7 にまとめられる。

*Table ERM7 Spin Material Properties*

##### 4.3.1. スピン材料の技術課題(SPIN MATERIAL CHALLENGES)

デバイス実現の鍵となる材料に対する技術課題は、(1) 高キュリー温度 $T_c > 400$  Kと高残留磁化を持つ磁性半導体の再現性の良い作製、(2) 電氣的ポテンシャルと磁氣的配列もしくはスピン配列との間に強い結合を持つ材料もしくは構造、(3) CMOS製造工程との材料の適合性、(4) スピンと磁区物理の評価手法、である。スピン計測の詳細なリストはERMの計測の節に含まれる。

##### 4.3.2. スピン材料の特性(SPIN MATERIAL PROPERTIES)

Table ERM7 に与えられる異なるスピントロニクス材料に対する重要な特性は、ERD の章で議論されるように、どのようなデバイスに応用されるかに依存する。半導体材料ベースのデバイスもしくはすべて金属からなるデバイスの作製技術が(ERD に記述されているように)めざましく進展しつつあるという状況を鑑み、本節では以下の物理現象を呈示する材料に焦点を置く: (1) バスとロジックに対するスピン内伝搬と変調、(2) ナノマグネティック・ロジック、(3) メモリとロジックに対するスピン偏極電子と正孔の電界効果、である。従って、本節では以下の材料とそれらの特性の焦点を置くことになる。

希薄磁性半導体

- 強磁性転移温度 ( $T_c$ )
- $T_c$ のサイズ依存性- ナノ材料
- 高禁制帯磁性ドーパ酸化物及び窒化物
- III-V 族及び IV 族半導体

スピン注入/検出材料  
 スピン・トンネル障壁  
 半導体及びナノ構造  
 スピン波スピントロニクス・デバイスに対する材料  
 ナノマグネティック・ロジックに対する材料

### 4.3.3. 希薄磁性半導体(DILUTE MAGNETIC SEMICONDUCTORS)

強磁性半導体としても知られる希薄磁性半導体の潜在能力は、材料中のキャリア濃度を変えることによって磁性をスイッチできることである。MnドーピングされたいくつかのIII-V族化合物半導体は低温でキャリアによって媒介される磁性を示すことが確認され、MnドーピングされたIV族半導体も強磁性体であることが報告されている。MnもしくはCoがドーピングされた高禁制帯遷移金属酸化物も磁気的性質を示すことが報告されているが、これらの材料に対してはキャリア媒介(結合)により強磁性が発現しているかの確認はなされていない。これらの材料の多くはMn及びCoのような3d遷移金属がドーピングされたIII-V族化合物半導体であり、現在のCMOS技術による集積に適している。材料の磁気的特性は電界印加によって誘起でき、スピン配列を電氣的に操作できることから、スピン・デバイスへの様々な応用が期待されている。しかしながら、(Ga,Mn)Asに代表されるようなこれらの材料の応用に対する最も大きな障害は強磁性転移温度であり、キャリア媒介相互作用で今日迄に達成されている強磁性転移温度( $T_C = 200 \text{ K}$ )は室温より低い<sup>144</sup>。半導体技術に適合し、400K以上のキュリー温度、高残留磁化、キャリア媒介相互作用を持つ材料を発掘するための研究が必要とされている。これに対する詳細な議論は2009 ITRSのERMの章にある。

### 4.3.4. スピン注入材料(SPIN INJECTION MATERIALS)

スピン注入材料の目的とする所は、半導体への高スピン偏極電流の注入である。これは、本質的に高いスピン偏極率を持つ材料を用いることで、もしくは“スピン・トンネル障壁”において議論されるように隣接する半導体もしくはトンネル障壁と整合するバンド対称性を用いることで達成される。

スピン注入コンタクトに対して用いられる材料はいくつかの基本特性を備えてなければならない。

- (a) 強磁性であり、400K以上のキュリー温度を持つこと。
- (b) 容易軸方向に大きな残留磁化を持つこと、すなわちゼロ磁界で飽和磁化の少なくとも50%の残留磁化を持つこと。
- (c) 注入電流に高スピン偏極を与え、半導体中に高スピン偏極を生成できること。
- (d) 隣接層との界面が熱的に安定であり、デバイス製造工程においてFM特性が損なわれないこと。

(a)と(b)はフィールド・プログラマブル・ゲート・アレイ、ロジック・エレメント、メモリのような応用に要求される不揮発なりプログラマブル特性を与える。一般的に、スピン注入コンタクト材料は、特に半導体もしくは障壁材料に対して選択されて作製される必要がある。大きく分けて三つの材料系が偏極スピン注入に用いられる。強磁性金属、ハーフ・メタル、強磁性半導体であり、それぞれが異なる技術課題を持つ。

**強磁性金属 (FMM)**—Fe、Co、Niとそれらの合金のような従来のFMMは磁気記録産業に対して良く知られているもので、上の要求(a)と(b)を満たすことは自明である。FMMと半導体間の大きな伝導率不整合のため、効率の良いスピン注入を実現するためにはトンネル障壁の挿入を必要とする。これは逆バイアスのショットキ・コンタクトもしくは金属酸化物層( $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 等)の挿入で形成できる。いくつかのFMMは選択

された半導体及びトンネル障壁に対して要求(c)を満たすことが示されている。これらの材料の詳細は2009 ITRSのERMの章にある。

**ハーフ・メタル**—ハーフ・メタルはフェルミ・エネルギーにおいて片側のスピン・チャンネルに占有状態がなく100%スピン偏極した材料であるため、スピン注入コンタクトとして魅力的である。一般的にハーフ・メタルは要求(a)と(b)を満足する。原理的に、100%スピン偏極した金属は、半導体との電的不整合の問題を回避するためのトンネル障壁コンタクトを必要としない。しかしながら、ハーフ・メタルのスピン偏極率は欠陥に敏感なので(比較的低濃度の格子欠陥がスピン偏極を急激に減少させる)、ハーフ・メタルと呼ばれる材料も室温から400Kの温度範囲では他のFM金属と同様のスピン偏極率~50%しか示さない。また、半導体との界面における欠陥もスピン偏極率を理想的なものから大きく低減させる原因となっている。半導体(GaAs)への期待される程ではない電气的スピン注入が報告されているのみで<sup>145,146</sup>、ハーフ・メタルは未だ要求(c)を満足していない。要求(d)は大きな技術課題となるであろうが、2, 3の注意深く作製された系はスピン注入材料として適したものになるかも知れない。

**強磁性半導体 (FMS)**—FMSは半導体と磁石の性質を同時に持つ材料である。半導体であるので、伝導率不整合の問題は無く、デバイス設計も半導体禁制帯エンジニアリングの標準原理に従う。殆どの金属とは異なり、FMSは他の半導体上に容易くエピタキシャル成長可能であり、複雑なヘテロ構造に組み入れることができる。“強磁性半導体”の節に記したように、FMSは一般的に室温より低いキュリー温度~200°Kを持つ。故に、FMSは要求(a)を満たさない。先に議論されたように、現在研究中であるものいくつかの例外がある。

#### 4.3.5. スピン・トンネル障壁(SPIN TUNNEL BARRIERS)

強磁性(FM)金属と半導体の間の伝導率の大きな差が効率の良いスピン注入を阻害する。半導体は上向きと下向きスピンを持つキャリアを等量受け入れることができ、両方のチャンネルが等しい低伝導率を持つためである。結果として、FM金属のスピン偏極の高低に関わらず、半導体中のスピン偏極率は実質ゼロとなる。この“伝導率不整合”の問題を解決するために、電流を支配する直列抵抗の中で界面抵抗が最大になる必要があり、更に界面でのスピン選択性を必要とする。トンネル障壁は両方の要求を満たす<sup>147,148</sup>。

結晶性MgOはCoFeB/MgO/CoFeBヘテロ構造のトンネル障壁として用いられ、400°Cの熱処理でTMR比(300 K) 350%、600°Cの熱処理でTMR比(300 K) 600%が得られている<sup>149</sup>。単結晶MgO (001)の $\Delta_1$ 伝搬状態の対称性はFeのようなFM金属の多数スピン・バンドのものと整合する。従って、多数スピンはFe/MgOコンタクトを容易く通過し、少数スピンはブロックされる。原理的に、これはFeコンタクトのみよりも注入電流の高スピン偏極率を結果する。このようなバンド対称性が助長するスピン注入は、ホイスラー合金を用いたアプローチと同様に、高スピン偏極コンタクトへの有望な手法である。

#### 4.3.6. 半導体及び半導体ナノ構造中スピン輸送(SPIN TRANSPORT IN SEMICONDUCTORS AND THEIR NANOSTRUCTURES)

いくつかの素子に対して、半導体中にスピンが注入された後で、スピン輸送、操作、検出される前にスピンがコヒーレンスを失わないことが重要である。半導体中のスピン輸送に関する研究は、GaAsのようなIII-V族の直接遷移半導体で行われた。スピン偏極に依存する光学吸収/発光の分光計測は容易い上に、キャリアのスピン偏極とダイナミクスに対する直接かつ定量的な知見を与えるからである。low-Z (弱いスピン-軌道相互作用)を持つIV族半導体に対して予期されるスピンの長寿命は、スピン角運動量を用いることを魅力的なものとしている。FM金属コンタクト(例えばFe, CoFe)からSiへのスピン偏極キャリアの電气的注入と検出によるスピン輸送が実証され<sup>150, 151</sup>、30%もしくはそれ以上の電子スピン偏極率が報告されている。純スピン流とスピン偏極電流の磁界誘起コヒーレント歳差運動が各々横輸送と縦輸送配置で実証された

<sup>152, 153</sup>。これらの結果は総じて可変状態として電荷よりスピンをを用いて情報が供給、処理、読出しされることを示す。しかしながら、これらの結果は、コンタクト抵抗によって生成される熱雑音のためこれ迄は低温に制限されてきた。Siの空乏層幅を制御することによってこのコンタクト抵抗を減ずる手法が確認されている<sup>154</sup>。最近の研究は強磁性金属/SiO<sub>2</sub>トンネル障壁を用いることで、商業的応用に必要とされる動作温度を超える500 K迄の温度範囲でのSiへのスピン注入、スピン蓄積の検出と操作を実証した[S3]<sup>155</sup>。

グラフェンは室温で大きな磁気抵抗(MR)を呈示し、これ迄に研究されてきた他の半導体のものを凌ぐスピン輸送特性を示す<sup>156</sup>。そのような大きなMRはInAsからGaAsそしてSiを含む他の半導体もしくはナノ構造において観測されていない。

低次元材料であるCNTはスピン輸送材料として魅力的である。低次元性は高温(> 70 K)においてある種のスピン-軌道散乱機構を抑制し、結果としてスピン寿命を長くする。低温ではあるが、磁性金属コンタクトからCNTへのスピン注入が報告されている。信頼性のあるコンタクトと再現性のある結果を得ることが引き続き技術課題である。いくつかの実験グループがこの分野での研究を進めているが、現時点では半導体のナノワイヤに対するスピン注入と輸送に対する結果は多くない<sup>157</sup>。

#### 4.3.7. 磁気-電気結合 (マルチフェロイック) (MAGNETOELECTRIC COUPLING (MULTIFERROICS))

この内容は複合金属酸化物で記述される (以下を参照)。

#### 4.3.8. 界面とヘテロ界面 (INTERFACES AND HETEROINTERFACES)

これらの材料を用いて作製されたすべてのデバイスの特性は高品質な界面を持っているかどうか依存し、重要な特性は何に應用されるかに依存する。スピン・トンネル障壁に対しては、界面は多数スピン・キャリアを散乱してはならない。スピン輸送に対しては、位相緩和を生じないように、界面はスピンを鏡面反射する必要がある。

### 4.4. 複合金属酸化物材料、それらの界面と超格子 (COMPLEX METAL OXIDE MATERIALS, INTERFACES, AND SUPERLATTICES)

複合金属酸化物は、超伝導、ピエゾ電気、強誘電性、焦電性、強磁性、マルチフェロイック、を包括した、きわめて広汎な、電氣的、磁氣的、光学的性質を示す。ほとんどの複合金属酸化物は、強相関電子系<sup>158,159</sup>と呼ばれる物質群に属し、その性質は、スピン、電荷、軌道および結晶格子の強い結合に由来している。多くの複合金属酸化物は、ペロブスカイト構造を有し、また、複数の競合する状態が、複雑な現象や豊富な電子相を生み出す。典型的な例は、銅酸化物における高温超伝導<sup>160,161</sup>、および、マンガン酸化物における超巨大磁気抵抗<sup>162-164</sup>である。これらの材料では、前述した強い結合のため、外部からの小さな摂動が、非常に大きな電氣的、磁氣的、機械的応答に変わる。さらに、これら複合金属酸化物で構成される界面およびヘテロ界面では、電荷の移動や軌道の再構成が起きるため、新しい性質が発現する<sup>165-167</sup>。この酸化物ヘテロ界面は、人工的に作製できる材料であるとも言え、その界面における性質を精密に制御でき、また、全く新しい性質を引き出すことも可能である<sup>165-172</sup>。最近の例では、どちらも絶縁体であるSrTiO<sub>3</sub>とLaAlO<sub>3</sub>の界面における超伝導の発現、絶縁体と正規強誘電体の積層構造における強誘電性の発現などがある。これらの性質は、新しいメモリーデバイスやロジックデバイスの開発、および、シリコンエレクトロニクスに付加する新機能としての可能性を持っている<sup>173-175</sup>。

一つの大きな課題は、外場によるこれらの性質の制御、例えば、電場による電気伝導性の制御、などである。FET (Field Effect Transistor) 構造のチャネルとして、金属絶縁体転移を示す複合金属酸化物を用いると、ゲート電圧の印加によって、この転移を制御することが可能である。実際、NdNiO<sub>3</sub>をチャネルとした、

電気二重層を用いたFETでは、-2.5 Vのゲート電圧印加により、転移温度が40 K低下し、さらに、負のゲート電圧を印加してホール濃度を増加させると、最終的には伝導度が一桁変化する<sup>176</sup>。重要な問題は、高電圧印加時に酸素欠陥の拡散も伴われ、チャネル材料の性質そのものに変化が起きているのかどうかである。これら複合金属酸化物を用いたFETに関する研究は、モットランジスター実現への可能性を開くとともに、強相関電子系材料における絶縁体金属転移の基礎的な解明にも関係する点で、非常に重要である<sup>176,177</sup>。

#### 4.4.1. スピントロニクスとしての複合金属酸化物材料(COMPLEX OXIDES FOR SPINTRONICS)

スピントロニクスは、複合金属酸化物材料に見られる磁氣的電氣的性質の結合を利用して、磁氣的な読み取りによる記憶媒体に対し電氣的な書き込みを行える等の可能性と関連して、非常に興味を持たれる領域である。

##### 4.4.1.1. 磁性および磁気抵抗酸化物(MAGNETIC AND MAGNETORESISTIVE OXIDES)

La<sub>0.7</sub>Sr<sub>0.3</sub>MnO<sub>3</sub>は強磁性金属で、他のペロブスカイト型酸化物とのヘテロエピタキシーが必要とされる場合、様々なデバイスにおいて、伝導性の電極として用いられる。例えば、室温で動作する、ペロブスカイト型酸化物から構成される接合型トランジスターにおいては、そのベースとして用いられている<sup>178</sup>。さらに、360 KのCurie温度以下(絶対零度)では、伝導電子のスピンが100%偏極したハーフメタルとなる。そこで、スピフィルターや、磁気トンネル接合といったスピントロニクスデバイスにとっては、魅力的な強磁性電極となる。この酸化物の形成技術および界面の制御の発達により、表面のデッドレイヤーによる、低いCurie温度かつ低いスピン偏極度が支配的となってくる臨界的な厚さは、約2単位胞にまで低下してきた。しかしながら、Curie温度が室温に近いと、ハーフメタルとしての特性は、そもそも室温では、かなり弱められてしまう。

二重整列ペロブスカイト酸化物の一つである、Sr<sub>2</sub>FeMoO<sub>6</sub>も、室温以上のフェリ磁性転移温度(約400 K)を有する。しかし、その磁気特性は、FeとMoの整列度合い、に強く依存しており、また、これを制御することが難しい。そこで、適切なCurie温度かつハーフメタル性を有する磁性酸化物材料の開発が望まれる。

磁場による書き込みの場合、局所的に大きな磁場または電流が必要となるため、電力損失の低減やスケールダウンにとって問題がある。したがって、理想的には、電圧による書き込みが要求される。電気磁気結合およびマルチフェロイックは、磁氣的な記録媒体やロジックデバイスの電氣的な制御に向けての可能性を持っている。

##### 4.4.1.2. マルチフェロイックによる電気磁気結合(MAGNETOELECTRIC COUPLING USING MULTIFERROICS)

マルチフェロイック材料は、強誘電性と強磁性(または反強磁性)の両性質を持っている点で興味を持たれている。<sup>179-182</sup>電気分極と磁気秩序が結合(電気磁気効果)すると、磁場による電気分極の制御、電場による磁化の制御など、両性質を相互に媒介する形の制御が可能になる。

電場の印加によって磁化の方向を変化させる等、薄膜における電場を用いた強磁性状態の制御は、スピントロニクスにとって非常に重要なことである。しかしながら、強誘電性-強磁性を示す材料において、相互の秩序変数間の結合は弱く、また、室温動作する強誘電性-強磁性を示す単一相からなる材料は無い。しかし、BiFeO<sub>3</sub>は、室温動作する強誘電性-反強磁性を示す単一相からなる材料である。電気分極は大きく((0 0 1)面に垂直な方向において、Pr ~ 60  $\mu\text{C}/\text{cm}^2$ )、強誘電Curie温度は、1100 Kを示し、反強磁性Neel温度は、約650 Kである。<sup>183</sup>電場による反強磁性の制御は、BiFeO<sub>3</sub>単結晶<sup>184,185</sup>および薄膜<sup>186</sup>において行われた。強磁性体薄膜の電場による制御を通じて、界面における反強磁性と強誘電性を結び

つける交換バイアス結合が変化するが、結果的に、 $\text{BiFeO}_3$ の強誘電秩序が、強磁性体薄膜の強磁性秩序と間接的に結合することを利用している。

$\text{CoFeB}$ <sup>187,188</sup>や $\text{Co}_{0.9}\text{Fe}_{0.1}$ <sup>189</sup>等の金属強磁性体と反強磁性体である $\text{BiFeO}_3$ の間の、室温における交換バイアスについても明らかにされている。交換バイアスは、強磁性層のヒステリシスループのシフトをもたらす。飽和磁場 (Hc) は、強誘電体ドメインの構造に依存するが<sup>188</sup>、 $\text{BiFeO}_3$ を用いた交換バイアス結合を通じて、 $\text{Co}_{0.9}\text{Fe}_{0.1}$ <sup>190</sup>やパーマロイ<sup>191</sup>からなる強磁性層の磁化を、電気的かつ局所的に制御できるというものである。

最近の進展として、強磁性層にマンガン酸化物を用いた例を挙げることができる。 $\text{BiFeO}_3$ と $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$ の間には、軌道の再構成による大きな交換バイアスを生じるが<sup>192</sup>、これに基づき、低温ではあるが (< 10 K)、電界効果型の素子において、この交換バイアスを電場で可逆的に制御できるようになっている<sup>193</sup>。これは、ハーフメタルである $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$ の電場による制御に向けての第一段階である。室温動作には、より高温のブロック温度を有する材料開発が必要である。

他のマルチフェロイック薄膜、強磁性絶縁体である $\text{BiMnO}_3$ は、スピンフィルターとして研究開発されている。 $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$ と金電極の間に、 $\text{BiMnO}_3$ または $(\text{Bi},\text{La})\text{MnO}_3$ 層を挿入することによりスピンの注入効率が36%に上昇する<sup>194</sup>。強誘電性を有する絶縁層を用いたトンネル接合では、強誘電性とその特性に影響を与える<sup>186</sup>。トンネル接合に強誘電性と強磁性を有する絶縁層を用いると、トンネル電流を磁気的にも電気的にも制御できるため、4個の異なる状態を形成できるから、4状態メモリーデバイスとなる<sup>195</sup>。しかしながら、この4状態メモリーデバイスは、現在のところ、低温においてのみ動作する。

最近の進展として、強誘電体からなるトンネル障壁を利用して磁性を制御するという例を挙げることができる。強誘電体からなるトンネル障壁を通過するトンネル電流は、静電的な効果、界面および歪みによる効果のために、トンネル障壁を形成している強誘電体の分極の方向に依存して変化する<sup>196</sup>。 $\text{BaTiO}_3$ をトンネル障壁として、Fe および $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$ を電極として用いたトンネル接合では、 $\text{BaTiO}_3$ の分極をスイッチングすることにより、低温ではあるが、伝導キャリアのスピン偏極度を局所的に大きく変化させることができる<sup>197</sup>。これらの結果は、低電力で、スピン状態の制御を行えることを示唆している。

トンネル抵抗は、強誘電体薄膜の分極の状態を読み取るためにも用いられる。 $\text{BaTiO}_3$ 極薄膜(1-3 nm)を絶縁層、 $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$ を下部電極、AFM (Atomic Force Microscope, 原子間力顕微鏡) のチップを上部電極としたトンネル接合では、 $\text{BaTiO}_3$ 極薄膜の膜厚が 2 nm の時、室温におけるトンネル抵抗が、 $\text{BaTiO}_3$ の分極方向に依存して、10000% 変化する。強誘電体トンネル障壁として、 $\text{BiFeO}_3$ や $\text{PbTiO}_3$ を用いた、他のトンネル接合においても、室温におけるトンネル電流変化が見いだされている<sup>199,200</sup>。強誘電性は、数ナノメートルの膜厚となっても保持されるため、このトンネル抵抗に基づいたメモリー接合はナノメートルスケールで作製可能で、高集積度を期待できる。さらに、書き込みについては、低電流で十分なので、低消費電力という点にとっても魅力的である。

マルチフェロイックである $\text{BiFeO}_3$ を用いての、スイッチング動作可能な不揮発デバイスの構築にあたり、スイッチさせる経路やスイッチさせるドメインの構造を、選択的に制御していくことが重要になる<sup>201</sup>。位相構造やドメインの構造は、歪みによって制御可能である。

スピントロニクスへの応用に加えて、 $\text{BiFeO}_3$ は、ピエゾ電気効果、光伝導性または光起電力効果、スピン波の形成、変換、制御などにも注目すべき性質を示すので、様々な機能 (磁気的、電気的、光学的、機械的) を包括した将来のデバイス構築に向けて期待されるべき材料であると言える<sup>202-205</sup>。

#### 4.4.2. 複合酸化物界面と超格子(METAL OXIDE HETEROINTERFACES AND SUPERLATTICES)

複合金属酸化物で構成されるヘテロ構造およびヘテロ界面では、それぞれの材料単独では発現することのない新しい性質が現れる<sup>206</sup>。バンド絶縁体であるLaAlO<sub>3</sub> (LAO)とSrTiO<sub>3</sub> (STO)を組み合わせると、高い伝導性を示すn型界面(LaO/TiO<sub>2</sub>)と絶縁性のp型界面(AlO<sub>2</sub>/SrO)が形成される。<sup>207,208</sup> 2次元電子層の起源については、未だ議論の余地があり、第一原理計算からは、内部電場をイオンの、電氣的にスクリーニングする分極不連続性により、高い伝導性を持つ界面が形成されるということが示されているが<sup>209</sup>、一方、界面の高い電気伝導性の起源として、酸素欠損による可能性も挙げられている。最近の研究では、酸素欠損と電荷の再配列によって、Tiの3d軌道にキャリアが生成されることが示されている<sup>210</sup>。異なる絶縁性酸化物間の界面に生成される金属的な電子層は、LaTiO<sub>3</sub>/SrTiO<sub>3</sub><sup>211</sup>、KTaO<sub>3</sub>/SrTiO<sub>3</sub><sup>212</sup>、LaVO<sub>3</sub>/SrTiO<sub>3</sub><sup>213</sup>、La<sub>0.5</sub>Ca<sub>0.5</sub>MnO<sub>3</sub>/CaMnO<sub>3</sub><sup>214</sup>のヘテロ界面でも見いだされている。反強磁性絶縁体間の界面に強磁性状態が生成される場合<sup>215</sup>や、銅酸化物の金属と絶縁体間の界面において、高温超伝導が発現する場合もある<sup>216</sup>。

界面においては、電荷だけでなく軌道も再構成を起こす。界面では、軌道の形状が通常から変形され、バルクの状態とは大きく異なった軌道の混成が起き、電子が、そのような混成状態を占有するようになる。この場合、界面における結合を制御し、また、界面の性質を変化させることが可能になる。高温超伝導と超巨大磁気抵抗の組み合わせである、YBa<sub>2</sub>Cu<sub>3</sub>O<sub>7</sub>/La<sub>2/3</sub>Ca<sub>1/3</sub>MnO<sub>3</sub>の界面では、MnからCuへ電荷が移動し、界面のCuO<sub>2</sub>層において、軌道の再構成(占有度と対称性の変化)が起きる<sup>217</sup>。

超格子における界面では、相競合の様子もバルクの場合と異なり、全く新しい性質が創成される。例えば、通常の強誘電体であるPbTiO<sub>3</sub>と常誘電体であるSrTiO<sub>3</sub>から構成される超薄膜では、界面におけるTiO<sub>6</sub>八面体の回転歪みに由来した強誘電性が現れる<sup>218,219</sup>。マンガ酸化物、Pr<sub>0.5</sub>Ca<sub>0.5</sub>MnO<sub>3</sub>/La<sub>0.5</sub>Sr<sub>0.5</sub>MnO<sub>3</sub>各々5単位胞ずつ積層させた超格子においては、反強磁性絶縁体と強磁性金属の競合が起こり、磁場の印加に伴う大きな抵抗変化が見いだされている<sup>220</sup>。このように、酸化物のヘテロ界面で生ずる物理現象は、新しいデバイスの創成に繋がるとともに、超格子における新しい性質を生み出している。

酸化物のヘテロ界面において、新規な性質を見いだすためには、その界面が急峻なものでなければならず<sup>221</sup>、また、界面の両側の薄膜は、それぞれ適切な厚さである必要がある<sup>222</sup>。このようなヘテロ界面における効果は、超格子を用いて調べられ、超格子としての構造そのものが、その効果に、どのような影響を与えるか、また、制限を与えるかが、明らかになる。

このようなヘテロ界面や超格子に関しては、界面の性質や結合を制御していくために、理論、実験両面から研究されている。多くの性質を複合する新しい材料の創成が、将来の、スピンまたは電界効果型デバイス技術にむけての可能性が開かれる。

## 5. リソグラフィ材料(LITHOGRAPHY MATERIALS)

スケーリング技術の未来は、微細化へ拡張可能なリソグラフィを実現することができる、新たなパターン形成材料(レジストまたは自己組織化材料)に依存する。新しいレジスト材料は、強固なパターン転写効果を可能とするために、高解像度、高感度、ラインエッジラフネスの低減、十分なエッチング耐性を同時に実現する必要がある。ポジ型レジスト、ネガ型レジスト、化学増幅レジストを強化するために、レジスト進化へのアプローチが引き続き評価されている。ピッチ分割においては、いくつかのプロセスアプローチがあり、スペーサパターンニング(SP)、マルチパターンニング(MP)、および二重露光(DE)などが、193nm液浸リソグラフィを拡張するためのオプションとして検討されている。パターンニング材料の代替技術には、自己組織化とナノインプリントが含まれる。これらのパターンニング材料への利点と課題は、表ERM8にまとめられている。ピッチ分割技術の詳細な概説を見るには、2011年ITRSのリソグラフィ章を参照されたい。

## Table ERM8 Challenges for Lithography Materials

## 5.1.レジスト材料(RESIST MATERIALS)

重要なレジストの課題: 先端リソグラフィプロセスには、100nm以下のレジスト厚さで、高解像度(R)、低ライン幅粗さ(L)、と高感度(S)を同時に達成するという課題が存在する。更に、レジストは各種の露光技術において密着性、エッチング耐性、量産現場で使用されている材料との適合性などの要求にも合致する必要がある。微細化へ拡張可能な露光技術に対する現状の解決策として、次の項目が挙げられる: 1) ArF液浸露光技術、ただし水系や有機溶剤系現像液を使用する複数回パターンニングを行うためプロセスの複雑さが大幅に増加、2) EUVリソグラフィ、3) マスクレスリソグラフィ<sup>1-3</sup>。先端レジスト材料を開発するには、特定のArFドライ、ArF液浸、EUVやマスクレスリソグラフィ技術の要求性能を満たし、しかもRLSの要求性能も満たす必要がある。化学増幅レジスト(ArFまたはEUV)において、スループットを損なわず拡散コントロールする事は解像性改善において重要である。新探求材料としては特別に設計されたポリマーや拡散むらが最小化されかつ酸による高脱保護収率は維持されているような酸発生剤などが含まれる。ポリマーに結合した酸発生剤はEUVレジスト設計として広く報告されている、このシステムは解像性能向上のための酸拡散長の短拡散化と酸発生剤の分布の均一化をもたらしている。更に量産向けArFレジストにおいてもポリマーに結合した酸発生剤システムは適用が可能である。ArF二重露光(DE)1回現像リソグラフィはスペーサーパターンニング(SP)や2回レジストパターンニング(DP)よりも低い総経費が実現できる。二重露光(DE)材料において193nm液浸での目標値を満足するためには、積極的な研究開発が必要とされている。非可逆塩基発生剤システムや酸発生剤と塩基発生剤の混合システムなどが二重露光(DE)レジストとして提案されている<sup>4-6</sup>。

ArF液浸リソグラフィにおいて、NTD(Negative Tone Development)レジスト開発においては、22nm世代の要求に沿うためにより集中的な研究が必要とされている。主要課題としては、ホールパターン消失、膜減り<sup>7</sup>、エッチング耐性、パターン倒れや基板依存性<sup>8</sup>、上層膜や線幅縮小のための化学的修飾(RELACS)やDSA(Directed Self Assembly: 指向的自己組織化)の適用などが挙げられる。欠陥や線幅均一性の初期の結果は、現像プロセスの最適化による劇的に改善されている<sup>8-10</sup>、エッチング耐性についてはハードマスクの使用により補完されている。更にNTDはEUVリソグラフィでのホールやスペースパターンの解像性向上に適用され、孤立ライン形成についても有利なところがあるかもしれない。ポジ型レジスト(PTD)とネガ型レジスト(NTD)においてトップコート無しの研究は、総費用の低減と量産時に必要とされる高スキャン適用時の欠陥制御において有効性が確認されている。

ArFドライレジストは先端世代においてKrFに置き換わりイオン注入工程に適用されるかもしれない。突出した解像性能と特に深い段差基板(deep wellとsource drain)での反射コントロールの要求を満たすためには、新しいレジスト材料開発が必要である。TMAH現像のネガレジストと有機溶剤現像のネガレジストはスソ引き形状や残渣の改善に有用である<sup>12</sup>。

EUVリソグラフィやマスクレスリソグラフィにおいてRLSトレードオフ解決のためには革新的な材料が必要である、特にEUVリソグラフィにおいては多大なアウトガスの低減も必要である<sup>13-16</sup>。11nm世代における解像性能とライン幅粗さの要求性能を満足させるために、いくつかのレジストタイプ、例えば低分子レジスト、ポリマーに結合した酸発生剤を使用するレジスト、無機レジストなどが検証されている。EUVにおける解像性能向上の候補の一つとしてEUV露光光源の13.1nmから6.7nmへの単波長化がある<sup>17</sup>。短波長化する事によりほとんどの有機材料は透明性が上昇してしまうため、100nm以下のレジスト膜厚において十分な吸収を得るためにはレジスト構造の劇的な変化が必要である。レジスト膜厚は線幅の減少に伴いパターン倒れを防止するため薄膜化が継続して行われる<sup>18,19</sup>。ある膜厚以下になると、レジスト膜の機械的や熱的性

質が変化する<sup>20-22</sup>。例えばArFやEUVレジスト膜のガラス転移温度は、酸発生剤とレジストの組み合わせに依存する<sup>23</sup>。線幅粗さはレジスト膜が薄膜化すれば増加する<sup>13, 24, 25</sup>。将来の半導体プロセスにおいては、深刻なパターン倒れやライン幅粗さを抑制するためにいくつかの異なる後処理が必要になる可能性がある。ポジ型レジストにおける研究が続いている間には、新規のリソグラフィ技術における要求を満足させるために、いくつかの潜在性のある材料候補へ発展する可能性がある。有機、無機、有機無機混合材料などが、非化学増幅レジスト、ネガ型レジスト、193nm二重露光レジストへの適用について検証されている。

### 5.1.3. ARF レジスト拡張候補(ARF RESIST EXTENSION OPTIONS)

レジスト開発における優先的重点項目はポジ型化学増幅レジストにおける斬新的設計の継続である。しかしながら、解像性、感度、ライン幅粗さを同時に満たすことは依然として難題となる。従って、非化学増幅レジスト、ネガレジスト、ピッチ分割が可能な材料などの古い材料においても検討される。

#### 5.1.3.3. ARF 非化学増幅材料(ARF NON-CAR MATERIALS)

化学増幅レジストにおける拡散のゆらぎに影響される解像性限界<sup>28</sup>と高分子体分子量に影響される線幅粗さに対する懸念のため<sup>29</sup>、非化学増幅レジスト、特に主鎖切断における溶解コントラスト変化をもつレジストに対する関心が向上している。特に、PMMA(ポリメタクリル酸メチル)の膜厚を20nm程度にする事により7倍以上の感度改善が達成されている<sup>30</sup>。PMMAより高感度なポリスルホンの主鎖切断は193nm液浸リソグラフィに対して検討されている。露光後バーク(PEB)によってポリスルホンの主鎖切断を加速する事ができる。ポリノルボルネンスルホン<sup>30, 31</sup>に対して193nm露光を行いMIBK(メチルエチルケトン)により現像する事により、膜厚減少、SO<sub>2</sub>含有量の減少、20mJ以下の感度が確認されている。薄膜での非化学増幅レジストの成功のためにはライン幅粗さの改善と同時にArFでの感度、解像性、エッチング耐性の向上などが必須となる。加えて、露光機のレンズや装置へのダメージが懸念される感光性物質の液浸パドルへの浸透も抑制される事が必要となる。これらの懸念が主鎖切断タイプの化合物やポリマーに対する適用性に制限をかける事になる。

#### 5.1.3.4. ARF ネガ型レジスト材料(ARF NEGATIVE TONE RESIST MATERIALS)

架橋型や極性変化のメカニズムを利用したいくつかのArFネガ型レジスト材料は既に開発されている<sup>32, 33</sup>。ネガ型レジストレジストはバイナリーマスクではポジ型レジストより良好な特性を示す傾向があり、6%位相シフトマスクではポジ型よりも性能が悪い傾向がある。光学像のコントラストが低下していたり未露光部エリアへの回折が大きい(low κ1)時には、パターン間に架橋が発生する傾向がある。これらの課題を解決するための研究が必要である。極性変換による有機溶剤現像可能なネガ型レジストは、明るいマスクを使用したパターンニングにおいてより可能性の高い候補となっている<sup>34-37</sup>。レジスの溶解特性は有機溶剤に対する溶解パラメータにより制御され、最適化されたレジストはNA1.35の単一露光による40nmホール形成において、フォーカス深度、マスク忠実性、線幅均一性において良好な結果を示している。更に、45nmホールにおける欠陥では0.1個/cm<sup>2</sup>が示されている。プロセス完成度は証明されているが、ネガ型レジスト材料においては溶解コントラストの改善が必要である。

#### 5.1.3.5. ARF 無機レジスト材料(ARF INORGANIC RESIST MATERIALS)

線幅の微細化が継続しており、パターン倒れの防止や確実なパターン転写のためには、薄膜で高いエッチング耐性のレジストへの要求は増加している。無機架橋型ナノパーティクルレジストは、露光領域において高いエッチング耐性を発現する興味ある手段として提案されている。初期の193nm NA1.3での研究において、これらの無機システムは50nmハーフピッチラインの解像性やポリヒドロキシシレン(PHS)比較して1桁低いオーダーのエッチング耐性が示されている、さらに焦点深度の増加についても潜在的に有利な可

能性を示している<sup>38</sup>。材料、ナノパーティクル、化合物の構成の研究によってライン線幅粗さの更なる低減は必要である。

#### 5.1.4. 単一露光でのピッチ分割材料(MATERIALS FOR PITCH DIVISION WITH A SINGLE EXPOSURE)

スパーサパターニングや複数回パターニングは標準的なピッチ分割方法として認められている。一回露光でのピッチ分割方法はスパーサパターニングの簡略化された代替プロセスとして提案されている。このピッチ分割は光塩基発生剤(PBG)のような新しい材料が必要とされている<sup>9, 10</sup>。露光エネルギーが非常に低い時には、酸も塩基も発生しない。低露光エネルギーの酸発生剤と塩基発生剤への照射は、塩基よりも酸が多く生成し、その酸によりポリマー中の脱保護が進行してポジ像が得られる。その後の高露光エネルギーにより酸を中和するのに十分な塩基が生成され、ポリマー脱保護が進行せずにネガ像が形成する。通常のEUVレジストに対する利点やトレードオフ、設計への考慮などに関する研究が必要である。

##### 5.1.4.1. 課題(CHALLENGES)

###### 5.1.4.1.4. 露光ノイズ(SHOT NOISE)<sup>39-41</sup>

高い処理量のEUVリソグラフィ実現に非常に低い露光エネルギーが要望されているため、統計的なバラツキが像形成プロセスにおいて重大な問題となっている。この問題を解決するため、いくつかの重要な領域での研究が必要である。例えば、ポリマー設計によるEUV光の吸収の増加、二次電子収率の増加、酸発生剤による二次電子の電子捕集収率の増加などが挙げられる<sup>41</sup>。

###### 5.1.4.1.5. EUV光の吸収(EUV LIGHT ABSORPTION)<sup>40,41</sup>

元素周期律表の2列目においてフッ素は13.5nmの光の吸収が最も大きい元素である。リソグラフィで使用できるフッ素ポリマーにおいて、実験的に最も高いEUV吸収特性は約7である<sup>42</sup>。最も吸収が高いポリテトラフルオロエチレン(PTFE)は18.5である、40nm膜厚を形成したとするとその時の透過率は50%となる。元素番号の大きい元素はフッ素や酸素よりも高い吸収を持つ。しかしながら、これら大きい元素番号の元素を有効なEUV材料とする事は、化学的観点からの課題である(無機EUVレジスト項参照)。膜密度の増加は単位体積辺りの光吸収の増加に対して有効である。

###### 5.1.4.1.6. 酸と電子のぼけ(ACID AND ELECTRON BLUR)

露光ノイズと酸発生剤拡散は解像性、感度、ライン幅粗さの制御に密接に関係する<sup>43</sup>。複数の報告においてRLSは単独では最適化出来ない事が確認されている<sup>43</sup>。これら重要要素の相互依存性はArFおよびEUVリソグラフィにおいて繰り返し示されている。化学増幅システムにおいて、拡散ぼけという固有の問題を解決する事はおそらく不可能である<sup>44</sup>。化学増幅を達成するために不可欠な酸拡散は解像性、感度、ライン幅粗さに対して本質的な限界をもたらしている。統計的レジストモデルがポリマーに結合した酸発生剤を含有する(PBP: Polymer bound PAG)レジストの酸拡散長を予測するために適用されている<sup>45</sup>。PBPメタクリル樹脂は9.7nmの酸拡散長と見られている。しかしながら、20nm以下のリソグラフィにおける酸拡散長はおそらく6nm以下が必要と見積もられている、この酸拡散長はおそらく達成が可能である。統計的測定モデルにより電子のぼけは見積もられている、これはEUVレジスト露光において酸拡散のぼけに影響される電子移動の分布として表される。電子のぼけは2.5nmと計算されている、この数字は他のものと比較すると非常に小さいものである<sup>40</sup>。

###### 5.1.4.1.7. 範囲外照射(OUT OF BAND RADIATION)

範囲外照射(OOB: out of band)はEUV光源に存在する140nmから300nmの波長領域の不要な照射として定義されている<sup>46</sup>。ほとんどのレジストはOOBに対して非常に感光性が高い、これはレジストの吸収が長波長領域にある事に関係する<sup>47</sup>。例えば、酸発生剤に含まれるトリフェニルスルフォニウム(TPS)カチオンは非常に強

いUV領域、180-370nm、に吸収があり、これがOOB照射に対して感度が高くなっている原因である。OOBと同様の深紫外(deep-UV)領域の吸収が低い酸発生剤はOOBに対しても感度が低くなる<sup>48</sup>。OOBに対する感度はいくつかの波長に対するレジスト感度を比較する事により計測する事ができる。

#### 5.1.4.1.8. レジスト脱ガス(RESIST OUTGASSING)

いくつかの酸発生剤は真空でのEUV照射によって多量の脱ガスがある。例えば、トリフェニルスルホニウム(TPS)カチオンは多量のジフェニルスルフトを生成する<sup>49</sup>。感光性物質中の揮発した炭素は、特に不飽和なグループなどは、EUVの光学系やマスクに非常に簡単に沈積する。これらの結果により、光学系への付着を防ぐために、ジフェニルスルフトやその他の揮発性の化合物を発生しないようなEUVリソグラフィ用の酸発生剤の設計が必要である<sup>41</sup>。

#### 5.1.4.1.9. ポリマーに結合した酸発生剤の継続した改善(CONTINUED IMPROVEMENT OF POLYMER-BOUND PAG (PBP ANION) RESIST SYSTEM)

ポリマーに結合した酸発生剤システムの改善に関わる研究は以下のようなものが挙げられる<sup>39</sup>; 1.) EUV光吸収や膜密度の増加により光子捕集能力の向上、2.) OOB光子捕集感度の低下、3.) ポリマーマトリックスの電子密度の最適化による2次電子発生効率の増加、4.) 酸発生剤の電子捕集収率の最適化による酸発生効率の増加、5.) レジスト膜均一性の向上、6.) 露光中の有機物の脱ガスの減少。

#### 5.1.4.2. 非化学増幅レジストと無機レジスト(NON-CA RESIST AND INORGANIC RESIST)

いくつかのグループが非化学増幅レジストにおいて優れた解像性能を示している<sup>50-61</sup>。高分子量体のPMMAは、主鎖分解によって変化するメカニズムを利用しており、12nmハーフピッチの解像性能を示している。しかしながら最適露光量が40mJ/cm<sup>2</sup>とEUVの量産に適用するには遅すぎる感度である。その他の主鎖分解を伴う非化学増幅システムは、化学増幅レジストに一般的に見られる露光後ベーク中の酸拡散による化学的ぼけを緩和している。ポリカーボネートベースの非化学増幅は高エッチング耐性、高いガラス転移温度、EUV照射による分解などが示されている<sup>62, 63</sup>。この非化学増幅システムは50nmライン&スペースのマスクを使用して28.6nmラインが104mJ/cm<sup>2</sup>の感度にて形成された。この時のLERは5.2nmであった。Sematech-BerkleyのEUV小フィールド露光機を使用した場合には、形成されたパターンにおいて3.5nmのLERはマスク起因であるという報告があることから、実際のLERは1.7nmであったということになる。ポリオレフィン骨格はEUV照射に対して高感度となるように設計されている<sup>65</sup>。関連する材料はEUV照射において非常に高感度を発現している(E0が4から6mJ/cm<sup>2</sup>)。EUV干渉露光では30nmライン&スペースの解像能力を示している。レジストの脱ガスの試験結果より、不純物確認用サンプルの膜厚と残存ガスの炭化レートは、オレフィンユニットの官能基数の増加による分子量の増加により、増加する事が確認された<sup>66, 67</sup>。現状の非化学増幅ネガレジストはEUV収率が悪く、量産での要求感度を満たすためには12倍以上の最適露光量の高感度化必要である。EUV光源の飛躍的な増加無しで感度の要求性能を満たすためには、分解または架橋の反応効率を改善する研究が必要である。

非化学増幅システムにおける無化化合物の取り組みは、感度やその他の要求性能を実現しうる可能性のある結果を示している。例えば、ジルコニウム(Zr)やハフニウム(Hf)を使用した電子線レジストは36nmピッチで15nmラインの解像性能を8 $\mu$ c/cm<sup>2</sup>という高感度で達成している、その際のライン幅粗さは約2nmである。これらのレジストは更に高いエッチング耐性(熱酸化膜に対して7倍以上)を示している。重金属による高吸収は低感度化改善を促進できる。非常に高いプラズマエッチング耐性のために膜厚を薄膜にする事が可能であり、高い膜密度(4.7g/cm<sup>3</sup>、ポリヒドロキシチレンは1.2g/cm<sup>3</sup>)は電子ぼけを大きく改善すると考えられている。無機物のため、炭化水素の脱ガスはゼロである。レジスト感度、保存安定性、レジスト導入に関する改善は今後も継続される。

### 5.1.4.3. ハイブリッド EUV 手法(HYBRID EUV APPROACHES)

EUVリソグラフィは既存のArFリソグラフィの知識を導入する事ができる。EUVリソグラフィとダブルパターンニングの組み合わせにより様々なピッチ分割の手法を使用することが出来る<sup>48</sup>。EUVレジストを使用したネガティブトーン現像は、コンタクトホールやその他のパターン形成において光学コントラスト(NILS)の優位性を確保できる事から検証すべきテーマである。極性変換および有機溶剤による現像手法は、コンタクトホールの寸法均一性やパターン倒れ防止の改善を助ける事ができる。EUVとDSAの組み合わせはEUVパターンのライン幅粗さを修正できる手法である。EUVはDSAのグラフィオエピタキシパターン形成やケミカルエピタキシでのプレパターン形成に適用する事ができる<sup>68</sup>。これらのアプローチは初期段階ではあるが、EUVを11nm世代以降へ適用出来る可能性がある。

### 5.1.5. レジストまとめ(RESIST SUMMARY)

いくつかのリソグラフィ技術は集積回路の微細化を継続するための新しい推進力である。EUVリソグラフィ、電子線リソグラフィ、ナノインプリント、193nmでの複数回パターンニングは全てその候補となり得る。これらの技術はロードマップでの様々な要求を満たすために新しいレジスト材料が必要である。それぞれのレジスト材料において一つ以上の飛躍的改善は、要求される解像性、感度、ライン幅粗さを同時に満たすために必要とされている。更に加えて、密着性、エッチング耐性、アスペクトレシオ、コストなどの要求を満たす必要がある。DSAパターンニングにおける材料開発は既存 193nmの拡張や将来的なEUVの拡張に適用する事ができる、しかしながらその他の課題は解決する必要がある。欠陥は主要な課題ではあるが、パターン転写やドメインサイズなどについても開発における主要な障害となる。

現在、各種リソグラフィ技術適用のための材料創造において複数の組織が研究を行っている。これらの手法が適用できるような飛躍的な発展がなされるまでは、193nm液浸による複数回パターンニング技術が現在の技術候補の選択肢である。

## 5.2.リソグラフィ延命への誘導自己組織化(DIRECTED SELF ASSEMBLY FOR LITHOGRAPHY EXTENSION)

誘導自己組織化(DSA)とは、リソグラフィで生成したパターンに重ね合わせて、予測可能な形状、制御された寸法で、所望の位置に自己組織化パターンの配列を促す。リソグラフィ延命に向けたDSAの潜在的なアプリケーションは、希薄パターンの密度増倍、ラインエッジまたは幅の改善、および形状制御(すなわち、コンタクトサイズ分布など)の向上が含まれる。進行状況として、疎パターンにアライメントしてパターンを形成すること、LERとコンタクトサイズ分布の改善が示されている。さらに、5 nmまでのドメインサイズやリソグラフィとして有用なアニール時間が異なる手法で実証されている。自己組織化の課題はERM8 にまとめられている。リソグラフィ延命に応用するために、ポリマー化合物の自己組織化は、 $\chi N$ ( $\chi$ は、Flory Hugginsパラメータ、Nはポリマー中のモノマーの数)に比例した駆動力で、異なるポリマー化合物の相分離によって推進される。事前に定義された位置への組織化の方向は、表面上の構造や化学物質がいずれかの高分子化合物を優先的に引き付けるかによってもたらされる。ナチュラルな組織化寸法は、(強い分離限界において)、 $N^{2/3}$ 、すなわち、ポリマー中のモノマーの数に比例するので、ナチュラルな組織化寸法が減少すると組織化駆動力は減少する。自己組織化は熱力学的プロセスであるため、欠陥は本来的に内在するが、「配向力(原文directing forces)」が欠陥の形成をエネルギー的に起こりにくくすることが可能である<sup>69</sup>。

### 5.2.1. 重要な課題(CRITICAL CHALLENGES)

DSAを実行可能で競争力のあるパターン形成のオプションとして考慮するのであれば、欠陥密度 $<0.01\text{cm}^{-2}$ で有用なパターンニングナノ構造を形成できなければならない。明らかに表ERM8 に多くの課題

があり、これらの多くは、エンジニアリングを必要とするかもしれないが、主な問題は、欠陥密度が熱力学によって制限されるのか、あるいは、整列形状を使用して必要なレベルまで低減可能か、である。最近の研究は、これらの側面のそれぞれに進歩がもたらされたが、現在のところ、これらのすべての要件を満たす材料/プロセスの組み合わせはない。ブロック共重合体の自己組織化により、容易に、ラインアンドスペース、円筒状の穴からなる六角形や正方形の配列などの、限られたセットの高度に対称的なパターンを定義することができ、回路要素パターンとして有用となりうる。最も重要な問題は、DSA形状が欠陥密度を  $0.01\text{cm}^{-2}$  以下に近い状態で構成できるかどうかであり、最近の報告において、欠陥密度を  $<25\text{cm}^{-2}$  に減らすことが実証されているところまで進展していることは印象的である<sup>70</sup>。DSA形状は、グラフォエピタキシーまたは表面エネルギーパターンを介して既存の構造に整列させることができる。アニーリング時間は、より高いアニーリング温度や溶媒アニーリングのいずれかを使用して数日から数分まで減少し、可能性のあるプロセスに応用する現実的な時間スケールである。自己組織化構造により、10nm以下のパターンが生成され、このアプローチの拡張性を証拠づけている。

## 5.2.2. DSA 材料のオプション(DSA MATERIAL OPTIONS)

### 5.2.2.1. ジブロック共重合体(DIBLOCK COPOLYMERS)

リソグラフィにおいて、ジブロック共重合体は、ライン形成と最密充填六方配列のコンタクト形成の組織化に制限される。材料と  $\chi N$  の組成に依存する、ジブロック共重合体の相図は、高分子化合物の異なる割合に対して形成可能な形状を決め、続いて、形状間の間隔を決定する。

### 5.2.2.2. トリブロック共重合体(TRIBLOCK COPOLYMERS)

トリブロック共重合体は、リソグラフィ用に組み立てることができる、一連のより豊かなパターンを持ち、より大きな分離の範囲を有するラインや正方形配列のコンタクトを含む。さらに、第 3 のポリマーの添加は、化学的感度<sup>71</sup>や光感度などの新しい機能を追加し、特定の形状の選択的活性化や選択的非活性化を有効にするために利用されてきた。

### 5.2.2.3. ポリマーブレンド(POLYMER BLENDS)

ジブロック共重合体への別のポリマーの添加は、コーナーのような形状の平滑化を有効<sup>72</sup>にするために採用されている。さらに最近ではポリマーブレンドの誘導自己組織化がブロック共重合体で組み立てた形状と同じような形状を組み立てる能力を持つことを証明している。よって、ブロック共重合体への別のポリマーの添加は、形状制御の改善を可能にすることができる。ポリマーブレンドの組織化の場合、これはブロック共重合で得られるよりもより急激な相間の遷移を持つ、構造体の組織化を有効にすることができる。

### 5.2.2.4. ハイブリッドポリマー(HYBRID POLYMERS)

有機シリケートオリゴマー<sup>73</sup>を持つブロック共重合体のハイブリッドブレンドとトリブロック共重合体<sup>74</sup>を持つホモポリマーのブレンドを用いた最近の成果は、10 nmをはるかに下回るマイクロドメイン間隔を実証して、将来的な【訳者注:リソグラフィ】延命の可能性を示す指標となっている。別の最近のレポートでは、水素結合性ユニットの超分子組織化をジブロック共重合体の制御された相分離と組み合わせることにより、通常観測される六角形の規則構造ではなく、高度に規則的な正方形アレイのサブ 20nmビア構造が作成されている<sup>75</sup>。パターン形成された形状の中で自己組織化できるレジストを実現する、相分離ジブロック共重合体を組み込んだ ハイブリッドレジストの公式化にはより多くの進化の過程が必要であるが、コンセプトの証明は実証されている<sup>76</sup>。しかし、サブ 22 nm領域において、可能性のある解決方法を検討し、保証するために、この分野における意義深い研究が必要とされる。

### 5.2.2.5. DSA グラフォエピタキシー(DSA GRAPHOEPIITAXY)

このアプローチでは、リソグラフィにより形成された段差形状と境界が、ブロック共重合体に対して中立的な基板上に、リソグラフィ以下の解像度で、自己組織化ブロック共重合ポリマー膜の組織化を誘導する。この DSA グラフォエピタキシーについては ITRS ERM 2009 に詳細に記載されている。

### 5.2.2.6. 化学的表面パターン付き DSA(DSA CHEMICAL PATTERNED)

優先的にポリマーのいずれかを引き付ける、リソグラフィにより形成された化学的ナノパターンを持つ基板の誘導ブロック共重合体組織化は、ブロック共重合マイクロドメインパターンに位置合わせを行う第 2 の方法を提供する<sup>77</sup>。この化学的表面パターン付き DSA については ITRS ERM 2009 に詳細に記載されている。

### 5.2.2.7. 欠陥密度(DEFECT DENSITY)

DSA の基本的な懸念は、欠陥が熱力学的に促進される組織化工程に固有のものか、あるいは欠陥形成が制約領域においてエネルギー的に不利となりうるかどうかである。欠陥密度は、ITRS の要求に応じて減少させることができる場合は、他の挑戦的な課題の多くは、ポリマーのイノベーションとプロセスのエンジニアリングを通じて解決することができる。大容量記憶業界における実験では、制約領域が欠陥を排除し、点欠陥は 100ppm 以下に減少した。非クリーンルーム環境で製造された DSA の構造に関する最近の実験では、微粒子に関連する欠陥が排除されたときに、DSA の欠陥が  $25\text{cm}^{-2}$  以下になることが報告されている。また、モデリングとシミュレーションの結果は、制約構造を大きくすることにより、欠陥の形成がエネルギー的に不利になるように示す。この点で、特定の欠陥形成の自由エネルギーが依存するのは、ブロック共重合体、組織化される構造体、共重合体の自然の寸法からの制約構造の偏差、およびポリマー界面との相互作用の強さであり、特定の共重合体と構造を持つそれぞれの欠陥に対してエネルギー論的に計算する必要がある。リソグラフィで定義されたパターンの変化に対して、欠陥形成エネルギー感度を決定し、低欠陥密度が、クリーンルーム内で処理された、ろ過された共重合体で達成することができるかどうかを検証することが極めて重要である。

実験とモデリングは、いくつかの状況下で自己組織化構造は、必ずしも垂直ではなく、三次元構造を持ちうることを示している。さらに、いくつかの条件の下で、実験材料の下部に比べて自己組織化構造の上部に別の形態が観察されている。したがって、現像、エッチング後に下地材料に転写された構造と欠陥密度を決定することが重要となる。よって、現像された共重合体構造の最表面上の欠陥密度をキャラクタライズするだけでは十分ではない。

組織化されたブロック共重合体の広い範囲で欠陥密度をキャラクタライズするメトロロジーが必要とされる。重要課題として、薄いブロック共重合体膜の欠陥密度をキャラクタライズすることがあげられる。さらに、既存の欠陥検査装置は、フォトマスクによって定義されたパターンに対して最適化されているのに対して、DSA 形状はパターンの増倍実行時に形状位置がより変動する可能性がある。このことは、許容可能な位置合わせ範囲の形状を欠陥として検出する可能性や、交互に変動する形状位置が、検査装置の欠陥感度を無反応にする可能性がある。

### 5.2.2.8. アニーリング時間(ANNEALING TIME)

アニーリング温度をガラス転移温度近くまで上げること、または溶剤アニーリングを通して、アニーリング時間を日単位から分単位に短縮させるという重要な進展がある。製造業の中でどちらの方法が最も適切かは明確ではない。また、溶媒アニーリングが熱力学的または動力学的に駆動される組織化プロセスであり、欠陥形成に影響を与える可能性があるかどうかも明確ではない。別のオプションは、組織化プロセスを加

速するために短時間に局所的エネルギーを提供するために、マイクロ波照射を用いてブロック共重合体をアニーリングすることである<sup>78</sup>。

#### 5.2.2.9. プロセスの簡略化(PROCESS SIMPLIFICATION)

重要課題は、ブロック共重合ポリマー配列を決めるパターン形成プロセスを簡略化することである。グラフオエピタキシーは、パターン化、エッチ、そして基板表面エネルギー調整に複数のプロセスステップを必要とする。自己組織化フォトレジスト機能<sup>76</sup>の採用はプロセス簡略化にむけた潜在的経路を示すが、現実的な技術とするために多大な研究が必要となる。

### 5.2.3. DSA 重要課題(DSA CRITICAL ASSESSMENT)

ERMはリソグラフィを延命する誘導自己組織化の実現可能性について投票にもとづく調査を実施した。DSAの応用可能性は、1)ラインエッジラフネス(LER)の改善、2)コンタクトやビアのCDの改善、3)メモリアレイパターンニングの密度増倍、4)ロジックの密度増倍、であった。すべての応用の平均得点は、技術が有望であることを示す(スコア 2.1)であったが、各々のスコアもまた重要な問題を同定した。DSAクリティカルアセスメントの結果を表ERM9に示す。LERの改善アプリケーションでは、平均スコアは 1.5 であり、投票の 50%が、現在の最先端技術に基づいて、DSAが予想される投入時期にLER要件を満たすのに十分な改善を提供しないと信じていることを示す結果である。LERを改善する必要性は重要な研究課題である。コンタクトCDの改善アプリケーションでは、コンタクトサイズの制御を改善するための平均スコアは、DSAがこのアプリケーション用に有望に見えることを示す 2.4 であった。メモリとロジックのパターンの密度増倍について、低欠陥密度を達成する能力は、両方ともスコア(1.6)という重要な課題であり、詳しく追跡する必要がある。投票は、DSAが短いアニーリング時間でパターンの密度増倍とパターンの微細化を達成できることを高い信頼度で示したが、形状や汚染限界を排除する能力について懸念を示した。したがって、DSAに関するこの最初のクリティカルアセスメントは、重要な進展が特定の領域で行われていることを示したが、欠陥密度とインテグレーションの面で課題が存在する。このクリティカルアセスメントは、将来的に更新される予定である。

このクリティカルアセスメントは、ERM、リソグラフィ、および DSA ワークグループ内からの参加者 20 名の投票に基づいている。

*Table ERM9 Directed Self Assembly Critical Assessment*

## 6. 探求的フロントエンドプロセス、プロセスインテグレーション、デバイスおよび構造に対する材料の挑戦と選択(EMERGING FRONT END PROCESSES' AND PROCESS INTEGRATION, DEVICES, AND STRUCTURES' MATERIAL CHALLENGES AND OPTIONS)

将来のフロントエンドプロセス(Front End Process: FEP)やプロセスインテグレーション・デバイスおよび構造(Process Integration, Devices, and Structures: PIDS)の材料やプロセスに対する重要な技術課題は、デバイス性能の変動を抑え、更に微細な次元へ CMOS を拡張すること(Extending CMOS)である【訳者注:今後のスケールングに対してどれだけ拡張できるか、すなわち、将来にわたって継続して利用続けることができるか】。このためには、ドーパントを今まで以上に正確にデバイスの活性領域に配置すること、また、有効なナノ材料を誘導自己組織化すること、そして、自己整合構造が形成可能な選択成長やエッチング、

更にクリーニングができることが将来のデバイスに求められる。FEP や PIDS に ERM を展開するための要件や重要課題を表 ERM10 にまとめた。

*Table ERM10 FEP / PIDS Challenges for Deterministic Processing*

## 6.1.ドーピングと堆積(DOPING AND DEPOSITION)

トランジスタの基幹材料である半導体は、ドーピングによってその電気的特性が制御され、初めてその価値を示す。ディープサブ30nm世代では、ドーピングは一層クリティカルなプロセスとなっている。半導体デバイスの10nm以下のスケールリングへ向けたドーピングに関する重要課題は、チャンネル領域のドーパント位置のみならず、ソース/ドレイン領域とチャンネル領域の境界において、ばらつきが小さく、かつ急峻なドーパント勾配をもった高濃度のソース/ドレイン領域を実現することにある。例えば、トランジスタの閾値電圧は、チャンネルの寸法、ゲートスタック構造、更には空乏層内のドーパント濃度の僅かな変動に対して極めて敏感である<sup>1-5</sup>。とりわけ閾値電圧ばらつきは、バルクプレーナー型CMOSデバイス技術の大きな障害となっている。今後5年から10年で、MPUの物理ゲート長は17nmから10.7nmにスケールされ、チャンネルドーパント数は2015年までに20個以下になると予測されている。チャンネルドーパントデバイスにおいては、この少数チャンネルドーパント数が、デバイス特性低下や歩留まりの下限要因となることが明らかになっている。これに対して、ノンドーパント3次元トランジスタは、ランダムドーパントゆらぎに対して極めて有効な解を提供する。これらの新しいトランジスタは、ドーピング技術開発における関心をチャンネル領域から極浅接合領域へ、チャンネルソース/ドレイン間界面制御へシフトさせながら、引き続き推進する原動力となろう。一方、究極とも言えるドーパントチャンネルトランジスタの進展の1つに、ドーパントの集合体の制御ではなく、個々のドーパントを制御することによって電気的特性制御が可能となっている点は特筆に値する<sup>6</sup>。いまドーピングされた材料やその勾配の組成や構造を決定論的に制御できるような新探求材料やその作製方法を発展させるための研究が必要とされている。その1つの方法が、決定論的プロセスと決定論的ドーピングである【訳者注：決定論的(deterministic)：ある状態が決まれば、そこから発生する次の状態が一義的に決まるような現象を意味する。すなわち、ここでは最初の状態を決めればその後特別な制御がなくても、ある構造・組成が一つに決まるようなプロセスやドーピングを意味する】<sup>7-10</sup>。

FEPやPIDSへの応用に対して、決定論的プロセスは、三次元のナノパターニングや組み立て方式にも及んでおり、これらはドーパされた界面の組成や構造に十分な制御性と、デバイス間の性能ばらつきを数桁の大きさで改善できる方法論を提供する。原子レベルでの配置と濃度制御性を有するドーピングプロセスは、デバイス特性の微妙な調整やデバイス間ばらつき削減を可能にする。こうしたデバイスノイズが除去されれば、設計自由度は格段に改善され、回路レベルでの均一性を保証し、システム全体の性能拡張が図られる。正確なドーパントの位置制御能力は、既存デバイスの改良のみならず、例えば、単一ドーパント準位のコヒーレント操作を試みるシリコン<sup>11-13</sup>もしくはダイヤモンド型量子コンピュータデバイスといった全く新しいデバイスコンセプトを後押しするかも知れない。

### 6.1.4. 決定論的ドーピング(DETERMINISTIC DOPING)

デバイス寸法が縮小し、プレーナーCMOSデバイスが16nm世代に近づくにつれ、トランジスタ性能の要求を満たすため、ドーピング技術(すなわちイオン注入とアニール技術)に対する許容誤差が年々厳しくなっており、難易度が格段に高まっている。トランジスタ設計に原子レベルでの材料設計という視点を入れると、ランダムドーパントゆらぎの増大、ドーパントアクティベーション、ドーパント拡散の制御、接合リーク電流の極小化といった問題は解決に向け、より直接的な意義を持つ。これに応えるドーピング技術群は、次の課題に取り組まなければならない：1) ドーパント数と位置の原子スケール制御；2) チャンネル領域におけるラン

ダムドーパントゆらぎ制御、ソース/ドレイン領域の極浅接合形成、チャネルソース/ドレイン間のドーピングプロファイル急峻な変化;3) 現在の製造プラットフォームでの互換性と集積化;4) 研究開発や製造設備のコスト、歩留まりそれにスループットに依存する経済性の4点である。

決定論的ドーピングは、ドーパント位置と組成を原子レベルで精密制御を前提とする方法であることを重ねて強調する。決定論的製造は、ドーピング領域界面における組成や構造を十分制御し、数桁のオーダーでデバイス性能ばらつきを改善する 3 次元ナノパターニングや集積法と捉えることが出来る。決定論的ドーピングを次の様に定義する:1) チャネル領域およびソース/ドレイン領域に 10nm以下の精度で単一もしくは少数ドーパントを導入すること;2) 導入された少数ドーパントを適切にアクティベートすること;3) 単一/少数ドーパントを正確に測定し、イメージングすること;4) より優れたデバイス特性を実現するために原子レベルで制御された材料、デバイス、そしてプロセスの応用を探索すること。新しい計測技術は、原子スケールデバイスのキャラクタリゼーションと実現性評価に強力なツールとなる。単一ドーパント制御に関する最近のレビュー論文をぜひ参照されたい<sup>14</sup>。

#### 6.1.4.10. 最先端技術(STATE OF THE ART)

決定論的な 3 次元のドーパント配置と構造制御技術は、ソースチャネルドレインの各界面において、原子レベルで急峻、かつ再現性良く作製できることが求められているが、現時点では、まだ初期の探索研究フェーズにある。この 2011 年の改訂では、当該分野の進展をレビューし、サブ 16nm を睨んだドーパントチャネル CMOS の拡張性に貢献する材料、デバイス、プロセス、ならびにシリコンおよびダイヤモンド量子コンピューティングデバイスをはじめとする新しいデバイスコンセプトについて検討する。

##### 6.1.4.10.10. 単一イオン注入法(SINGLE ION IMPLANTATION (SII))<sup>15-20</sup>

既にいくつかのグループによって、単一イオン注入法の可能性が実証されており、単一原子デバイスの系統的な研究に有力なツールとなっている。この技術は、デバイスの活性領域内の必要とされる場所に必要とされる数のドーパントをいかに精密に配置させるかを追求する技術と言える。100%の単一ドーパントの検出はもちろん、種々のドーパントに対して、高い空間分解能と自由度を持つイオン注入技術を実現することである。単一イオン注入は、2 次電子、光子、電子-正孔対、トランジスタチャネル電流の変化、表面形状のイメージ変化を検出することによって確認することができる。ドーパント配置でエラーの原因となる要因には、注入スポットの大きさ、ストラグリング、それにアニール中の拡散や分散がある。極限ドーパントデバイスやドーパントゆらぎ効果の系統的調査、またシリコンもしくはダイヤモンド基板を用いた量子コンピューターアーキテクチャの検証(量子ビット読み出し、制御、カップリング)には、単一イオン注入法におけるエラー要因の解決が重要課題である。

##### 6.1.4.10.11. 自己組織化と表面化学(SELF-ASSEMBLY AND SURFACE CHEMISTRY)<sup>21-24</sup>

制御・調整可能な隙間と活性なプリカーサーからなる混合単分子膜を形成する化学をベースとするアプローチによって、ドーパントが正確に制御できることが分かってきた。ドーパントをロードさせた誘導自己組織化単分子膜を形成し、スパイクアニールによって、イオン注入でしばしば問題となる増速拡散現象なしで、サブ 5nm の深さの極浅接合の形成が実証されている。ナノワイヤーとプレーナーデバイス応用のため、半導体材料に高濃度ドーパント注入することが重要課題である。

##### 6.1.4.10.12. STM原子配置(STM ATOM POSITIONING)<sup>9, 10, 25-28</sup>

原子スケールでドーパント配置が制御された極度に微細化された機能デバイスが最近報告された。全て平面上に高濃度にドーパントされたエピタキシャルゲートを有し、原子レベルで精密に制御されたトランジスタは、走査プローブ顕微鏡と分子線エピタキシーを用いて初めてシリコン上に作製された。この手法では、高密度の n 型系ではあるが、低温プロセスながら高い安定性とドーパントの完全アクティベーションを実現している。STM によるアプローチの利点は次の通りである:三次元での原子レベルの正確さを持ったパタ

ーン形成能力;極端な高密度、原子レベルでの平坦性、それに急峻なドーピングプロファイル;新規デバイスアーキテクチャーの調査;それに他のドーパントソース/金属/有機物への適用可能性である。残念ながら、この技術は低いスループット、STM 針の安定性、再現性の問題のため、先端デバイス製造プロセスが抱える問題に解決策として検討されることにはなりそうにないが、パターニングの正確さは 3 次元アーキテクチャをはじめ実にユニークなデバイスの探求に強力なツールとなるだろう。

#### 6.1.4.10.13. **低サーマル・バジェット・アクティベーション(Low Thermal Budget Activation)**<sup>29-30</sup>

フラッシュランプやレーザーによるミリ秒エネルギーパルスその他、マイクロ波照射による極めて低温の熱プロセスは、ドーパント拡散を最小限に抑える。外因性シリコンは僅かな電気伝導性を示し、ドーパントと欠陥に起因するダイポールを持つ。マイクロ波アニールは、材料内部に分子回転もしくは分極エネルギーに作用して選択的に直接熱を発生させる。この局所的な熱は材料中にエルゴートの的に伝播し、ドーパント拡散を抑制、アクティベーションを可能にする。500 °C以下のマイクロ波アニールの効果がSi, Ge, poly-Si中のB, P, Asについて実証されている。STMによって作製されるデバイスについても、低温でドーパント拡散が抑制され、活性化されていることが判明している<sup>31</sup>。

#### 6.1.4.10.14. **単ドーパントイメージング(Single Dopant Imaging)**<sup>32-34</sup>

単一原子を観察するツールが利用可能となっている。3次元アトムプローブ(3D atom probe tomography: APT)、局所電極アトムプローブ(local electrode atom probe: LEAP)、走査型広がり抵抗顕微鏡(scanning spreading resistance microscopy: SSRM)、低温ケルビンフォース顕微鏡(low temperature Kelvin force microscopy: KFM)、走査型透過型電子顕微(scanning transmission electron microscope: STEM)などがある。

#### 6.1.4.10.15. **離散的ドーパントモデリング(Discrete Dopant Modeling)**<sup>35-39</sup>

ドリフト拡散(drift diffusion: DD)、モンテカルロ(Monte Carlo: MC)、量子輸送シミュレーション(quantum transport: QT)ツールにおいて、離散的ドーパントのモデリングに確かな進展が見られる。DDでは、密度勾配量子補正の導入によって、イオン化不純物の引力クーロンポテンシャル井戸への不自然なキャリアトラップの問題が解決されたことが大きい。MCでは、ab-initio不純物散乱の導入によって、個々のドーパント位置が反映された輸送ばらつきのキャラクタリゼーションが可能である。QTについては、有効質量や束縛結合ハミルトニアンを用いることで、完全3次元量子輸送シミュレーションが現在利用可能となっている。これらの輸送シミュレーションツールは、とりわけ決定論的ドーピングによって真価を発揮するナノデバイスのコンセプトを検証する際に重要である。

#### 6.1.4.10.16. **単ドーパント輸送(Single Dopant Transport)**<sup>40-48</sup>

単ドナーおよびアクセプターを介する輸送、2個のドナー系におけるメモリ効果、マルチドナー系における単一電子輸送、チャージポンピング、単ドーパントスペクトロスコピーに関する研究が進展を見せている。これらの発見によって、将来のCMOSデバイス設計を可能にするより基本的で定量的な知見がもたらされており、単一原子トランジスタの極限に迫っている。

#### 6.1.4.10.17. **単ドーパントスピン制御(Single Dopant Spin Control)**<sup>49-50</sup>

シリコン中の単ドーパントの電子スピンもしくは核スピンは、量子情報の符号化および操作に優れた系であることが確認された。シリコン中の単リン原子に付随する電子スピンの単一ショット読み出しが実証され、ライフタイムは6秒に及ぶことが確認された。92%の精度で電子スピン量子ビットの読み出しが確認されている。

#### 6.1.4.10.18. **ダイヤモンド単一窒素-空孔スピン制御(Single Nitrogen-Vacancy (N-V) Spin Control in Diamond)**<sup>51-52</sup>

過去 5 年間で、シリコンを凌駕するダイヤモンド単一発光センターの研究が著しい進歩を見せている。室温で光学的に直接単一電子スピンのアクセスすることが可能であり、ライフタイムは 2.4 ミリ秒と確認され、量子状態制御に魅力的な系となっている。電子からフォトンへの量子情報の移動という基本量子ロジックが実証されている。これらの孤立したスピンは、共焦点顕微鏡を用いた光学ポンピングによって初期化され、フォトルミネッセンス測定を通じて読み出される。しかしながら、単一発光センターを容易に見付けられる一方、歩留まりは 1% から 60% に止まっているのが現状である。

#### 6.1.4.11. 重要メッセージ(KEY MESSAGES)

現在、原子スケールで制御された機能デバイスが作製できるようになってきたが、ダメージを極力抑えつつ、結晶中にドーパントを配置するには、コストに見合った技術開発がまだまだ必要である。STM を用いたドーピング方法は極度に高い配置精度を持っているものの、大量生産、並列処理という課題に直面するため、製造可能な技術にはなりえない。しかしながら、これらの方法は、基本デバイスの限界や対象性の評価、そして量子効果のような新しい機能の探求を可能にする。誘導自己組織化単分子膜にドーパントをロードさせ、スパイクアニールによって、サブ 5nm の極浅接合形成も報告されている。分子の選択、パターン設計によって、ドーパント間距離もいくらか可能になるだろうが、難しい課題が残されている。10nm レベルの中間の位置制御性を持ったドーピング方法(すなわち、単イオン注入法)は、デバイス発展の応用に対するポテンシャルを示している。より高い精度で、より高いスループットでドーピングを可能にする研究が求められ、新しいドーピングコンセプトが必要である。精密に制御してドーパントを導入するために、誘導自己組織化や足場として単分子膜を利用する様なドーピング研究が期待される。決定論的ドーピングは、極度にスケールされる半導体デバイスを単一ドーパントデバイスという極限に誘う。3 次元アトムプローブといった新しい評価法は、決定論的ドーピング技術群の発展を助ける。

### 6.2. 有益ナノ材料の誘導自己組織化(リソグラフィセクション・ディスカッション参照)

#### (DIRECTED SELF ASSEMBLY OF USEFUL NANOMATERIALS (SEE THE LITHOGRAPHY SECTION DISCUSSION))

カーボンナノチューブ<sup>53,54</sup>のようなナノ構造物質の配置に誘導自己組織化を利用する試みは進歩してきているが、電荷ベースの将来デバイス応用を検討する前に、位置の方向性や欠陥密度の制御でかなりの改善が求められる。

### 6.3. 選択エッチングと洗浄/表面前処理 (SELECTIVE ETCH AND CLEAN/SURFACE

#### PREPARATION)

将来技術において集積化されることが期待される幅広い領域に亘る新材料においては、選択的且つカスタマイズされたエッチング、クリーニング、堆積技術が必要とされる。機能性(巨大)分子もしくは自己組織化プロセスによる特定物質のコーティング技術を用いることにより、エッチングもしくは化学的機械的な研磨(CMP)のような化学プロセスのみで行う場合に比べ、選択性や歩留まりの改善が期待される。同様に、(デバイスの)形状寸法が小さくなるに伴い、クリーニングプロセスには、所望とされる構造を壊すことなくパーティクルを除去する為、より高い選択性が必要とされることになる。このように、機能性(巨大)分子や自己組織化物質には、将来の製造プロセスにおいて選択性を拡大させる可能性がある。

エッチングは従来のトップダウンによるパターン転写プロセスにおける重要なステップである。リソグラフィやエッチングプロセスは、最終寸法、寸法ばらつき、形成された形状の機能に対して大きく影響する。従って、パターン転写の回数を減らし、それに付随するプロセス起因のばらつきを低減する、シンプルな製造シナリオを考案することが有用である。電氣的機能物質の誘導自己組織化は、プロセスの単純化やパターンニングに起因したバラツキの低減に対して効果が期待される、エマージング技術選択の一つである。誘導

自己組織化の初期のアプローチであるレジスト応用は、現在のあるいは予想されるリソグラフィおよびエッチング技術の補完や活用を行うものである。自己形成システムの次の世代においては、電氣的に有益な材料を組み込むように設計され、エッチング工程の削減に貢献できるであろう。

#### 6.4.低ダメージドーパントプロセス (LOW DAMAGE DOPANT PROCESSING)

FEPでは、ポスト-イオン注入洗浄は、ダメージを受けたシリコンを除去するものであり、このプロセスによりシリコン中に残るドーパント量が揺らぐものと認識している。また、III-V族物質のイオン注入に起因するダメージはアニール工程によっても回復できない。そのため、ソース・ドレインおよびチャネルへのドーパントの導入において、チャネル材料の結晶構造に与えるダメージを最小化する手法が求められる。確定的ドーピングにおいては、結晶構造へのダメージを最小化するため、2つのアプローチがとられている。1) ドーパントを内在する機能性(巨大)分子をラングミュア吸着させ、チャネル材料表面と結合したドーパントをアニール工程によりドライブインさせ活性化させる手法、2) ドーパントを内在する機能性(巨大)分子をラングミュア吸着させた後、機能性(巨大)分子を脱離させることにより、結晶上にドーパントが活性化したエピタキシャル層を成長させる手法。

#### 6.5.コンタクト (CONTACTS)

原子レベルのコンタクトの理解とエンジニアリングは、分子スケールのデバイスに対して重要である。これらのシステムに対して、ナノスコピックな要因、例えば、結合形成とその配置は、コンタクトのポテンシャルバリアに重要なインパクトを与える<sup>55</sup>。更に、金属分子の相互作用<sup>56</sup>と堆積工程における揺らぎは、ナノスケールデバイスの動作を律するものと思われる。金属分子軌道オーバーラップは、占有状態と導通可能なパスの組み合わせによる特性を決定する上で、重要な性質となるであろう。低いポテンシャルバリア<sup>55</sup>を持つ理想的な、機械的もしくは電氣的コンタクトを形成するためには、分子と電極間の軌道オーバーラップの最適化が求められる。安定で再現性を有する、低ポテンシャルバリアのコンタクトを実現するためには、構造と金属-分子相互作用を理解するための研究や、新しい分子電極材料系の設計や合成のための研究が求められている。

## 7. 配線 (INTERCONNECTS)

性能向上を続ける将来の集積回路配線に向けた重要課題は、信号伝搬のための RC 時定数低減と高信頼性の出力にある。Cu 配線を 2024 年まで延長するためには、側壁の Cu バリア厚さは 2nm 以下に減らす必要があるが、これは Table ERM11 にまとめられているように、チャレンジングである。Cu 配線の後には、Table ERM12 にまとめられているように、カーボンナノチューブのような新奇配線が低抵抗とエレクトロマイグレーション耐性から探索されている。加えてより低い誘電率( $\kappa$  層内および層間両方で)が求められている。しかし、これら画期的な材料群は実用化のために様々な重要課題を克服しなければならない。エアギャップは別の実効的な誘電率低減方法だが、適用するとなれば、バリア層や新奇配線に付加的な要求が生じるであろう。

*Table ERM11 Interconnect Material Challenges*

*Table ERM12 Nanomaterial Interconnect Material Properties*

#### 7.1.新奇超薄膜バリア (NOVEL ULTRATHIN BARRIERS)

Cuバリア層の 2nm以下までのスケールアップは、プロセスやパッケージングさらに動作中のCu拡散阻止、低誘電率(low-k)の層間絶縁層 (ILD)とCuの良好な接着、CuへのH<sub>2</sub>O/O<sub>2</sub>拡散の阻止、そしてCMPやILDエ

ツチング、フォトレジストアッシングなどのCu配線プロセスとの整合性などを含む様々なチャレンジに直面している。配線章で議論されているRuやCuMnなどの新規バリア材料が開発中であり、数世代にわたってバリア膜の厚みのスケールリングが維持できると期待されている。しかしながら、予測では、2015年で2nm以下、2021年には1nm以下の銅バリア層の厚みが見込まれている。このような膜厚では、開発中のすべてのバリア材料は機能しなくなり、新奇材料や、多層膜が必要となるであろう。そして、もし、業界がエアギャップの採用に動いた場合、このバリア構造に対する要求はさらに困難なものになるであろう。重要な問題は、代替バリア膜の研究が、すべて5nm程度の厚さに留まっていることである。しかしながら、将来的には、1nm程度の厚さまで薄膜化する必要がある。

現行のトレンチとビアにおけるバリア材料として、遷移金属窒化物やバリア性能を高めた金属プレートが将来における要求性能を満たすものとして考えられている。現在のところ、遷移金属窒化物のホスト金属、あるいは金属プレート材料の研究が進められているが、その機能実証がなされているものの厚みは5nmに留まっている。一方で、2.5nm厚みのMnNバリアが近年報告されており、5nm以下、究極的には1~2nm厚みの新しい材料に関する研究が求められている。さらに、これらの金属(あるいは金属窒化物)薄膜が工業的に用いられる製法によって形成された際に、その厚み形状を維持するかどうかにかかわる研究が必要である。特に、ラインエッジラフネスやlow-k ILDの細孔と同様に2nm程度の表面平坦化度を実現できるかどうかを調べる必要がある。

新しい“ハード”な金属バリア材料に対する代替策として、“ソフトCuバリア材料と呼ばれる、たとえば自己組織単層膜(Self assembled monolayers: SAMs)や他の有機膜の研究も必要である。SAMSは2009 ITRSに加えられ、そのCu拡散を抑制しCuと誘電体材料との間の接着を向上させる可能性が示された<sup>2,3</sup>。しかし、SAMバリアは標準的なTa<sub>2</sub>N<sub>5</sub>と同等のバリア性能をまだ示せていない。そのため、1-3nm厚SAMバリアの特性を示し、同様の膜厚のハードバリア材料の間でベンチマークする研究が求められている。より下流プロセスにおけるSAMSの耐久性、ポーラスlow-k ILDと組み合わせたときのバリア性能、2nmの表面粗さ、表面形態、欠陥なども取り扱われる必要がある。Cuバリア材料としての有機真kはその比較的低い誘電率から大変魅力的であるが、関心の持たれている厚み(<2nm)でのCuバリアとして性能を示す必要がある。最後に、Cuバリア材料としてのグラフェンも検討と研究の価値がある。最近の結果は単層グラフェンがCuとCu/Ni合金が酸化するのを守ることを示している[6]、そしてその<1nmの厚みは2020年のその先の技術向けに理想的であろう。

Cuキャップバリア層はまた2020年までに<2nmの厚みに近づくことが予測されている。この寸法では、現在のSiN/SiCN/SiOC材料は成立しなくなることが予想されており、新しい材料を考え出すことが求められるであろう。Cuキャップ層に対するキー技術チャレンジはビア/トレンチのバリア層に対するものと類似しているが、2020年までには許容されなくなるであろう>4という現状の誘電率のスケールリングも必要である。Cuキャップ層を除くことを狙う代替手段もフォローすべきであるが、新しいCuキャップ材料たとえばSAMS、有機膜、他のたとえばa-C:H, a-CN<sub>x</sub>, and a-BCN<sub>x</sub>などの材料の研究も並行して必要である。

まとめとして<2nm厚のバリア材料候補のすべてが強みと弱みを持っている。それぞれの材料のなにがしかの弱点に取りつく方法として、“ハード”と“ソフト”バリア材料を組み合わせることを研究することも考えるべきで、将来技術の要求に応える方法の一つとして高く推奨される。

## 7.2.新奇配線(NOVEL INTERCONNECTS)

### 7.2.5. ナノチューブ配線(NANOTUBE INTERCONNECTS)

画期的な単層カーボンナノチューブ (SWCNT) または多層カーボンナノチューブ (MWCNT) による配線またはビアは、高密度で高導電性、かつ所望の場所に制御された方向のナノチューブと低接触抵抗を示さなければならない。加えて、ILDや一般的な半導体プロセスと整合した触媒をもちいなければならない。CNTは長距離にわたってのバリスティックな電気伝導を示す<sup>7,8</sup>、しかしSWCNTは金属的と半導体的チューブの混合物からなっており、このことが実用性を制約している。MWCNTは、しかしながら、明らかに金属的であり、このことがMWCNTを配線の候補として魅力的なものにしている。CNTビアの潜在的な優位性はエレクトロマイグレーションを生じずに高電流密度の電流を流せる能力にある、しかし、金属界面でのエレクトロマイグレーションは一つの要件に過ぎない<sup>9</sup>。さらに、バリスティック伝導を実現する能力を含むCNTの低抵抗も配線応用に潜在的な優位性を与えるかもしれない。CNTはまた量子化された接触抵抗下限を示すことから、彼らの長さは配線チャプターで記述されている望まれる実効的な抵抗を生み出すのに十分な長さでなければならない。加えて、CNTの電導性は動作中も高く安定でなければならない。研究と材料設計原理の案内がCNTの機能化、成長位置制御の向上のために必要である。

#### 7.2.5.12. 制御された位置での配向性をもった成長(GROWTH IN CONTROLLED LOCATIONS WITH ALIGNMENT)

CNTをデバイスや配線に使うためには、正確な位置と所望の方向に配向した成長が必要である。所定の位置でのナノチューブ成長は進歩しているものの<sup>10</sup>、方向制御は以前チャレンジである。最近の結果は、電界の中で成長したCNTは一般的な方向制御が可能であることを示唆している。加えて、触媒をパターン形成したサファイヤや水晶のステップでの成長は配向したCNTを育てるが、場所に置くのは以前チャレンジである。この基板上での成長は求められている密度より低い、この配向は他の方法に比べて顕著に優れている。他のチャレンジはCNTの制御された成長である。ゼオライトはCNTの成長直径<sup>15</sup>、位置と方向を制御した成長に使うことができる。しかし、このようなテンプレート材料がCNTの電導性に何のインパクトも与えないのかどうか実際に示す必要がある。様々なCNT製造方式が示されているが、生産に向けた実際のプロセスへの組み込みは依然としてまだ見えていない。成長後のアセンブリのオプションも探索されつつある。

配線の距離は比較的長いため、高速成長方法が強く求められる<sup>16-18</sup>。CNTの品質はチューブの中の電荷輸送のバリスティック長に影響する。よって、高品質CNTの成長とその品質評価が重要である。その長さは配線章で求められている実効的な抵抗率を得るのに十分である必要がある。

#### 7.2.5.13. ナノチューブビア(NANOTUBE VIAS)

縦方向配線(ビア)は将来CNTの集積化によって利益を受けるかもしれない。現状のCMOS技術へのCNT集積化の試みはすでに示されているものの<sup>19,20</sup>、いくつかの解決すべき課題が残っている。そのため、実際のCMOS技術に適合し、熱許容性(LSIへの熱損傷を低減するため 600°C以下)をもつ新しい複合集積化の枠組み(トップダウンとボトムアップのやり方を組み合わせた)が必要である。加えて、CNTをギガスケールの集積化チップにCNTビアを適用するうえで重要な指針と予想を与え、電気特性を引き出すために理論的な研究が重要である<sup>21-25</sup>。CNTは中間とグローバルレベル配線でRC遅延と熱伝導率を顕著に改善する。CNTビアが実用になるためには、ILDと半導体デバイスと整合した触媒で作製され、その電気的および熱的な信頼性が示されなければならない。CNTの潜在能力を具現化するために確立すべき制御のためのキーププロセスのいくつかを次の項に示す。

#### 7.2.5.14. カイラリティと金属/半導生成割合の制御(CONTROL OF CHIRALITY AND OF METALLIC VERSUS SEMICONDUCTING FRACTION)

Cuベース配線で予測されていると同等の抵抗を達成するためには、高密度( $\sim 1E14$  tubes/cm<sup>2</sup>)で細い直径( $\sim 1.2$  nm)の金属的なSWCNTとDWCNTが求められる。CNTビア抵抗の変化幅はカイラリティの分布の関数であり、それは見込まれている要求を超える。ゆえに、カイラリティ制御を実現するための付加的な研究が必要である。MWCNTの場合は、直径とウォール数のトレードオフを最適化する必要がある。しかしながら、カイラリティ制御は全体の性質が金属的であることから課題の重要性は低い。

#### 7.2.5.15. 接触抵抗と電気伝導度の制御(CONTROL OF CONTACT RESISTANCE AND ELECTRICAL CONDUCTIVITY)

金属的SWCNT(またはMWCNTの1つの金属的な殻)の抵抗の下限は $6.5k\Omega$ (チューブの外形に依存しない)<sup>26</sup>、そしてトータルの抵抗上昇はCNT-金属接触界面およびフォノン散乱が影響する<sup>27-30</sup>。そのため、信頼でき再現性のある低抵抗のオーミック接触が必要である。半導体ナノチューブのショットキー接触や金属チューブのトンネル障壁の存在から、直径 $<1.5$ nmまでのSWCNTでのオーミック接触はナノエレクトロニクスデバイスの高性能を実現するうえでカギとなるチャレンジである。CNTビアの上端と下端の接触抵抗は局所加熱とエレクトロマイグレーションのリスクを増大させることから、すべてのチューブの殻との直接の金属的な接続も技術的な課題である<sup>20</sup>。MWCNTを充填したビアでは $0.6\Omega$ までの抵抗が直径 $2\mu\text{m}$ ビアで報告されており<sup>20</sup>、 $34\Omega$ が直径 $160$ nmビアで報告されている<sup>31</sup>。

#### 7.2.5.16. 微細ビア中の高密度CNTアレイ(HIGH DENSITY CNT ARRAYS IN SMALL VIAS)

理想的なSWCNTアレイと接触はCu配線に対して中距離とグローバル配線のRC遅延を向上させるポテンシャルを示す。局所的には短く低抵抗のCNTビアがCuに対してトータルの容量を減らすために求められている。さらに、実際の基板上へのCNT成長と集積化は作製可能というところから現状ではほど遠い。求められている $\sim 1E14\text{cm}^{-2}$ という密度での金属SWCNT成長を完全に起こさせるための触媒プロセスが必要である。さらに、適切で信頼性があり再現性のある分析ツールと統計手法の開発がこの潜在的なビア技術のポテンシャルを見積もり集積化を助けるためには必要である<sup>22,23,32,33</sup>。

MWCNTの場合、上下のバリア層を含めた直径 $4$ nmで6層のMWCNTを細密充填した直径 $70$ nmビアの抵抗がCuビアの抵抗と同程度に低くなると見積もることができる。この見積もりから、MWCNTの目標密度は $5 \times 10^{12} \text{cm}^{-2}$ である。現在まで、 $1-2.5 \times 10^{12} \text{cm}^{-2}$ の垂直配向し直径制御されたMWCNTの成長が報告されている<sup>34,35</sup>。独立に、パルス励起リモートプラズマCVDにより成長されたMWCNTによる直径 $70$ nmビアの作製が報告されている<sup>16,36</sup>。

### 7.2.6. グラフェンおよびグラフィティックカーボン配線(GRAPHENE AND GRAPHITE CARBON INTERCONNECTS)

グラフェンもCuを置き換える可能性を持つ配線材料候補である。グラフェンは基本的に二次元材料であり、そのため水平方向の配線として理想的である。グラフェンはカーボンナノチューブのように高電流密度に耐える。事実、グラファイトから剥離した数層グラフェンは $10^8 \text{A/cm}^2$ の電流密度に耐えることが示されている<sup>37</sup>。数値計算はグラフェンナノリボンが $8$ nm幅以下でアスペクト比1の配線を仮定したとき、Cuよりも低抵抗を持ちうることを予想している。加えて、相互作用を持たないナノリボンの積層はCu配線に比べ著しく低い抵抗を持つことを示している<sup>38</sup>。グラフェン配線を実現するためには、適切な基板上の低温でのグラフェン合成方法を実現させる必要がある。最近、CVDによるグラフェン合成が報告されている<sup>39-41</sup>。しかし、合成温度は典型的には約 $1000^\circ\text{C}$ でこれは配線応用には高すぎる。最近、 $650^\circ\text{C}$ <sup>42</sup>と $580^\circ\text{C}$ <sup>43</sup>での多層グラフェン成長が報告され、CVD成長グラフェン配線の信頼性が調べられた<sup>42,44</sup>。いっそうの研究が低温成長

とグラフェン配線実現に求められる。さらに、CVDによる合成は通常触媒膜を必要とするが、これは合成後に除去する必要があるかもしれない。この問題を解決するために、触媒フリーのSiやSiO<sub>2</sub>上のネットワークナノグラファイト(NNG)成長が光放出アシストプラズマCVDを用いて開発されている<sup>45</sup>。

### 7.2.7. Cuとシリサイドのナノワイヤー配線とビア(CU AND SILICIDE NANOWIRE INTERCONNECTS AND VIAS)

もし、平滑な表面をもった単結晶ナノワイヤ金属が成長できれば、それらは配線章の配線Cu抵抗チャート図に示されている粒界棋院の抵抗上昇や側壁ラフネス散乱によって引き起こされる問題の多くを改善することができる<sup>46-48</sup>。より平滑な表面と少ない表面散乱を有する自己制御成長ナノワイヤ、抵抗の直径依存性を減少させ表面散乱や多結晶ナノワイヤ中の粒界散乱を拡散させる水素パッシベーションなどの可能性を示す研究が求められる。

Cu 代替材料は Cu に比べて低い抵抗と高いエレクトロマイグレーション耐性を同時に提供する必要がある。ビアや配線用のカーボンナノチューブや配線用の単結晶 Cu 金属ナノワイヤのような潜在的配線代替材料は Table ERM12 に示された追加の考慮事項を実現するために重要課題を克服しなければならない。

### 7.3. Low-κ 層間絶縁膜(Low K INTERLEVEL DIELECTRIC)

配線章に示されているように、低 κ 配線を実現するために、主に二つの異なるアプローチが行われている。それは、1)ILD への孔の導入と2)エアギャップ ILD である。ポーラス low-κ 材料は数 nm 以下の領域での孔サイズと低密度による 2.3 以下の低誘電率を示す。2.0 より低いところまで κ 値を下げることは可能だが ILD 中の孔の量を増やす必要がある。しかし、機械的特性、プロセス整合性、吸湿性などの集積化課題がそれらを製造に適用することを制約している。これらの課題克服のため、代替の分子設計が研究されるべきである。2 番目のアプローチは 1.0 に近い κ 値を持つエアギャップ ILD である。エアギャップ IDL を作成するための 2 つの典型的な方法は次の通りである。一つは金属配線上への非均等な CVD 成膜と部分的または完全な除去によるもの、もう一つは、絶縁キャップを通して選択的に除去できる犠牲層を設けたダマシン金属配線である。材料の観点からのエアギャップ配線の重要課題の一つは犠牲材料の開発である。low-κ 絶縁材の課題のまとめは Table ERM11 に含まれている。

ILD材料の誘電率を減らすためには、単位体積当たりの分極率を減らす必要がある。分極率低減のためにの一つの方法は膜の密度を減らすことであり、他の方法は定分極率を持つ化学構造を用いることである。そして、この二つの方法の組み合わせも研究されている。低密度ILD材料としては、シリカ-ゼオライトが可能性を有する候補の一つである<sup>49</sup>。この材料はそのシリカ骨格の中の多鋼構造によりlow- κ特性を示し、三次元シリカネットワークにより高い機械的強度を示す。Si-O結合よりも小さなダイポールモーメントを有するSi-C結合をもち、ナノ孔をもつポリカルボシラン系絶縁体は 2.3<sup>50</sup>と低い誘電率を持ち、通常の加速温度ストレステスト条件下ではCuに対する優れた拡散耐性を持つ。この事実は、バリアメタルなしの配線構造がポリカルボシランlow-κ絶縁物をILDに用いることで形成できること、またバリアメタルなしの配線構造による低抵抗Cu配線が実現可能なことを示唆している。より少ない分量の孔でポリカルボシランのκ値は 2.0 よりも小さくなる可能性がある。この他の低分極性分子構造がC<sub>5</sub>F<sub>8</sub><sup>51</sup>を用いたプラズマCVDによって形成した無孔性フルオロカーボン膜で報告されている。この膜の誘電率は 2.0 より小さく、弾性係数は 8GPaより大きい。さらに、フルオロカーボン膜はSiCNバリア絶縁膜に対してすぐれた密着性を示し、電流密度-電界特性から低リーク電流密度が得られている。この膜はさらに揮発性のCFラジカル生成を招くC<sub>5</sub>F<sub>8</sub>ガスの過分解を防ぐことにより良好な熱安定性を有している。

犠牲材料を用いたエアギャップ形成はlow- κ実効配線を実現するためのもう一つの候補である。材料は一般的な分子であるが、その応用は新規で他の配線ERMに与える潜在的なインパクトは顕著である。犠牲分子はエアギャップを形成するために、何ら有害な残差を生じることなくきれいに分解されなくてはならず、

エアギャップ形成前のCu配線作製と整合していなくてはならない。CVDで形成したポリシクロヘキシルメタクリレートベースにした犠牲分子はCu配線と整合していると考えられる。270°Cでの窒素雰囲気での熱分解により0.3%以下の残差しか残らない<sup>52</sup>。ポリネオペンチルメタクリレートコエチレングリコールディアクリレートコポリマーをもちいることにより、除去率を93%から98%<sup>53</sup>まで変化させながら開始温度を290°Cから350°Cの間で調整可能である。この犠牲材料は十分な弾性係数(3.9-5.5GPa)とCu配線作製と整合した高い分解開始温度を示す。この技術を実現するにはプロセスの簡素化が必要であり、このことは他の配線材料にストレスマイグレーションなどの付加的な要求を生じさせる可能性がある。Cuとバリア層はエアギャップ分子と良好な接着性を持つ必要があるが、同時に機械的な強度とエレクトロマイグレーション耐性を備えなければならない。

## 8. 実装とパッケージ(ASSEMBLY AND PACKAGING)

将来の実装とパッケージ技術のためのキーチャレンジは、制御されたストレスパッケージを提供することである。それらは電気的あるいは熱的要求を満たすものであり、かつ実装プロセス中および製品のライフを通して、ずっと信頼できるものでなければならない。将来の技術は、ボードや他の部品を電気的に接続する複雑なパッケージであり、またそれらを歪(ストレス)や湿気、他の環境ストレスなどから守らなければならない。ERMに含まれるナノ材料や巨大分子、複合金属酸化物などは、こうした将来の要求を満たすソリューションを提供できるかもしれないが、そのためにはTable ERM13に示す多くの課題を乗り越えなければならない。(3次元パッケージとシステム・イン・パッケージは配線とオーバーラップしており)非常に関連していて共有される課題とソリューションである。

### *Table ERM13 Assembly and Packaging ERM Challenges*

### 8.1. 三次元配線のための材料 (MATERIALS FOR 3D INTERCONNECTS)

三次元配線は、実装における温度序列をサポートする材料を必要とする。そのような材料は、半田、ポリマーであり、また高い熱伝導率を持ち、チップの局所的なホットスポットから熱を逃がすことができるポリマーを含む。半田は次のセクションで説明され、ポリマーについてはその後議論される。高熱伝導率材料に関しては、ナノチューブを利用したパッケージについてのセクション(8.3.2)で議論される。

#### 8.1.8. 低温、階層的アセンブリのための材料 (MATERIALS FOR LOW TEMPERATURE AND HIERARCHICAL ASSEMBLY)

“システム・オン・パッケージ”や高性能フリップ・チップ・パッケージ実装をサポートするために、より低温で組み立て可能な半田の序列が必要である。システム・オン・パッケージでは、最初のマウント部品に他の部品をつなげたり、全ての半田ジョイントを最終硬化プロセスで合金化し、信頼性の高いジョイントに仕上げる時、それらが機械的に動かないようにするには、より低融点の半田が必要になる。最初の低温半田ジョイントは、それ以降に続く高温のリフロープロセス中でも機械的強度を保たねばならない。高性能フリップ・チップパッケージでは、低温実装が熱膨張ストレスを下げるため必要である。鉛フリーの電子パッケージへの移行は、より高融点(>30°C高い)のSn-Ag-Cu (SAC)のような鉛フリー半田の使用という結果になり、それらは機械的弾性率が高く、通常仕上げの表面に対する濡れ性が低いという特徴を持つ。それらの高融点と高機械的弾性率のために、パッケージでの熱機械応力が増加する。ERMのキーチャレンジは、SAC合金にまつわるこれらの課題解決のための新奇配線材料の発見と低温、低ストレスの電子パッケージプロセスを提供することである。鉛フリー合金ベースのナノ半田や導電性接着剤を含むも2, 3の新奇材料が発見

されている、研究と業界のコンソーシアの取り組みは、計画的なパッケージングの要請に応えるために、これらの材料のフィージビリティ(実行可能性)を立証することが要求されている。

フリップチップの組み立て低温化のオプションには次のようなものがある: Sn-BiやSn-Inの合金類を用いる従来からの低温半田、半田付銅配線を全て銅配線に置換えたフリップチップパッケージング<sup>1</sup>、カーボンナノチューブを用いた一層配線などである。こうした可能性のあるオプションには、ただし重大なチャレンジが直面している。研究と業界のコンソーシアの取り組みは、計画的なパッケージングの要請に応えるために、これらの材料のフィージビリティ(実行可能性)を立証することが要求されている。

#### 8.1.8.17. ナノ微粒子系半田 (NANOPARTICLE BASED SOLDERS)

多くの金属ナノ微粒子(例えばCu, Sn, In, Bi, Ga, Auなど)では、融点と融解熱が微粒子のサイズとともに低下することが知られている<sup>2</sup>。この現象は、融解を決めるキーファクターである表面の融解前特性によるもので表面对体積比率の増加による。低融点ナノ微粒子をベースにした半田は、比較的素直な配線を形成することで、低温電子パッケージに役立つだろう。しかしながら、電流を流す能力、エレクトロマイグレーション耐性、スケーラビリティなどはまだ理解されていない。例えば、平均粒子サイズ 10nm以下のSnAgをベースにしたナノ半田の融点は、バルク材料の融点が約 225°Cであるのに対して 194°Cまで下がることが実証されている<sup>3</sup>。関連する 10nm SAC合金の融点は 199°Cまで下がる。半田ナノ微粒子合成のキーチャレンジは酸化の防止であり、表面パッシベーションである。表面活性剤は低温で反結合ないし分解を起こし、初期の”ハーフ半田接合”が作られる。そして最終の接合は、従来からのリフロープロセスによって行われる。これは、はじめに低温半田アタッチして、その後で高温硬化するような、ある種の応用では有効だが、多くのパッケージ応用は、やはり低温半田だけで良い半田接合を形成できた方が良い。ナノ微粒子半田のキーチャレンジは、低温で半田接合が全て可能になるような、ナノ微粒子サイズの最適化や表面活性剤の化学を含む新奇技術の発見である。

最初の接合が形成された後、「融合された」半田接合の機械的強度を測定する実験を行うことは非常に重要である。これは、複数チップの実装を支えるのに十分ロバスタなものであるか調べるためである。また、その後のプロセスで起こる接合のアニールの動力学を明らかにし、このようなアニールによって最終的な接合の機械的性質がどのように影響を受けるか調べることも必要である。さらに、ナノ半田接合の収縮が実装プロセス中に起こるかどうかが調べることは重要である。また、完成したナノ半田接合のエレクトロマイグレーションについて明らかにすることも大切になる。

#### 8.1.8.18. 導電性接着剤 (ELECTRICALLY CONDUCTIVE ADHESIVES)

導電性接着剤(ECAs)は低温実装のための、一方の新探究材料ファミリーを形成している。ECAsは、エポキシの母材内に典型的にはAgやNiのフレークなどの金属ナノファイラーが埋め込まれている<sup>4</sup>。それらの埋め込まれた材料は、半田のリフロー温度よりもずっと低い 175°C程度で相互接続が必要な二つの表面間で硬化可能である。等方的あるいは異方的ECAsをインプリメンテーションするためのキーチャレンジは以下のものが挙げられる: 鉛フリー半田に比べエージングの間にナノフレーク表面上に金属ハイドロオキシドや金属酸化物が形成され、接合抵抗が不安定化すること、低いインパクト特性、低い電気伝導度、低い熱伝導率、低い電流密度耐性、そして金属マイグレーションなどである。それに加えて、drop strength、(ポリマー密着性)、エレクトロマイグレーション耐性、スケーラビリティ、信頼性の高いパッケージレベル配線技術といった材料イノベーションが必要である。

## 8.2. 将来のパッケージングのためのポリマー材料(POLYMER MATERIALS FOR FUTURE PACKAGING)

ポリマーは、幅広い用途に使える接着剤、アンダーフィル材、モールドイングコンパウンド、サーマルインターフェース材など、多くの実装・パッケージ応用可能である。それらのポリマーは集積回路や配線を機械的、熱的、環境ストレスから守らなければならない。そして製品寿命までの間、ずっと要求性能を提供し続けなければならない。水分がパッケージの中に拡散することを防ぎ、モバイルイオンの影響をうけないような材料を開発することが非常に重要である。さらにこれらの材料への要求として、塗布中は、ある一連の特性を持ち、プロセス中は、また別の特性、そして最終製品としての性能を持つ必要がある。残念なことに、これらの多くの特性は現在の材料に付加していかなければならないが、一つの特性を変えるためにある材料を加えると、しばしば他の特性が劣化することが多い。クリティカルチャレンジは、ポリマーの特性を独立に変更させることができる添加材の発見にある。

### 8.2.1. パッケージポリマー特性(PACKAGE POLYMER PROPERTIES)

新しいパッケージング用ポリマーは、将来技術の要求を満たさなければならない。多くの応用にとって、第一に湿度保護、熱膨張係数(CTE)や弾性係数、破壊靱性を含む機械的特性、他の材料との接着性などを提供する粘着層として働く。さらに、それはまた応用毎に特別の性質を提供できなければならない、例えば、high-k や low-k 応用のための比誘電率や電気抵抗、熱/電気伝導度などである。もし低熱抵抗がコンポジットポリマーで必要ならば、熱伝導材料とポリマーと界面を接する他の材料との間の界面熱抵抗は、非常に低くなければならない。

将来のアンダーフィルはチップとパッケージ間の小さいギャップに順応することが必要になる。キャピラリィ・アンダーフィルは、塗布中には低い粘性と様々な表面への濡れ性の良さ、硬化中には収縮率の小ささ、硬化後には低い熱膨張係数(10-14ppm)といった性質が求められる。現在のアプローチでは低CTEを達成するには、粘性が増加してしまう。ナノ材料ではもしかすると、僅かなフィラーを加えることで粘性の増やすことなく、CTEの条件を満たすことができるかもしれない。ナノ材料をエポキシの中に効果的に組み込み、塗布と接着時の粘性劣化を伴わず、CTEを調整できる技術の研究が必要になる。アンダーフィルの別のアプローチとして、基板レベルの接着では、低CTEで半田やポリマーや他の材料との粘着性が良く、しかし硬化の際には収縮がないようなものが必要である。ここでもまた低CTE、サーモセット(thermoset)ポリマーの低収縮性、半田接合形成と干渉しないなどを可能にするナノ材料の集積化の研究が必要である。

モールドイング複合材は、高性能チップ積層からスマートカードのようなフレキシブルエレクトロニクスまで、幅広い応用を支えるものとして必要になるだろう。フリップチップ実装が増えるにつれ、チップを包み込むように、チップと基板の間のギャップを埋めるアンダーフィルとしての性質が必要になり、そのため塗布の粘性と全ての表面に対する密着性が重要になるだろう。所望の特性を持つ材料開発にもイノベーションが必要である、例えば、薄膜シリコンのベンディング(折り曲げ)ストレスからくる割れを抑制するフレキシビリティや、シリコンとフレキシブル基板間のCET互換性、IC材料への強い接着性などが挙げられる。モールドイング複合材の中への水分やモバイルイオンの拡散を防ぐような材料や方法を開発することも重要である。水分やモバイルイオンはパッケージや製品の信頼性にとって大変有害であり、それらのモールドイング複合材への吸収を防ぐことが重要となる。

基板レベルあるいは小さいダイレベルあるいはチップ積層パッケージングのために、接着剤には、シリコンと他のダイの材料間のストレスを吸収し、小さな収縮率と低CTE、低弾性係数、低誘電率を示し、時に高い横方向熱伝導率を持つことが要求される。ここでもまた、モジュールの機械的、熱的特性や耐湿性とは独立に、サーモセット・ポリマーへのナノ材料の取り込みについての研究が必要である。

ナノテクノロジーは、多機能なナノ複合材料などにより、同時にかつステップファンクショナルに特性を改善し、あるいは新奇な特性変更をもたらすことで<sup>5</sup>利益を提供できる。そのような複合材は、将来、モールド複合材、アンダーフィル、あるいはダイアタッチ材などに用いられる潜在的な可能性がある。粒子サイズ減少は複合材のCTEを下げるのに貢献するだろう<sup>6</sup>。また別のナノ複合材料からは、切断強度(decoupling stiffness)や靱性(toughness)についての可能性が期待できる。しかしながら、従来からのプロセス、分散(インターカレーションと層間剥離)に関するチャレンジが、ナノ複合材料をフル活用するには障害として残されている。フィラーの表面化学、すなわちシリカ系フィラー上のエポキシ、酸、アミン、シロキサンなどは、母材フィラーのインターカレーションや層間剥離の実現のため、極めて重要な役割を果たす。ひとたびフィラーがうまく分散でき、母材に良く差し込まれる(intercalated)(ボンド結合)ようになると、それらは変形中に一時的な交差リンカーとして働き、靱性(toughness)改善やクラック防止あるいは回避に役立つ。もし、よくボンド結合されたフィラーは、変形中にポリマーチェーンを用いて移動することが可能である。結果としてのナノ複合材料は、一方でわずかな弾性率の増加が見られるが、低いCTEと顕著な靱性の増加を示している。酸化フィラーの追加は複合材の表面エネルギーの増加をもたらす、それにより接着性が改善する。しかしながら、接着性の改善がもたらされる基礎的要因を理解する研究は必要である<sup>7</sup>。2007年のITRS ERM章で示されたグランドチャレンジは、低CTE、低弾性率、高破壊靱性、高粘着、低湿度吸収など、同時に実現すべき要請でもある。

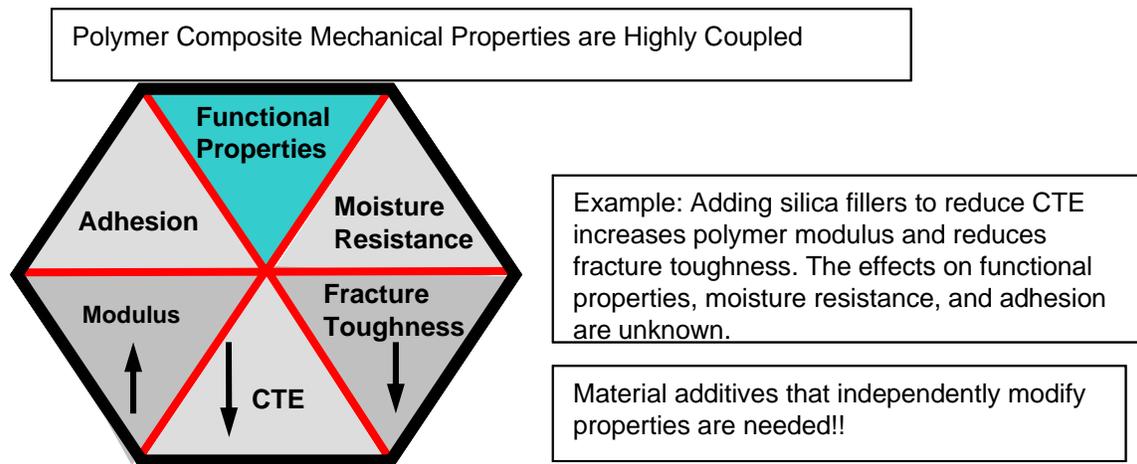


Figure ERMI Polymer Composite Materials' Coupling Example

パッケージポリマーは、機械的抵抗と耐湿性の両方の要請と、抵抗や比誘電率、熱伝導率のような機能的性質を同時に満たさなければならない。現在のアプローチでは複数の特性は密接に関係し合い、CTE 低減のためのフィラー追加は、しばしばそのほかの特性を決めてしまう。他の性質を変えることなく独立にナノ材料をポリマーに加えることができるかどうかは必要な研究である。

### 8.3. 将来のパッケージのための低次元材料(Low Dimensional Materials for Future Packaging)

### 8.3.1. ナノチューブ実装配線(NANOTUBE INTERCONNECTS)

2007年版 ITRS ERM 章では、カーボンナノチューブなどの低次元材料をチップ配線のエレクトロマイグレーション対策の候補技術として取りあげた。しかし、それらの材料には幾つものキーチャレンジが明らかされた。例えば 1)実装プロセスと互換性のあるパッケージング、2)必要な電氣的抵抗と界面のエレクトロマイグレーションを含む信頼性、3)低実装コストなどである。

チャレンジは厄介そうではあるが、パッケージングと互換性のある 2 種類のナノチューブ実装法の探索的研究が進行中である。それらは 1) *in situ*で低温でナノチューブを成長する方法(<300°C)、2)ナノチューブアレイを別途合成し、その後、基板から移す方法である<sup>8</sup>。第 1 のアプローチでは 350 - 500°Cの成長温度が報告されている<sup>8</sup>。第 2 のアプローチでは、理論的限界の 50%まで多層ナノチューブの密度を高め、カーボンナノチューブバンプのパッケージへの転写に成功したことが報告された<sup>10</sup>。

重要なチャレンジはナノチューブに起因する高いコンタクト抵抗である。仕事関数のマッチングによってナノチューブに対する低コンタクト抵抗が得られる金属として、PdやRhなどが知られている<sup>11</sup>。モデリングの報告によれば、高密度化したナノチューブではコンタクト抵抗の目標値を達成できることが予測されている<sup>12</sup>。従って、低金属抵抗コンタクトとナノチューブアレイの高密度成長に関係する今後の努力が必要である。

### 8.3.2. パッケージ熱マネジメントのためのナノチューブ(NANOTUBES FOR PACKAGE THERMAL MANAGEMENT)

2007年版 ITRS ERM 章では、将来のパッケージ応用のための可能性のある熱マネジメント候補として、ナノチューブや他の低次元材料が紹介されている。ナノチューブの真性の高熱伝導度は熱インターフェース材料の有力な候補としての妥当性を示している。この材料が実用化されるには乗り越えるべきキーチャレンジとしては:1)コンタクト界面低熱抵抗、2)熱源とヒートシンクの間での直接の熱伝導パスとなる高密度ナノチューブが含まれる。ナノチューブ密度とシリコンあるいはシリコン酸化膜との密着性が、金属的界面を通しての熱特性を最適化するために必要である。

三次元パッケージでは、熱を拡散し、隣接した集積回路やメモリアレイの局所的加熱を最小限にするため、チップ間に熱伝導性ポリマーを使用する必要もある。それゆえこの応用では、ポリマー中に横方向に高密度のナノチューブを入れ込むことが重要となる。またポリマーは部品に対する良好な密着性と、低い熱膨張係数を持たなければならない。

### 8.3.3. パッケージ熱マネジメントのための先進熱電ナノ材料(ADVANCED THERMOELECTRIC NANOMATERIALS FOR PACKAGE THERMAL MANAGEMENT)

熱電冷却は先進の半導体パッケージの熱マネジメントの要求を満たすための候補となる。熱電冷却能力は無次元の性能指数ZTで概算でき、ZTは最近の半導体ナノ構造で急激な進展(スパイク)が見られるまで、長らく 1 以下の値に停滞していた<sup>13</sup>。1.3~1.6 の値がPbSeTe/PbTeの量子ドット超格子によって報告された<sup>14</sup>。ZTの最高値(約 2.4)は、今までBi2Te3 とSb2Teのナノ構造薄膜超格子において得られていて<sup>15</sup>、これらの材料システムによるデバイスが最近報告された<sup>16</sup>。これらの新奇ナノ材料は、今後さらに半導体パッケージの熱マネジメントの発展への貢献が見込まれるものの、困難なチャレンジも残されている。それらにはコンタクトの寄生部分が含まれるが、それはデバイスがいつ作られたとしても現れるもので、かつナノ材料固有の冷却能力を著しく劣化させるものである。

### 8.3.4. 高性能キャパシタ(HIGH PERFORMANCE CAPACITORS)

高速高出力密度キャパシタは、高性能ロジックの電力分離(Power isolation)に必要な。将来の電力分離キャパシタは GHz 周波数で動作し高電流を瞬時に流せなければならない。これをサポートする材料は、

高比誘電率材料で低抵抗配線、小さい電極間距離が作製できる必要がある。最も高い比誘電率材料は、デバイス材料のセクションで述べた複合金属酸化物であり、カチオンと酸素欠陥がその信頼性を低下させるという困難さがある。配線セクションで取り上げたナノチューブやナノワイヤは低抵抗配線の可能性を持つが、それらの最も困難な課題は低抵抗電極を非常に近接して低コストで作る技術にある。可能性のあるオプションは電極材料に制御された自己組織化材料を用いた高比誘電率キャパシタであるが、集積化には低欠陥密度が要求される。

## 9. 環境・安全・健康(ENVIRONMENT, SAFETY, AND HEALTH)

過去 10 年の間、新規材料の導入が半導体産業に、“等価的スケールリング”によるトランジスタの高密度化、情報処理能力の向上、そして環境効率の向上を可能にしてきた。このような例には、配線速度を上げるための Cu/Low  $\kappa$  配線の導入やエネルギー損失を抑えて、トランジスタ性能とエネルギー効率を向上させるための新しいゲート電極の高誘電率ゲート絶縁膜の導入が挙げられる。集積回路への新規材料の導入は、製造時に複数の新規材料を使用することでもある。半導体産業は、将来にわたって高密度、高エネルギー効率、高機能を実現する技術を提供するための数々の重要な課題に直面しているにもかかわらず、解決策となるような材料の候補は少ない。新規材料の技術への導入のハードルは高いので、新規材料には斬新的アプローチに優る明確な性能や環境効率上の優位性がなくてはならない。しかし、場合によってはすべての選択肢で既知の有害性あるいは未知の毒性反応が示される可能性がある。新規材料に説得力のある社会的ベネフィットがある一方で毒性的挙動は未知である場合、潜在的な急性毒性と長期的な影響を明らかにするための研究が重要となる。新規材料が技術的な選択肢に数えられるようになってきており、半導体産業界は(リスクの)低減および管理戦略を練るために技術、ESH 特性、挙動への理解を深めなくてはならない。材料の研究開発と並行して進められるべき新規材料の毒性作用の研究は進んでいる。技術的な要請によって新規材料の開発と従来の材料の新たな利用法を見つけだすペースが加速される。包括的で持続可能なアプローチに、研究者のキャパシティビルディング、リスク管理策、ESH の課題に取り組むための新規材料のライフサイクルアセスメントを組み込むべきである。

新規材料による課題解決の実現可能性の時期を明確にするために、他の技術ワーキンググループとの連携により導入時期予定表(ERM 14)の作成を行う。本表は、新規材料および構造の潜在的な有害性を特定するための研究がいつ必要とされるのかを明らかにすることを目指すものである。表 ERM14 のように、実現可能性の時期は、3~5 年以内に実現の可能性があるカーボンや金属ナノチューブ、酸化物ナノ粒子、機能性分子、自己組織化材料等、応用によって大きく異なる。カーボン及び金属ナノチューブを埋め込む実装とパッケージングは、近日中に実用化されるであろう。酸化物ナノ粒子は、実装とパッケージングでのパッケージポリマーの添加剤としての応用が考えられる。金属ナノ粒子は、チップをパッケージや他のチップに付ける際に用いる低融点のナノはんだとしての応用が期待される。ただし、実装後はこれらの材料は「バルク」材料になる。新規機能性分子は、化学処理とリソグラフィにおけるフォトレジストへの応用が考えられる。自己組織化材料は、高エネルギー密度の埋め込みパッケージへの応用が可能である。上記は(応用への)導入時期が早いと考えられる新探求材料である。長期的な応用については本章の適切な節で説明する。本表は将来の新探求材料ロードマップで更新される。

新探求材料の潜在的な有害性が不明な場合、ITRS は労働者と環境への曝露を抑えるために慎重な取扱方法を採用することを推奨する。

## 10. 計測(METROLOGY)

新規探索材料(ERM(Emerging Research Material))のための計測には、ナノメートル以下での組成、物性と3次元構造についての評価技術が必要である。さらに、埋め込まれた材料、界面や欠陥を評価するための非破壊的な手法と、複合的なナノスケールの特性を同時測定できる基盤技術(プラットフォーム)も必要とされている。多くの高度な課題の中には、ナノスケールでの局所的な変化をモニターすると同時に、300mm ウェーハのような大面積でも同じ情報を提供する必要がある。計測のロードマップでは、計測とモデリング/シミュレーションとの連携必要性を強調し続けることになる。これは、その連携によってナノスケールでの特性評価と大面積にわたる特性をモニターできる計測との間のギャップを橋渡しできるようになるからである。

計測における最も見落され易い課題の一つとして、計測で使用されるべきナノ材料の妥当な物性値に対する必要性が挙げられる。例えば、SOIのトップ層の光学物性は、10nm以下ではその膜厚に依存する。さらに、最近のデータでは、そのような膜で測定された物性は、トップSOI膜上に堆積された層の物性にも依存することが明らかになった。このスケールでの材料積層構造による依存性は、重要な材料による積層構造に対して、物性のデータベースを開発(改良)すべきであることを示唆している。場合によっては、キャリアとフォノンの両方の閉じ込めが、誘電率関数(複素屈折率)、キャリア移動度や熱輸送などの各種の物性値に影響することもありうる。

### 10.1. ナノメータースケール構造/組成の評価とイメージング(CARACTERIZATION AND IMAGING OF NANO-SCALE STRUCTURES AND COMPOSITION)

ナノスケール構造に集積される新材料の開発を可能にするには、広範な複合材料の原子レベルでの構造と組成を評価できる計測が必要とされている。これらの材料には、III-V半導体、カーボンナノチューブのような軽元素系材料、グラフェン、窒化ホウ素、二硫化モリブデンなどのような二次元材料が含まれる。加えて、複合的な化合物からなるナノワイヤー、誘電体、金属配線、希釈磁性半導体を含むスピン材料、複合金属酸化物やドーピングされた遷移金属酸化物などのナノ構造材料でも、それらを評価できる計測技術が必要とされている。

材料のナノ構造、組成や配向を実時間で評価でき、同時に、巨視的な物性との相関関係も調べられる、“その場”測定可能な非破壊評価法が必要とされている。例としては、正確なドーピング制御に対するニーズがあり、なぜならば、数個のドーパント原子の位置ずれが、ナノスケール回路やシステムのデバイス特性における重大な変動を誘起しうるであり、また逆に言えば、決定論的にそれらを製造できれば、機能と新規デバイスを、より確実に制御できるようになる。これらの新規材料の研究では、多くの研究室からのデータの直接比較することが出来るならば、電気特性評価手法の標準化からの恩恵を受けられるようになる。

### 10.2. 界面と埋め込まれたナノ構造に対する計測のニーズ(METROLOGY NEEDS FOR INTERFACES AND EMBEDDED NANO-STRUCTURES)<sup>1,2</sup>

デバイスや配線向けの応用が検討されている新規探索材料では、他の材料と界面を形成して集積化され、その結果としてナノ構造は、主には表面となり、ほとんど母材と集積化されることはない。その界面における原子構造、組成、界面結合、欠陥、応力およびナノスケール物性の効果を理解し制御することは重要である。埋め込まれた接合部や他のヘテロ構造に対して、構造的および電気的特性と界面構造の安定性を非破壊で評価できることは重要だが、実際に実現するのは非常に困難である。界面における分極および電子状態だけでなく、原子構造の三次元計測により、いずれの界面状態がそれらの動作に影響しているかを

理解できるようになる。現状における表面下/埋もれた界面のイメージングと測定技術は、煩雑で複雑であり、界面現象を理解するには十分ではなく、また、これらの現状の技術の多くは、測定時に断面を必要とするため、破壊検査になってしまうという問題点もある。これらの環境に敏感な特性を理解する上での課題としては、適切な非破壊3次元評価ツールと手法の開発とその応用にある。さらに加えて、交互に変化する状態変数【訳者注:例えば磁気メモリにおけるスピンの向きなど】が次世代新規デバイス(beyond CMOS)に応用するために探索される時には、ナノスケールの物体と界面から得られる情報を最大化するために、相関/マルチモード顕微鏡(原文:correlated, multimodal microscopies)が必要となる。ここで、技術が、同じナノスケールでの適用技術を通じて、同時に、または非同期で組み合わせられることで、電子やスピンの濃度と配列のような物性を評価することができるようになる。さらに、プローブと試料の相互作用を分離し、小さな変化を受けていない界面構造や物性を決定するためのモデリングも必要である。

### ナノスケールの構造における欠損および欠陥の評価(CARACTERIZATION OF VACANCIES AND DEFECTS IN NANO-SCALE STRUCTURES)<sup>3</sup>

多くのナノ構造材料の物性は、材料中に含まれる低濃度の空孔や欠陥によって大きな影響を受ける。このため、空孔、欠陥、ドーパント原子と界面構造の位置を3次元で正確に把握できることが、将来の新規デバイスを選択するために必要である。CMOSまたはその代替チャンネル材料を用いたトランジスタの場合には、ドーパント分布の統計論的な変化が、閾値電圧分布の変動を引き起こす。材料間に界面が形成されると、結合が切断され欠陥が生成し、それが構造中へ拡散するようになる。例としては、グラフェンやカーボンナノチューブの場合には、部分的なC-H結合の生成やカーボン原子の欠損が、これらの材料の電子的、熱的な物性を大きく変化させる。あるいは、ある官能基を修飾すること(原文: functionalization)によっても、バンドギャップ内に別の(不純物)準位を導入するカーボン原子の欠損生成や変性(原文: rehybridization)を促すことになりうる。こうした材料の僅かな変性(原文: perturbations)が、これらの材料の特性を劇的に変えることがある。複合金属酸化物の電気的、強誘電性や強磁性の特性も、酸素欠陥の存在とその位置によって強く影響を受ける。というのも、それらが結晶構造内に局所的な乱れを生成させることで、結晶の対称性が破れたり、制御できない新たな電子状態を生成するからである。複合酸化物のヘテロ界面では、界面のキャリア濃度が、酸素空孔の存在によって変化しうる。プロセス中で個々のナノ磁性トンネル接合に導入された欠陥や微細構造は、その輸送特性と相関性を持っている。欠陥と微細構造の固有の組み合わせが、個々のナノ磁性トンネル接合素子からのエネルギー障壁を含む輸送特性と関係付けることができる<sup>4</sup>。ナノメータースケール構造における低濃度の空孔と欠陥を検出できないかが検討されている。顕微鏡に対する性能向上への明確なニーズに加え、他の物理測定手法についても欠陥と物性間の関係を測定、定量、理解できるように、性能の改善が図られるべきである。

### 10.3. ナノスケール新規探索材料の物性のウェーハレベルでのマッピング(WAFER LEVEL MAPPING OF PROPERTIES OF NANO-SCALE ERM)<sup>2, 5-8</sup>

二硫化モリブデンのような、既存ではあるが(半導体にとっては)新しい材料は、電子技術応用の観点から研究がなされており<sup>9</sup>、そのために、まだ評価が必要とされている。多くの低次元材料の物性を測定およびマッピングできることが、広範な潜在的な用途に対応できる材料合成技術の開発を支援するには必要である。そのような合成技術上の発展は、高品質な材料の再現性の良い製造技術と、そのサンプルの構造、純度と物性を迅速に評価できる手法の存在に懸かっている。例えば、グラフェンを成長させるための幾つかの方法では、様々な層数のグラフェン層<sup>6</sup>や様々な欠陥<sup>7</sup>を持っているサンプルを生成する傾向がある。分光学的な手法においては、グラフェンの単層、2層やバルクのグラファイト間の違いを識別することができる<sup>8</sup>、さらに、グラフェン、二硫化モリブデン、窒化ホウ素のような2次元材料の層数や欠陥の存在を迅速に予測できる必要がある。ロバストな製造法においては、出来ればインラインでウェーハ面内におけるバンド

ギャップ分布をマッピングすることにより、目標値から外れた特性を持つ領域を特定して、下地基板とグラフィエンとの相互作用を評価することが可能にすることが要求される。ラマン分光法、蛍光や他の分光手法のような幾つかの評価技術は、局所的な化学(結合)状態に敏感である一方で、これらの材料の局所的な電子的な特性評価を支援できるような別の手法も必要とされている。新規評価手法については、潜在的な特殊な用途へも適用拡大できるように、更なる性能の向上が要求されており、特に、測定スピード、確度と精度の間のバランスを改善する必要がある。

#### 10.4. スピンおよび電気特性の同時測定のための計測のニーズ(METROLOGY NEEDS FOR SIMULTANEOUS SPIN AND ELECTRICAL MEASUREMENTS)<sup>10-15</sup>

多くの次世代新規デバイス(原文:beyond CMOS)では、交互に変わる状態変数としてスピン状態の制御を基礎にしており、それらには、スピン注入トルク磁気ランダムアクセスメモリー(MRAM)、ナノスケールスピントランジスタ、スピン波デバイス、強誘電性/磁性ハイブリット構造と他のスピンベースの論理デバイス概念も含まれている<sup>10</sup>。これらのタイプの新規ナノスケールスピンドeviceや材料は、電荷輸送を基礎にした従来型CMOSデバイスでは存在しない特徴や特性を持っている。スピン材料における高度な特性評価が必要とされている固有な課題としては、磁区の原子スケールイメージ、磁壁移動のダイナミクス、磁性体から半導体への効率的で高速なスピン注入に必要とされる界面状態と、スピンの輸送と寿命の測定がある。磁性材料の特性評価のための測定とイメージング技術について最近総括されており<sup>14</sup>、これらには、散乱を利用した技術(中性子、X線、電子と光)と、近接プローブ技術(フォース顕微鏡、スピン偏極STM、走査型近-接場磁気光学顕微鏡)が含まれている。つい最近には、磁気円偏光二色性(原文:magnetic circular dichroism(XMCD))が、多層膜構造の磁壁をイメージするのに使われている<sup>15</sup>。磁区をイメージングするための電子散乱法には、透過電子顕微鏡のローレンツイメージング法と、走査型電子顕微鏡による偏光解析法(原文:polarization analysis in the scanning electron microscope (SEMPA))がある。走査型近接場光学顕微鏡は、ナノメートルスケールでカー回転効果を測定するために開発されている。仕事関数の減少効果については光電子分光法で測定されている。磁気共鳴力顕微鏡(MRFM)は、個々の電子スピンを検出するために利用されており、埋もれた素子を観察することに使える。よって、この技術は、素子の故障解析に非常に有用となりうる。

<sup>10</sup><sup>7</sup>-<sup>10</sup><sup>9</sup>オーダーでの素子のスイッチ動作を測定するための開発が進められている。その開発では、スイッチングの裾引き(switching tails)を 50ns以下にする必要があることが判明している。実験とシミュレーションの両面から、定性的に同様な結果が示されており、特に、パルス電圧の増幅の関数に対する書き込みのエラー率は、約 50ns以下のパルス持続時間において、さらに増加する。シミュレーションからは、垂直磁気異方性や弱減衰特性を持つ材料を採用することになり、書き込みエラー率を、ある程度は低下させられるが、一方で、スピン電流偏極方向と磁化容易軸とが同一線上にない配向状態では、書き込みエラー率が増加することが、示唆されている。書き込みエラー率の原因は、スピントルクスイッチングの基本的な物理原理と、磁化スイッチ軌跡における停滞点の発現に関係しており、その停滞点で、スピントルクが消失して、素子がスイッチングするのに必要なエネルギーを失うためである。初期の磁化分布中、または、スイッチング過程での熱拡散によって、その停滞点が発生し影響しうる。それゆえに、金属/トンネル接合構造における埋もれた界面の評価が必要とされている。ナノスケール構造が、それらの環境とどのように相互作用しているかを理解することも必要であり、その例としては、高速測定においては、熱ノイズが単純には平均化されないことが挙げられる。低電力消費と不揮発性のためには、(古典的にも、量子的にも)可干渉性を保持するために、スピン同士が弱く相互作用している必要がある。欠陥は、単一の欠陥の揺らぎを通しスピンの可干渉性を低下させるために、我々は、スピンの可干渉性と欠陥の相互作用を理解する必要がある。シリコンに直接的にスピン電流を生成でき、その結果として界面とインピーダンス整合の問題を回避できる強磁性絶縁体トンネル接合を開発する努力が続けられている。これは、取り分け、同位体濃縮された<sup>28</sup>Si

材料の使用を必要とすることになる。<sup>28</sup>Siは、正味の核スピンがないため、量子ビットとして使われている電子や核スピンのT2 可干渉(コヒーレンス)時間と、相互作用や干渉をしない。

#### 10.5. 複合金属酸化物系のための計測ニーズ(METROLOGY NEEDS FOR COMPLEX METAL OXIDE SYSTEMS)<sup>19-24</sup>

マルチフェロイクス(原文:multiferroics)のような相関酸化物系は、競合電荷と結合電荷、スピン、軌道と格子の自由度を持っており、それらが新たな電気的かつ磁氣的な相を形成させている。これらの材料は、新デバイス概念を可能ならしめる潜在能力を持っており、スピン・ロジック新規メモリでは、電子配置と磁気スピン配置をカップリングさせることができる。磁壁は、導電性のような(ただし、磁壁が存在する母材(matrix)の多機能性材料の特性にはない)固有な機能を持つことが分っている<sup>19</sup>。これらの電気的に導電性を有する界面が、有用に利用できるようになるためには、それらの核生成と位置決めが理解されるとともに、再現性良く制御されなければならない<sup>20</sup>。ピエゾフォース顕微鏡はナノメータースケールで強誘電性材料と圧電性材料の静的、動的な特性を評価するのに有用である<sup>21</sup>。両者が共存する相(原文:coupled phases)は、陽イオンの乱れと空孔に対して敏感であることが分っており、そのため計測法では、これらを実評価するとともに、それらの電子的、磁氣的、そして軌道についての秩序との相関関係を調査する必要がある。

#### 10.6. 分子デバイスのための計測(METROLOGY FOR MOLECULAR DEVICES)

新計測技術の性能は、個々の分子や分子界面での輸送現象を理解できるようになってきており、それらの計測技術には、分子振動状態の研究のための非弾性電子トンネル分光法<sup>25</sup>や裏面反射測定FTIR<sup>26</sup>、転移電圧スペクトル(原文:transition voltage spectra)、STM、導電性AFMとケルビンプローブAFMが含まれている。しかしながら、分子との接触相互作用や、埋め込まれた界面と分子の電気的な特性も評価するための非破壊で”その場”測定可能な 3次元手法のような、新規な計測を開発するためには、さらに研究を進める必要がある。

#### 10.7. 機能性分子材料のための計測のニーズ(METROLOGY NEEDS FOR MACROMOLECULAR MATERIALS)<sup>28-36</sup>

設計された高分子(原文:macromolecules)やその関連材料に対応した新たな評価手法群が、将来にも長期的に利用されると見込まれているパターンニング技術の要求を満たすために必要とされている。例えば、ナノインプリントによるパターン転写技術(NIL)は、22nm 以降のパターンニング技術として期待されるものとして見做されているが、この技術では、鋳型、リリース層、レジストとインプリント機能材料に関係した幾つかの性能面での課題に直面している。このため新たな評価手法は、パターン忠実度(設計値に対する再現精度)、乱れと欠陥、せん断応力とパターン倒れ、接着強度と剥離挙動のような将来予想される重要な材料の特性要件を評価できる必要がある。

#### 10.8. 誘導自己組織化技術のための計測のニーズ(METROLOGY NEEDS FOR DIRECTED SELF-ASSEMBLY)<sup>37-44</sup>

リソグラフィ技術の延命策となる、あるいは決められた位置や配列にナノ構造材料を組み込んだ誘導自己組織化技術(DSA:Directed Self Assembly)では、重要な材料物性、その構造物のサイズや位置と、既存のパターン形成された構造物に対する組み合わせを評価できる計測技術が必要とされる。しかしながら、これらのサブ 100nm 厚の有機膜を、通常の評価手法でイメージングすることは困難である。制御した自己組織化材料をベースにしたブロック共重合ポリマーが、リソグラフィ技術への有望な解決案となるためには、ロバストで非破壊なナノスケール測定方法が必要であり、それにより、相分離した膜の重要な特性因子に

ついて 3 次元評価を可能になる。それらの特性因子としては、形状、ライン幅ラフネス、既存構造に対する位置合わせ、設定された表面エネルギー、アニール機構と欠陥などが含まれている。大型パターン面積において、制御した自己組織化構造を評価するための計測技術が必要である(ここでの欠陥とは、欠落や付加構造に加えて、構造の置き換えも含まれている)。DSA 膜の膜厚保は、パターン形成された状態で非常に薄い。

### 10.9.       プローブとサンプル間の相互作用のモデリングと分析(MODELING AND ANALYSIS OF PROBE-SAMPLE INTERACTIONS)

電子顕微鏡や走査型プローブ、および光学プローブのようなナノメートルスケールの測定ツールでは、プローブとサンプル状態の間に大きな相互作用(原文:coupling)が見られることから、これらの相互作用を分離(原文:decoupling)するための方法を開発し、ナノスケールの構造と特性を正確に分離し決定するために、重要な研究が必要とされている。ナノスケール構造における変化、欠陥位置、組成、電気的、磁氣的そして光学的な物性を評価するためには、試料—プローブ間の相互作用のモデルも必要である。加えて、両者の相互作用を含む信号から真の構造と物性の情報を抽出できるように、アルゴリズムが開発される必要がある。

### 10.10.       ウルTRASケールデバイスのための計測のニーズ(METROLOGY NEEDS FOR ULTRA-SCALED DEVICES)<sup>45-48</sup>

新規のナノスケールデバイスの性能と信頼性を評価するためには、新計測法とモデルが必要である。新規なナノスケールの特性は、デバイスの性能を向上させられるものの、その代わりに信頼性を犠牲にする新たな機構を導入することになるだろう。例えば、パーセントオーダーまで増大している寸法変動は、ロバストなデバイス特性を実現する上で、また、デバイスが動作可能な下限値を低下させる上で、大きな課題となっている。特にアナログ回路はS/N比の低下に対して敏感である。変動源とデバイスノイズについての影響を完全に理解することは、ナノエレクトロニクスに新規材料を上手くデバイスに組み込み集積化できるためには、絶対に必要である<sup>37</sup>。この基本的な要求が、ナノスケールシステムにおける重要かつ新規の変動およびノイズのナノスケール発生源を特定、評価するためのツールを開発するための原動力となっている。ナノ材料やナノ構造素子の経時変化や、素子特性への経時変化の影響を評価し理解する必要がある。それは、既存のデータの大部分が、バルク材料の物性をベースにしているからである。

デバイス応用において、ナノワイヤーは、多くの固有の計測技術上の課題を持っている。ナノワイヤーの全抵抗は、比較的簡単に測定できるが、抵抗に寄与している各種の材料因子を区別するのは、未だ難しい。一本のナノワイヤーFET測定からナノワイヤーの移動度を評価する初期の試みでは、多くの簡易化がされているため、移動度や、さらにキャリア濃度の値では、大きな系統的な誤差が含まれている。幾つかの問題については、分析モデルの改良によって対処されているが、トランジスタの相互コンダクタンスからの移動度の導出については、ゲート容量の正確な測定に掛かっている。この容量は、典型値としては数 10 フェラッド程度であるため、測定系における寄生容量によって完全に見えなくなってしまう。この分野では幾つかの努力が始まっている一方で、これらの測定結果の説明を支援できる 3 次元の静電的なモデル化も取り入れた研究も更に必要とされている。関連した問題としては、ドーパント原子分布と組成の同定がある。アトムプローブ、走査プローブ顕微鏡と電子顕微鏡が、この問題へ適用されてはいるが、検出下限がまだ高く、アトムプローブでは、 $10^{18}$  atoms/cm<sup>3</sup>、電子顕微鏡では、 $10^{20}$  atoms/cm<sup>3</sup>である。光学的な分光法も、化合物半導体ナノワイヤーの欠陥、ドーパントと組成の決定において、有用である<sup>56</sup>。

### 10.11. 新規探索材料に係わる環境、安全と健康のための計測(METROLOGY FOR ERM ENVIRONMENTAL SAFETY AND HEALTH)

作業場や環境中に存在するナノ粒子を検出できる計測法が必要されている。作業場や環境中でのナノ材料の挙動を理解することは、より良いリスク評価と材料管理上の実務(すなわち、適切な保護具、排気設備などの選択)を確立するために必要である。

### 10.12. ERM 素子材料に対する計測技術の進歩(PROGRESS OF METROLOGY FOR ERM DEVICE MATERIALS)

球面収差補正機能を持つ走査型透過顕微鏡(STEM)は、材料を評価できる能力を格段に改善している。この効果は、主に下記の3点にある。

- 改善された空間分解能を持つ電子ビーム径の最小化(0.1nm 以下)で実現した空間分解能の改善(~50pm)
- 電子ビーム電流の増加による元素分析と状態分析の高感度化と高スループットの実現
- 電子線照射量を低減できる低加速電圧での超高分解能分析の達成

これらの改善の組み合わせによって、複合酸化物への適用例としては、原子列レベルで異種界面の元素マッピングが達成されている。ナノカーボン材料では、六員環を形成している炭素原子の直接観察だけでなく、グラフェン・ナノリボンの端部のランダム構造の直接観察も達成されている<sup>59</sup>。電子レベルでの観察の計測技術への必要性は、Cs補正機能付の走査型透過電子顕微鏡により達成されている。

加えて、三次元アトムプローブ(3DAP)では、原子のイオン化を補助するフェムト秒パルスレーザーの導入により、各種のERMへの適用性が改善されている<sup>60,61</sup>。それは、決定論的にドーピングされた材料のような非常に少量のドーパント原子しか含まない試料や、通常のSIMSでは分析できないFin-FETのような三次元構造を持つ素子への応用が期待されている。

最近では、超高速の走査性能を持つSPM(AFM)<sup>62,63</sup>が、通常の装置に比べて5~20倍の高速走査を実現している。すなわち、SEMや光学顕微鏡のような感覚でSPMを使うことができ、新たに開発されたSPMでは、SPMの低TATの課題を克服している。これにより、高分子の結晶化や分子の移動が、ほとんど実時間で捕らえられている。

#### 10.12.5. 磁気トンネル接合の計測技術(MAGNETIC TUNNEL JUNCTION (MTJ) METROLOGY)

MTJ技術においては、そのための評価技術を改善するために各種の努力がなされている。特に、MTJ界面構造(トンネル絶縁膜 MgO とその上下にある磁性膜の界面)は、原子レベルで評価されるべきであるが、典型的な課題を、下記に示す。

- 磁性膜と MgO 膜の結晶方位の評価
- 磁性膜における磁区構造とデバイス動作下でのそれらの変化の観察(磁壁移動の実時間観察)
- MgO と磁性膜間の界面における元素の拡散(特に、CoFeB 磁性膜の場合には、B の拡散)
- 磁性膜が、長周期構造を持つ規則合金の場合には、磁性膜内の規則構造と秩序化の程度の決定

-磁性膜と MgO 間の界面の原子配列 (MgO 膜と接触している金属の種類決定、例えば、Fe か Co のいずれか)

MTJは、多層の超薄膜から成るため、原子スケールでそれらを分析することは非常に困難である。その点で、Cs補正機能付のSTEMは、研究に寄与できる。高分解能のHAADF-STEMとEELS/EDXによる原子列レベルでの元素マッピングにより、上記の課題が解決される。実際に、宮島らは、高分解能HAADF-STEMの観察により、CoMnSi磁性膜において、無秩序相 (B2 型)と秩序相 (L21 型)の違いを識別している<sup>64</sup>。ローレンツ顕微鏡は、Cs補正機能付のSTEMで作動させることができようになった、電子線ホログラフイーと、このローレンツ顕微鏡とを合体させた電子線干渉法は、磁性構造の動的な観察のために改良されるべきである。<sup>65</sup>3DAP分析は、MTJ積層構造における原子レベルでの元素分布をの把握を可能にする。この評価によって得られた元素分布は、MTJの設計やプロセス最適化のために有効であると考えられる。

### 10.12.6. レドックス RAM の計測技術 (REDOX RAM METROLOGY)

Redox-RAM動作の重要な役割となる酸化還元反応が生じる界面を、直接観察することは不可欠である。酸素空孔の分布と金属酸化物に含まれる金属元素の原子価状態の変化の評価は、絶対不可欠である。それらを調査できる候補が、Cs補正付のSTEM-EELSである。しかしながら、電極材料と複合酸化物の金属元素は、通常は重金属が使われるため、EELSでは、それらの材料に対して十分な感度を持っていない。加えて、金属酸化物の候補であるHfO<sub>2</sub>は、電子顕微鏡に先立ちイオンビーム加工により薄片化や電子ビーム照射によって、化学状態が変化させられることが知られている。その変化を防止するための改善策を見出すことが、定量的な研究をするためには最も重要である。電子ビームの露光下で材料からの軟X線を検出することによって、材料の電子状態 (価電子帯の電子状態密度) を高感度で研究することができる (X線発光分光: SXES)<sup>66</sup>。この技術は、Redox-RAM動作を研究するには強力なツールとなるだろう。

### 10.13. 低誘電率/Cu 配線の計測技術 (LOW-K/CU INTERCONNECT METROLOGY)

Cu配線に導入されている低誘電率材料の脆弱性の増加にともない、多層配線の全ての材料の熱機械特性の正確な測定が必要とされており、それらには、低誘電率ILD、Cuキャッピング/エッチング停止層、Cuバリア層とCu、さらに、誘電体メタルハードマスク層のような低誘電ILDをパターン形成するのに利用される材料も含まれている。業界内で最も興味のある典型的な力学的な物性は、ヤング率であり、それは、通常はナノインデント (NI) で決定される。しかしながら、金属層の膜厚は減少し続けるので、配線構造のほとんどの層の膜厚は、典型的なNI測定で必要とされる全圧入深さのレベルまで薄くなっている。このような理由から、2-50nmの領域の薄膜ヤング率を決定するための新たな方法が必要とされている。<sup>67</sup>この目的のためにNI技術の継続した改善が、さらに研究されるべきである。しかしながら、弾性表面波分光 (SAWS)<sup>68</sup>、ブリルアン光散乱 (BLS)<sup>69</sup>、接触共鳴AFM (CR-AFM)<sup>70</sup>のような他の技術が、R&Dだけでなく、製造工程や不良解析のための計測技術としても、もっと注目され開発されるべきである。包括的なナノスケール膜に対するヤング率を評価することに加えて、集積化された構造でこの物性が測定でき、また、材料と一緒に集積化された時に、この物性がどのように変化するかをモニターできることは、産業的には有益である<sup>71</sup>。この点で、CR-AFMと関連した技術は、nmレベルの空間分解能で、直接的に、対象となる構造物について、これらの測定を実行する能力を有することから、大きな興味をもたれている。

低誘電率の誘電率測定技術における他の分野の必要性としては、これらの材料の複雑な結合構造の詳細な評価である。低誘電率材料の元素組成を定量するための各種の測定技術として、X線光電子分光法 (XPS)、オーージェ電子分光法 (AES)、二次イオン質量分光法 (SIMS) やラザフォード後方散乱 (RBS) などが存在する。核磁気共鳴 (NMR) とフーリエ変換赤外 (FTIR) 分光法のみが、低誘電率材料のネットワークと末端の両結合を定性分析するのに有効であることが分かっているが、NMRとFTIRの定量化は、著しく難しく適用例はほとんどない。この点について、将来の低誘電率や他の材料の開発をより良く導くことができ

る定量的なNMRとFTIR計測技術の開発が、更に注目され研究されるべきである。特に、定量的なFTIR測定では、基板と薄膜の間での干渉性と非干渉性の多重反射や、内部細孔、界面や組成変動による光散乱に関係したその他のスペクトル (artifact) も利用することにより開発された手法に期待が持たれている。<sup>72</sup>

最後に、2nm 以下の新しい銅バリア材料が将来技術として必要とされると予想されることから、これらの材料の性能を評価するための新たな計測技術も必要とされることになる。特に、多孔質の低誘電体材料にパターン形成された溝部やビア部の側壁に形成されたバリア材料の化学組成について、明確に決定でき分布も画像化できる方法が、新たに開発または改良される必要があるだろう。側壁の化学組成の分析は、優れた低誘電体材料の探索のためにもなり、そのため、低誘電体の側壁のダメージと、パターン形成中に側壁に堆積した高分子物の生成について評価し理解することは、是非とも必要である。

## 11. モデリング/シミュレーション(MODELING AND SIMULATION)

デバイスの次元が 22 nmかそれ以下になると、材料のモデリング或いは計算科学が技術開発にとって重要な部分となり、技術開発のいくつかの要素<sup>1</sup>を提起するのに必要となる。これら要素とは

- 1) 構造や組成の合成、とりわけ複合材料の界面や材料の複数界面構造における場合、
- 2) これらの構造の物性、界面物性や相転移、欠陥などの構造を含む。更にこれら構造における伝導特性や移動度などの非平衡物性、
- 3) 試料とプローブとの相互作用の取り込みによる、構造、組成、物性の定量化の向上、

である。

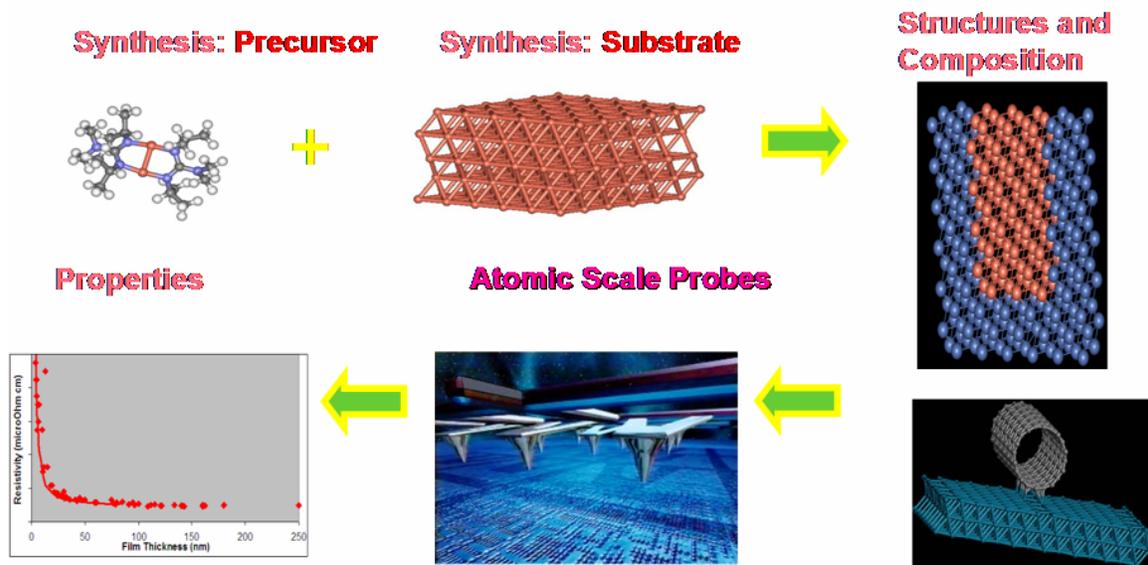


Figure ERM2 合成から物性予測までのモデリング

応用側の要求に応じて様々なレベルの精度を持つモデリングが適用される。全ての材料応用技術は材料のもつ種々の物性を同時に最適化することを要求する:たとえば、電気的、機械的、熱的性質や、表面の化学反応性などである。もし、材料のサイズが数十ナノメートル程度であれば、(通常サイズの)材料におけるドメインサイズ、例えば粒界のサイズと同等である。このことによりナノサイズ材料は独特な物性を持ち、新デバイス開発の折には、ナノサイズ材料が従来材料の性能を増大させるために用いられるかあるいは従来材料にとって代わるものになる。しかし、様々な物性を一度に最適化する要求があるので、ナノ材料御のも

つナノスケール構造とその物性を関連付ける(有効な)モデルが必要となる。材料モデリングが技術開発にとって価値を提供するには、いくつかの段階を経ることになる。材料開発の最初の段階では、要求される材料物性と材料の持つ構造や化学的性質を関連付ける必要がある。この段階ではモデリングは計測・評価技術と連携してなされ、構造と物性の評価を行う際にモデリングが利用される。それに加え、モデリングは合成からフィルム形成を含む構造変化【訳者注:本文の transport は tranformation の誤りか?】工程を最適化するのにも必要である。第 2 の段階では、モデリングは材料改良に用いられ、構造、組成、純度、界面構造を最適化する際に必要となる。ここでは、上に述べたように材料の構造と組成を物性と結びつける役割をモデリングは果たす。第 3 の段階において、モデリングは材料物性とデバイス機能とを結びつける役割を果たす。デバイスの最終構造における性能の理解は、電子の伝導、フォノン発生、原子構造レベルでなされる必要がある。この段階でのモデルは実験による実測とペアになり、合成と集積化を最適化するのに用いられる。

デバイスと材料のふるまいは、その電子物性と格子ダイナミクスに直結している。この次元(ナノサイズの次元)で物理的な効果と化学的な効果が電子構造と結びついていることは、電荷ベースのデバイス技術においても、非電荷ベースのデバイス技術においても等しく成り立っている。物理的なモデリングと数値シミュレーションは以下の複数の理由により重要である。

1. 観測した現象の説明
2. 新規現象の予測
3. 要求される性能への実験研究の先導
4. 計測・評価結果の解釈

それらに加えて、機構と製造工程と材料の関連に関する基礎的な理解の提供にも役立つ。

ERM における材料応用とは、合成、構造、物性の基礎的理解と計測・評価より成り立っている。これは、スイッチ、配線、実装のどの構造開発においても、新規材料のデザインや集積化を成し遂げるうえでの、ごく自然な論理的流れと言える。工業的な用途の材料の合成の手法や条件は、その材料の構造や組成を決定する。そして、その帰結として構造は材料物性や性能を決定する。以下の図に示すことができるように、マルチスケールにわたるモデルが、適切な仮説の基にシミュレートされる必要がある。材料シミュレーションの鍵となる意義は、原子レベル、ナノレベル、或いは薄膜のレベルで集積化されたデバイスの振る舞いを決定づけている化学的な引き金(ノブ)と特定し定量化することである。

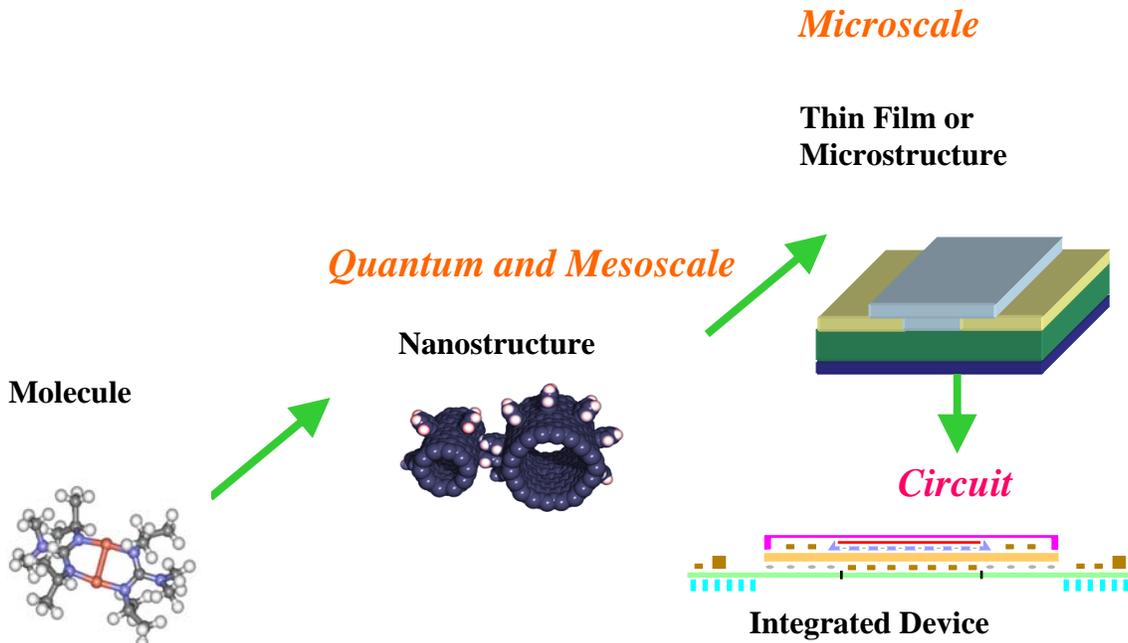


Figure ERM3 ナノテクノロジーのマルチスケールの展望：ここでは材料なさまざまなレベルで重要な役割を演じている。

ナノテクノロジーにおける材料モデリングの複雑さは増えており、それは以下の様々な要素における複雑さの増大のせいである。

1. **コンビナトリアルシステム:** ハイk/メタルゲート、ポーラスな絶縁誘電体、銅配線、ポリマーなどを含んだ実装に用いられるいくつかの新材料開発で、要求される材料の種類が増大している。(20年周期で3倍以上もの種類が増大している。)この効果はさらに議論されており、それによると組み合わせで用いられる材料の場合、上に示したのと同様な周期で組み合わせの種類が6倍も増大しているの見積もられている。
2. **サイズ:** 殆どのデバイスのサイズが、用いられる材料のドメインサイズ(例えば、粒界のサイズや薄膜の厚さ)と同等になっている。その結果、デバイスの性能は用いられる材料の典型的な次元(サイズ)における物性で決定されている。例えば、さらなるスケールダウンが進むと、いかなる金属配線の抵抗も金属表面での散乱により決定されると見積もられている。それに加え、スケールリング則によると、バルクの性質でデバイスの性能が決まっていた時代の技術とは異なり、表面の体積にたいする比が大きくなることで材料界面の性質がデバイスの全体性能を決定するとされている。さらには、小さい次元のデバイスにおいて、関与する原子数の数が減っており、結果として統計的なばらつきが大きくなる結果となっている。
3. **トポグラフィー:** 平面でないデバイスにおいて、使用されている単結晶材料は界面ごとに異なる結晶方位を有しているため、材料構造のトポグラフィーはデバイスの振る舞いを変調する。このことは、材料が粒界を持つアモルファスや多結晶である場合にはさらに複雑化する。これらのことは最終的に性能ばらつきに至る。
4. ナノ構造や分子の**原子配列**。電子やフォノンの状態密度は化学結合と電子のバンド構造により決定される。原子配列はデバイスの機能的性能を決定づけるので、評価・計測やモデリングによる研究にとって原子配列の効果を解析することが必要になる。たとえば、カーボンナノチュ

ーブヤグラフェンシートは高い電気伝導と機械的強度を示すとされるが、それらの性質はそれらの材料の方位や原子配列に依存する。

5. 強相関材料の**複合的な物性**はバンド理論からの予測が容易ではない。それは、伝統的な密度汎関数理論がこのようなクラスの材料群で失敗しているからである。関連するもう一つの物性が、金属・絶縁体転移である。この複合的な物性は、複数個の機構の共存のせいでそれがこの転移を起こす理由となっている<sup>2</sup>。

### 11.1. 合成(SYNTHESIS)

合成過程が薄膜の構造と組成を決定する。物性の予測をするためには、評価・計測と関連している構造の物理的なモデリングの両方をなさなくてはならない。材料そのものは、結晶、多結晶、準結晶、アモルファス、粘弾性構造など多様である。材料そのものは、結晶、多結晶、準結晶、アモルファス、粘弾性構造など多様である。<sup>3,4</sup>例えば、フィルムの電気抵抗はフィルムが(100)結晶方位のものと(111)結晶方位のものでは異なっている。実際の材料の構造は理想的な結晶のフィルムではなく、粒界のモフォロジーやサイズを含む完璧な評価・計測を可能とする進んだ評価・計測技術が必要となる。

材料合成は、材料のモフォロジーと要求されるエンドユーザーのアプリに影響を与える。例えば、ナノチューブの成長と化学修飾は反応容器中の化学的電気的條件と基板との相互作用にて決定される。成長方法によって、成長途中と成長後に要求されること(=評価・計測)は異なる。例えば、低圧工程では成長後の測定は余計な酸化やフィルムの性質を変化させることにつながりかねない。モデリングの立場から見ると、プロセスの果たす役割や機構、成長の結果生じる特殊な構造を理解することが大事な要求である。たとえば、原子層デポジションでは、物理モデルはガス相から表面化学、質量とエネルギー輸送まで包括的に含んでいないといけなない。フィルムの核形成とそのあとの成長はナノ構造と薄膜フィルムのモフォロジーを決定づけ、理解にはモデリングが不可欠である。新規の相が一時的に形成されることに加え、多くの系(量子ドットやナノワイヤーなど<sup>5,6</sup>)でみられる実空間上でのオーダーも説明する必要ある。古典的な核形成や成長の概念は、ナノスケールの相変態メモリー材料<sup>7</sup>に幾つかにみられる相転移を適切に説明できることも注目に値する。

ナノスケール材料のモフォロジー制御は、相の安定性と原子スケールのダイナミクスに関する詳細な情報を要求する。原子間距離と比較して全体のサイズがあまり大きいとは言えない小さなナノスケールの系において、示量変数や示強変数といった古典的熱力学の概念は役に立たないかもしれない。このような系では、熱力学的に無限に大きな極限をもった系にみられるギブスの相律を含む、相転移の古典的な概念は成り立たないだろう。<sup>8,9</sup>このような有限サイズの系における相転移のダイナミクスの理解のために理論的な進歩は、あるサイズのナノスケールの核形成と成長を制御するには重要かもしれない。ナノスケールの系で起きる相転移を支配する工程である断片化を説明し予測することは、統計力学への挑戦的課題を提供するであろう。古典的に原子一個一個の核形成によるクラスターの存在を扱うよりも、密度揺らぎを礎とする密度汎関数理論<sup>10,11</sup>が小さな系の相変化や断片化を示す道具として研究されるべきだろう。合成手法に基づき計測・評価された構造は物理モデルにとって重要な入力データを提供する。実際に解くことができるモデルのサイズは限りがあるので、異なる長さや時間スケールに適用されている技術の融合が、構造を効率よくモデル化するのに要求されている。(さらなる詳細はモデリングとシミュレーションの章に記載されている。)

### 11.2. 構造と物性(STRUCTURE AND PROPERTIES)

材料物性そのものは凝集系の電子のバンド構造の上に決定されている。ある構造が与えられた場合に、(電子系の)シュレディンガー方程式は、化学的、電気的、機械的、そして熱的性質を決定する。翻って、構

造体に多数の電子が存在する場合、超次元の変数によるシュレディンガー方程式が決定される。凝集系の電子数は立方センチメートル当たり  $10^{22}$  から  $10^{23}$  個と多いので、実際のマクロな系の方程式の解き方には一般的に 2 通りある。1) は一粒子近似で、それと組み合わせるかそれとは個別に用いる。2) は、異なるスケールでそれぞれ用いられている手法を合わせたマルチスケールの方法である。この場合、モデルはスケールに特徴的な物理現象のうえに成り立っている。原子スケール或いは分子スケールは先に述べたシュレディンガー方程式のセルフコンシステントな解のうえに成り立っている。ナノ構造のスケールでは古典力学的な或いは量子力学的な手法の上に成り立っている。(たとえば、デバイスや、バリア層を持った配線などのスケール) 薄膜のスケール(例えば、ゲート酸化膜やバリア層)はメソ系の性質で記載され、マクロには古典力学的なモデルとマイクロには原子スケールのモデルと関係している。マクロな系(たとえば、ダイ、実装)では、バルクや実効的な性質がモデル構築に用いられ、それにより異なる刺激に対する応答を記述する。ERMの領域では、最初の 3 つのレベル(すなわち、原子レベル、分子レベル、ナノ構造レベル)で研究が集中的に行われている。現在の材料の次元は 32 nm 以下を狙いとしているので、集積された場合にはこのスケールの材料の物性はバルクとは異なっているだろう。更に、ナノスケール次元のデバイスや材料の性能や信頼性を、常温常圧の条件下やより高性能を引き出す条件下で最適化するには、フォノンとの相互作用やより時定数の長い現象も含んだ拡張されたモデルが必要になる。より詳細は、ロードマップのモデリングとシミュレーションに述べられている。

フルに量子論的な(或いはアブイニシヨな)シミュレーションは 1000 個から 5000 個の原子に対して行われている。このサイズは近似的に 30 立方ナノメートルのサイズの物質に該当する。この領域をカバーするモデルにおいては、 $3N$ 次元のシュレディンガー方程式を解いている。ここで  $N$  はモデルに含まれる電子数である。前にも述べた用のデバイスのほとんどは凝集系で、 $N$  は  $10^{22}$  のオーダーとなる。更には、計算時間はオーダー  $N$  の 3 乗でスケールする。(  $N$  は扱う粒子数で、電子の場合もあれば原子の場合もあり、それは近似に依存する) これが実際のアプリにおいて、方程式を解くことができる問題に制限を与えている。結果として、もっとも広く  $3N$ 次元の系で応用されている密度汎関数理論(DFT)は殆どの場合 3 次元的な基底状態の問題を解くのに用いられている<sup>12, 13</sup>。この近似は一般的に 2 種類のタイプに判別される。一つは、密度汎関数形を波動関数の非局所な特性を再現できるように系統的に改良する方向である。2 番目は、メタ汎関数のように、解析解を得るのが可能な系にて交換相関相互作用を近似する方向である。最も広く用いられているのが局所密度汎関数近似(LDA)で、一個の電子に対する  $N-1$  からの電子の局所密度でそれらの電子からの相互作用を近似し、一個の電子に対する 3 次元問題を解く方法である。より高精度の近似が一般勾配近似(GGA)で、これが DFT の手法の応用範囲を広げるために用いられた。

更に、モット転移、スピン軌道相互作用のような複雑な物性により、近似の主流に多体理論が加わってきた<sup>14-17</sup>。それらの例として、この高次項の近似技術として、グリーン関数を用いた(GW)近似、モンテカルロ法、経路積分の方法などがある。これらの技術は、準平衡状態も非平衡状態も上記に述べた平均場近似でモデル化することができる。【訳者注:GW近似は平衡状態を仮定。】最初の手法は、セルフコンシステントに多体を摂動論で扱う。【訳者注:GW近似は一般にノンセルフコンシステントな手法として知られている。】その他の上で述べた手法は量子現象をいくつかの種類でモデル化している。1) ひとつは統計論的手法で(多体の)シュレディンガー方程式を解く方式で、または 2) 直接物性を評価するためファイマンの経路積分を利用する方式である。これらすべての方法は計算負荷が高く、アプリ計算の際の物理問題サイズに限界がある。

100 万個の原子に至る大きな系では半古典的なモデルが必要で、幾種類かの手法に分類される。分類は、相互作用エネルギーを記述するポテンシャルの違いによっている。100 万個以上の問題への適用は、力場をより経験的な関数形を用いることで達成される。半経験的な方法は、下記に記したものを含む物質のモデリングにより可能となる。

1. 量子力学的なシミュレーションをもとに確立した相互作用関数をもとに古典的な分子動力学を行うこと。この方法は、物理化学デポジション法<sup>18</sup>や熱的性質の計算<sup>19</sup>に用いられている。
2. アブイニシヨ計算で見積もられた内部エネルギーを用いた動的モンテカルロ計算が、系の(準平衡状態の)時間発展をシミュレーションするのに用いられている。分子動力学とは異なり、これらの方法は直接ダイナミクスを計算しないので、より長い時間スケールのシミュレーションを可能としている。これらの手法は核形成<sup>20</sup>、極低圧chemical vapor deposition法<sup>21</sup>、或いはデバイス<sup>22</sup>に適用されている。

これらの手法はあるアプリで有用性が実証されているものの、100 ナノメートルクラスの実用的な系のサイズにスケールできるように進化する必要がある。

昨今の進歩にもかかわらず、理論には多くの限界があり、定量的な相関に関する実用的興味を持たれている系へのアプリを阻んでいる。最近の近似は次の事からを含む:平衡エネルギー、状態密度、反応係数、千個に数個の割合の欠陥の影響、界面における構造内部の輸送現象。量子論的スケールでは、可能なモデルの応用可能性はどちらかという限りがある。モデリングで提示されるべき主な問題は以下の通りである。

- 1) 数十ナノメートルスケールの平衡論的計算と物性と工程の温度依存性。(これは)、リニアスケールDFTかマルチスケール法にて可能となる。
- 2) 遷移金属や inner transition metal(ランタノイド系、アクチノイド系)を含む金属系。これらの系はより高精度の手法を必要とし特別な汎関数形が必要で、それはより厳密な手法で検証されるべきである。
- 3) バンドギャップ(再現)に対してより普遍的な近似の拡大。現在、ハイブリッド汎関数や金属向けの汎関数法が進歩しているが、それらの汎用的な利用が認められる前に、全ての汎関数形が評価・吟味されなくてはいけない。量子モンテカルロ法や時間依存密度汎関数理論はよく吟味されており、今後ナノシステムへの応用が広く利用される必要がある<sup>23</sup>。これ【訳者注:項目3の事か?】は新しい可能性を秘めており、より大きな系への拡張性もある。
- 4) 強相関係はスピン同士の相互作用、電荷の記述、格子ダイナミクスの記述ができるようモデルの進化を必要としている。このモデルに進化により要求されるのが、スピンスイッチと輸送に関連するエネルギーの定量化とスピードの限界の特定である。よく吟味されている強相関係への手法(LDA + U, DMFT<sup>17</sup>, GW<sup>16</sup>)に関しては、サイエンスとエンジニアリングのコミュニティからの注目が必要である。【訳者注:原文のfocusはapproachの間違いか?】
- 5) 殆どのデバイスは非平衡な状況で動作しているので、電子構造の予測と輸送や励起のような非平衡過程とを組み合わせることが要求される。しかし、現在の可能性ある手法のほとんどは、多くの界面を持つ現実的な系への拡大に限定されている。これ【訳者注:おそらく非平衡過程】はより多くの研究が必要な分野の一つで、この研究に必要なのは、伝導を示す金属、移動度が大事な半導体、振動数に依存する誘電関数をもつ絶縁体など多岐にわたる材料応用の発展に焦点を合わせた可能性を示すモデルの応用の開発である。さらに、酸化物複合体やモット絶縁体を理解するには、多体問題を非平衡状態へと拡張することが必要になる。
- 6) 外場による原子やイオンの応答を含む格子物理学は線形摂動理論の上に成り立っている。これは、バルクをモデル化するのに成功した。このモデルを外場のある状況下での界面へと拡張することが現実的なデバイスへと取り組むのに必要になる。

- 7) 量子論的モデルを、フェムト秒からマイクロ秒へ或いはもっと長い時間へリンクできるように拡張することが、現実的な合成や輸送の問題を扱うのに必要となる。このような拡張は分子動力学やモンテカルロの手法にて可能となり、量子論的なアプローチでも古典論的アプローチでも共通である。

### 11.3. 異なるシミュレーションツール、例えば TCAD から第一原理計算をつなぐプラットフォームの開発(DEVELOPMENT OF PLATFORM FOR DIFFERENT SIMULATION TOOLS, SUCH AS TCAD AND AB-INITIO)

今まで述べてきたように、材料の「合成、構造、性能」を理解し予測のに必要なシミュレーションとは、興味ある対象のサイズや時間スケールに依存して異なる原理に立脚した異なる計算手法を要求するものである。たとえ計算技術は異なっても、異なるサイズと時間の現象をつなぐ共通の入力データというものが存在するはずである。たとえば、原子スケールのモデルは物質の弾性理論と関連があり、格子定数や外部からの場(力場など)は、両方のモデルにとって共通の入力データとなりうる。もし、系が非一様な場合、例えば欠陥や不純物を含む場合、マルチスケールモデルを確立することは容易でなく、直接異なるモデルの間の共通の入力データを取り出すことは無理である。ここで提示する困難なチャレンジとは、異なるモデル(異なる物理原則)をつなぐ方法を確立し、マルチスケールシミュレーションのプラットフォームを完成することである。<sup>21</sup>オープンで異なるツールやデータ構造を継ぎ目なく集積できるプラットフォームを確立するには、物理・化学の原理から、材料物性、デバイス特性、はては製造のための実用的な手法に至るまでの広い知識を有することが求められる。より詳細な技術論、例えばモンテカルロシミュレーション<sup>24</sup>はモデリングシミュレーションの章に記載されている。

### 11.4. 計測と評価(METROLOGY AND CHARACTERIZATION)

前にも述べられているように、新材料の物性が評価された場合、新構造や物質同士のより複雑な相互作用の探査をさらに可能にするためにモデルは発展しなくてはならない。より精度よく測定された構造の結果を集約した実験データベースを確立すれば、より精度の高いアブニシヨなモデル、またはセルフコンシステントなより簡訳化されたモデルの開発が加速される。ナノメータスケールにマッピングされた物性をより定量化するにはナノスケール物質とプローブとの相互作用までモデル化する必要がある。このナノスケール物質のモデルが発展すれば、TEM、AFM、Conductance AFM、Kelvin Probe AFM、Magnetic Force Microscopy (MFM)、そのほかの新技术にて、構造と物性のマッピングの精度も向上するだろう。

モデリングと計測・評価が必要な物性を以下にまとめた。

電子物性(金属、炭素系、半導体と絶縁体)

- 以下の物性の材料サイズと構造依存性
- バンドギャップを含むエネルギー依存性
- 移動度
- スピン軌道相互作用
- 状態密度
- 表面エネルギーと欠陥準位

以下に示す界面の特性

界面準位

界面伝導

結合破壊と化学活性化

以下に示す輸送特性

電気伝導性と移動度

熱伝導特性

以下に示す光学特性

以下の構造における光学定数の実部と虚部

ナノ構造物質それぞれの定数

ナノ構造材料のマトリックス

超薄膜コーティングされたナノ物質

以下の構造の機械特性

界面粘着性(上記、界面物性を参照)

ファンデアワールス力などを含む長距離短距離相互作用

## 12. 新探究材料のトランジション・テーブル(ERM TRANSITION TABLE)

2011 年度版においては、表 ERM15 に示すように、新探究材料の備える可能性に関して多くの見直しが行なわれた。技術的に成熟したことから、n-III-V 材料と p-Ge は ERM 及び ERD 章から FEP 及び PIDS 章に手渡されることになった。一方で、III-V 材料と Ge を用いた相補的動作素子への応用可能性が高まり、p-III-V 材料及び n-Ge 材料とそれらのプロセスは ERM として認識され、関係する記述が増えることになった。そして、これらの材料が ERM 章にて取り扱われることになった。また、Cu 配線に対するバリア材としてジルコニウム (Zr) とルテニウム (Ru) の技術的成熟度が高まったことから、これらの材料は ERM から Interconnect 章へと移りつつある。

*Table ERM15 Transition Table for Emerging Research Materials*

## 13. REFERENCES

### *Emerging Research Device Materials*

- [1] N. Setter, D. Damjanovic, L. Eng, G. Fox, S. Gevorgian, S. Hong, A. Kingon, H. Kohlstedt, N.Y. Park, G.B. Stephenson, I. Stolitchnov, A.K. Taganstev, D.V. Taylor, T. Yamada, and S. Streiffer. "Ferroelectric Thin Films: Review of Materials, Properties, and Applications." *J. Appl. Phys.*, vol. 100, pp. 051606, 2006.
- [2] Q. Li, M. Takahashi, T. Horiuchi, S. Wang, and S. Sakai. "Threshold-Voltage Distribution of Pt/SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>/Hf–Al–O/Si MFIS FETs." *Semicond. Sci. Technol.*, vol. 23, pp. 045011, 2008.
- [3] H. Ishiwara. "Current status of ferroelectric-gate Si transistors and challenge to ferroelectric-gate CNT transistors." *Curr. Appl. Phys.*, vol. 9, pp. S2-S6, 2009
- [4] Y. Zheng G.-X. Ni, C.-T. Toh, M.-G. Zeng, S.-T. Chen, K. Yao, and B. Özyilmaz. "Gate-controlled nonvolatile graphene-ferroelectric memory." *Appl. Phys. Lett.*, vol. 94, pp. 163505, 2009.
- [5] H. Xu, J. Zhong, X. Liu, J. Chen, D. Shen. "Ferroelectric and switching behavior of poly(vinylidene fluoride-trifluoroethylene) copolymer ultrathin films with polypyrrole interface." *Appl. Phys. Lett.*, vol. 90, pp. 092903, 2007.
- [6] R. C. G. Naber, P.W.M. Blom, A. W. Marsman, D. M. de Leeuw. "Low voltage switching of a spin cast ferroelectric polymer." *Appl. Phys. Lett.*, vol. 85, pp. 2032, 2004.
- [7] K. Noda, K. Ishida, A. Kubono, T. Horiuchi, H. Yamada, K. Matsushige. "Remanent polarization of evaporated films of vinylidene fluoride oligomers." *J. Appl. Phys.*, vol. 93, pp. 2866, 2003.
- [8] A. J. J. M. van Breemen, J. B. P. H. van der Putten, R. Cai, K. Reimann, A. W. Marsman, N. Willard, D. M. de Leeuw, G. H. Gelinck. "Photocrosslinking of ferroelectric polymers and its application in three-dimensional memory arrays." *Appl. Phys. Lett.*, vol. 98, 183302, 2011.
- [9] S. Horie, K. Ishida, K. Noda, S. Kuwajima, H. Yamada, K. Matsushige. "Flexible programmable logic gate using organic ferroelectric multilayer." *Appl. Phys. Lett.*, vol. 91, 193506, 2007.
- [10] V. Garcia, S. Fusil, K. Bouzouane, S. Enouz-Vedrenne, N. D. Mathur, A. Barthélémy, and M. Bibes. "Giant tunnel electroresistance for non-destructive readout of ferroelectric states." *Nature*, vol. 460, pp 81-84, 2009.
- [11] V. V. Zhirnov, R. K. Cavin, S. Menzel, E. Linn, S. Schmelzer, D. Brauhaus, C. Schindler, and R. Waser. "Memory Devices: Energy–Space–Time Tradeoffs." *Proceedings of the IEEE*, vol. 98, pp. 2185-2200, 2010.
- [12] M. Aono, and T. Hasegawa, "The Atomic Switch." *Proceedings of the IEEE*, vol. 98, 2228-2236, 2010.
- [13] H. Akinaga and H. Shima. "Resistive Random Access Memory (ReRAM) Based on Metal Oxides." *Proceedings of the IEEE*, vol. 98, pp.2237-2251, 2010.
- [14] J. J. Yang, M. D. Pickett, X. Li, D.A.A. Ohlberg, D. R. Stewart, R. S. Williams. "Memristive switching mechanism for metal / oxide / metal nanodevices." *Nature Nanotech.*, Vol. 3, pp. 429-433, 2008.
- [15] N. Zhong, H. Shima, and H. Akinaga. "Rectifying characteristic of Pt / TiO<sub>x</sub> / Pt controlled by electronegativity." *Appl. Phys. Lett.*, vol. 96, pp. 042107, 2010.

- [16] U. Russo, D. Kamalanthan, D. Ielmini, A.L. Lacaita, and M. N. Kozicki. "Study of multilevel programming in programmable metallization cell (PMC) memory." *IEEE Trans. Elect. Devices*, vol. 56, pp. 1040-1047, 2009.
- [17] R. Waser, R. Dittmann, G. Staikov, K. Szor. "Redox-based resistive switching memories – nanoionic mechanisms, prospects, and challenges." *Adv. Mater.*, vol. 21, pp. 2632–2663, 2009.
- [18] D.-H. Kwon, K. M. Kim, J. H. Jang, J. M. Jeon, M. H. Lee, G. H. Kim, X.-S. Li, G.-S. Park, B. Lee, S. Han, M. Kim, and C. S. Hwang. "Atomic structure of conducting nanofilaments in  $\text{TiO}_2$  resistive switching memory." *Nature Nanotechnology*, vol. 5, 148-153, 2010.
- [19] D. Ruzmetov, K.T. Zawilski, V. Narayanamurti, and S. Ramanathan. "Structure-functional property relationships in rf-sputtered vanadium dioxide thin films." *J. Appl. Phys.*, vol. 102, pp. 113715, 2007.
- [20] M. Nakamura, Y. Ogimoto, H. Tamaru, M. Izumi, and K. Miyano. "Phase control through anisotropic strain in  $\text{Nd}_{0.5}\text{Sr}_{0.5}\text{MnO}_3$  thin films." *Appl. Phys. Lett.*, vol. 86, pp. 182504, 2005.
- [21] S. D. Ha, G. H. Aydogdu, and S. Ramanathan. "Metal-insulator transition and electrically driven memristive characteristics of  $\text{SmNiO}_3$  thin films." *Appl. Phys. Lett.*, vol. 98, pp. 012105, 2011.
- [22] J. Mannhart and D. G. Schlom. "Oxide Interfaces—An Opportunity for Electronics." *Science*, vol. 327, pp. 1607 2010.
- [23] M. K. Niranjan, Y. Wang, S. S. Jaswal, and E. Y. Tsymlal. "Prediction of a switchable two-dimensional electron gas at ferroelectric oxide interfaces." *Phys. Rev. Lett.*, vol. 103, pp. 016804, 2009.
- [24] F. Verbakel, S.C.J Meskers, R.A.J. Janssen. "Electronic memory effects in diodes from a zinc oxide nanoparticle-polystyrene hybrid material." *Appl. Phys. Lett.*, vol. 89, pp. 102103, 2006.
- [25] F. Verbakel, S.C.J Meskers, R.A.J. Janssen. "Resistive Switching in Organic Memories with a Spin-Coated Metal Oxide Nanoparticle Layer." *J. Phys. Chem. C.*, vol. 112, pp. 5254-5257, 2008.
- [26] J.L. Pitters and R.A. Wolkow. "Detailed Studies of Molecular Conductance Using Atomic Resolution Scanning Tunneling Microscopy." *Nano Letters*, vol 6, pp. 390, 2006.
- [27] Z.J. Donhauser, B.A. Mantooth, K.F. Kelly, L.A. Bumm, J.D. Monnell, J.J. Stapleton, D.W. Price, Jr., A. M. Rawlett, D. L. Allara, J. M. Tour, and P. S. Weiss. "Conductance Switching in Single Molecules Through Conformational Changes." *Science*, vol. 292, pp. 2303, 2001.
- [28] T. Dürkop, S.A. Getty, E. Cobas, and M.S. Fuhrer. "Extraordinary Mobility in Semiconducting Carbon Nanotubes." *Nano Lett.*, vol. 4, pp. 35-39, 2004.
- [29] Y. Li, D. Mann, M. Rolandi, W. Kim, A. Ural, S. Hung, A. Javey, J. Cao, D. Wang, E. Yenilmez, Q. Wang, J.F. Gibbons, Y. Nishi, and H. Dai. "Preferential Growth of Semiconducting Single-Walled Carbon Nanotubes by a Plasma Enhanced CVD Method." *Nano Letters*, vol. 4, pp. 317-321, 2004.
- [30] H. Ohnaka, Y. Kojima, S. Kishimoto, Y. Ohno, and T. Mizutani. "Fabrication of Carbon Nanotube Field Effect Transistors Using Plasma-Enhanced Chemical Vapor Deposition Grown Nanotubes." *Japan. J. Appl. Phys.*, vol. 45, pp. 5485-89, 2006.
- [31] Y. Li, L. Ding, A. Tselev, J. Y. Wang, D. N. Yuan, H. B. Chu, T. P. McNicholas, and J. Liu. "Selective Growth of Well-Aligned Semiconducting Single-Walled Carbon Nanotubes." *Nano Lett.*, vol. 9, pp. 800-805, 2009.

- [32] M.S. Arnold, A.A. Green, J.F. Hulvat, S.I. Stupp, and M.C. Hersam. "Sorting carbon nanotubes by electronic structure using density differentiation." *Nature Nanotechnology*, vol. 1, 60-65, 2006.
- [33] a) X. Tu, S. Manohar, A. Jagota, and M. Zheng, "DNA sequence motifs for structure-specific recognition and separation of carbon nanotubes." *Nature*, vol. 460, pp. 250, 2009., b) Y. Miyata, K. Shiozawa, Y. Asada, Y. Ohno, R. Kitaura, T. Mizutani, and H. Shinohara. "Length-sorted semiconducting carbon nanotubes for high-mobility thin film transistors." *Nano Res*, vol. 4, 2011.
- [34] S. Han, X. Liu, and C. Zhou. "Template-Free Directional Growth of Single-Walled Carbon Nanotubes on a- and r-Plane Sapphire." *J. American Chemical Society*, vol. 127, pp. 5294, 2005.
- [35] K. Ryu, A. Badmaev, C. Wang, A. Lin, N. Patil, L. Gomez, A. Kumar, S. Mitra, H. S. P. Wong, and C. Zhou. "CMOS-Analogous Wafer-Scale Nanotube-on-Insulator Approach for Submicrometer Devices and Integrated Circuits Using Aligned Nanotubes." *Nano Letters*, vol. 9, pp. 189, 2009.
- [36] J. Liu, L. Ding, and D. N. Yuan. "Growth of high-density parallel arrays of long single-walled carbon nanotubes on quartz substrates." *J. Am. Chem. Soc.* vol. 130, pp. 5428-5429, 2008
- [37] M. Engel, J. P. Small, M. Steiner, M. Freitag, A. A. Green, M. C. Hersam, and P. Avouris. "Thin Film Nanotube Transistors Based on Self-Assembled, Aligned, Semiconducting Carbon Nanotube Arrays." *Acs Nano*, vol. 2, pp. 2445-2452, 2008.
- [38] N. Moriyama, Y. Ohno, K. Suzuki, S. Kishimoto, and T. Mizutani. "High-Performance Top-Gate Carbon Nanotube Field-Effect Transistors and Complementary Metal-Oxide-Semiconductor Inverters Realized by Controlling Interface Charges." *Appl Phys Express*, vol. 3, pp. 105103, 2010.
- [39] Z. Y. Zhang, Z. X. Wang, H. L. Xu, S. Wang, L. Ding, Q. S. Zeng, L. J. Yang, T. A. Pei, X. L. Liang, M. Gao, and L. M. Peng. "Growth and Performance of Yttrium Oxide as an Ideal High-kappa Gate Dielectric for Carbon-Based Electronics." *Nano Lett.*, vol. 10, pp. 2024-2030, 2010.
- [40] A. Javey, J. Guo, Q. Wang, M. Lundstrom and H. Dai. "Ballistic carbon nanotube field-effect transistors." *Nature*, vol. 424, pp. 654-657, 2003.
- [41] Z. Zhang, X. Liang, S. Wang, K. Yao, Y. Hu, Y. Zhu, Q. Chen, W. Zhou, Y. Li, Y. Yao, J. Zhang, and L.-M. Peng. "Doping-Free Fabrication of Carbon Nanotube Based Ballistic CMOS Devices and Circuits." *Nano Lett.*, vol. 7, pp. 3603-3607, Nov. 2007.
- [42] L. M. Peng, L. Ding, S. Wang, Z. Y. Zhang, Q. S. Zeng, Z. X. Wang, T. Pei, L. J. Yang, X. L. Liang, J. Shen, Q. Chen, R. L. Cui, and Y. Li. "Y-Contacted High-Performance n-Type Single-Walled Carbon Nanotube Field-Effect Transistors: Scaling and Comparison with Sc-Contacted Devices." *Nano Lett.*, vol. 9, pp. 4209-4214, 2009.
- [43] N. Moriyama, Y. Ohno, T. Kitamura, S. Kishimoto, and T. Mizutani. "Change in carrier type in high-k gate carbon nanotube field-effect transistors by interface fixed charges." *Nanotechnol.*, vol. 21, pp. 165201, 2010.
- [44] A. D. Franklin and Z. H. Chen. "Length scaling of carbon nanotube transistors." *Nat. Nanotechnol.*, vol. 5, pp. 858-862, 2010.
- [45] A.K. Geim, K.S. Novoselov. "The rise of graphene." *Nature Mat.*, vol. 6, pp. 183-191, 2007.
- [46] J. Hass, R. Feng, T. Li, X. Li, Z. Zong, W.A. de Heer, P.N. First, E.H. Conrad, C.A. Jeffrey, and C. Berger. "Highly ordered graphene for two dimensional electronics." *Appl. Phys. Lett.*, vol. 89, pp. 143106, 2006.

- [47] X. Wu, Y. Hu, M. Ruan, N. K. Madiomanana, J. Hankinson, M. Sprinkle, C. Berger, and W. A. de Heer. "Half integer quantum Hall effect in high mobility single layer epitaxial graphene." *Appl. Phys. Lett.*, vol. 95, pp. 223108, 2009.
- [48] M. Orlita, C. Faugeras, P. Plochocka, P. Neugebauer, G. Martinez, D. K. Maude, A.-L. Barra, M. Sprinkle, C. Berger, W. A. De heer, and M. Potemski. "Approaching the Dirac point in high-mobility multilayer epitaxial graphene." *Phys. Rev. Lett.*, vol. 101, pp. 267601, 2008.
- [49] Y. Gamo, A. Nagashima, M. Wakabayashi, M. Terai, C. Oshima. "Atomic Structure of Monolayer Graphite Formed on Ni(111)." *Surface Science*, vol. 374, pp. 61-64, 1997.
- [50] J. Coraux, A.T. N'Diaye, M. Engler, C. Busse, D. Wall, N. Buckanie, F.J. Meyer zu Heringdorf, R. van Gastel, B. Poelsema, T. Michely. "Growth of graphene on Ir(111)." *New Journal of Physics*, vol. 11, pp. 023006, 2009.
- [51] A. B. Preobrajenski, M. Ling Ng, A. S. Vinogradov, and N. Mårtensson. "Controlling graphene corrugation on lattice-mismatched substrates." *Phys. Rev. B*, vol. 78, pp. 073401, 2008.
- [52] Q. Yu, J. Lian, S. Siriponglert, H. Li, Y. P. Chen, and S.-S. Pei. "Graphene segregated on Ni surfaces and transferred to insulators." *Appl. Phys. Lett.*, vol. 93 113103 (2008).
- [53] A. Reina, X. Jai, J. Ho, D. Nezich, H. Son, V. Bulovic, M.S. Dresselhaus, and J. Kong. "Large Area, Few-Layer Graphene Films on Arbitrary Substrates by Chemical Vapor Deposition." *Nano Letters*, vol. 9, pp. 30-35, 2009.
- [54] K.S. Kim , Y. Zhao, H. Jang, S.Y. Lee, J.M. Kim, K.S. Kim, J-H Ahn , P. Kim , J-Y Choi, and B.H. Hong. "Large-scale pattern growth of graphene films for stretchable transparent electrodes." *Nature*, vol. 457, pp. 706-710, 2009.
- [55] X. Li, W. Cai, J. An, S. Kim, J. Nah, D. Yang, R. Piner, A. Velamakanni, I. Jung, E. Tutuc, S.K. Banerjee, L. Colombo, R.S. Ruoff. "Large-Area Synthesis of High-Quality and Uniform Graphene Films on Copper Foils." *Science*, vol. 324, pp. 1312-1314, 2009.
- [56] X. Li, C. W. Magnuson, A. Venugopal, J. An, J. W. Suk, B. Han, M. Borysiak, W. Cai, A. Velamakanni, Y. Zhu, L. Fu, E. M. Vogel, E. Voelkl, L. Colombo, and Rodney S. Ruoff. "Graphene films with large domain size by a two-step chemical vapor deposition process." *Nano Lett.*, vol. 10, pp. 4328, 2010.
- [57] M. P. Levendorf, C. S. Ruiz-Vargas, S. Garg, and J. Park. "Transfer-Free Batch Fabrication of Single Layer Graphene Transistors." *Nano Lett.*, vol. 9, pp. 4479, 2009.
- [58] D. Kondo, S. Sato, K. Yagi, N. Harada, M. Sato, M. Nihei, and N. Yokoyama. "Low-Temperature Synthesis of Graphene and Fabrication of Top-Gated Field Effect Transistors without Using Transfer Processes." *Appl. Phys. Express*, vol. 3, pp. 025102, 2010.
- [59] Y. Wang, B. Huang, M. Zhang, C. Miao, Y. Xie, and J. C. S. Woo. "Scalable Synthesis of Graphene on Patterned Ni and Transfer." *IEEE Trans. Electron Devices*, vol. 57, pp 3472-3476, 2010.
- [60] C. Berger, Z. Song, X. Li, X. Wu, N. Brown, C. Naud, D. Mayou, T. Li, J. Hass, A.N. Marchenkov, E.H. Conrad, P.N. First, and W.A. de Heer. "Electronic Confinement and Coherence in Patterned Epitaxial Graphene." *Science*, vol. 312 pp. 1191-1196, 2006.
- [61] M. Suemitsu, Y. Miyamoto, H. Handa and A. Konno. "Graphene Formation on a 3C-SiC(111) Thin Film Grown on Si(110) Substrate." *e-Journal of Surface Science and Nanotechnology*, vol. 7, pp. 311-313, 2009.

- [62] A. S. Mayorov, R. V. Gorbachev, S. V. Morozov, L. Britnell, R. Jalil, L. A. Ponomarenko, P. Blake, K. S. Novoselov, K. Watanabe, T. Taniguchi, and A. K. Geim. "Micrometer-Scale Ballistic Transport in Encapsulated Graphene at Room Temperature." *Nano Lett.*, vol. 11, pp. 2396, 2011.
- [63] F. Chen, J. Xia, D.K. Ferry, and N. Tao. "Dielectric screening enhanced performance in graphene FET." *Nano Lett.*, vol. 9, pp. 2571-2574, 2009.
- [64] S. Kim, J. Nah, I. Jo, D. Shahrjerdi, L. Colombo, Z. Yao, E. Tutuc, and S.K. Banerjee. "Realization of a high mobility dual-gated graphene field-effect transistor with Al<sub>2</sub>O<sub>3</sub> dielectric." *Appl. Phys. Lett.*, vol. 94, pp. 062107, 2009.
- [65] A. Nourbakhsh, M. Cantoro, T. Vosch, G. Pourtois, F. Clemente, M. H. van der Veen, J. Hofkens, M. M. Heyns, S. De Gendt, and B. F. Sels. "Bandgap opening in oxygen plasma-treated graphene." *Nanotechnology*, vol. 21, pp. 435203. 2010.
- [66] R. Balog, B. Jørgensen, L. Nilsson, M. Andersen, E. Rienks, M. Bianchi, M. Fanetti, E. Lægsgaard, A. Baraldi, S. Lizzit, Z. Sljivancanin, F. Besenbacher, B. Hammer, T. G. Pedersen, P. Hofmann and L.Hornekær. "Bandgap opening in graphene induced by patterned hydrogen adsorption." *Nature Materials*, vol. 9, pp.315, 2010.
- [67] S. Y. Zhou, G.-H. Gweon, A. V. Federov, P. N. First, W. A. De Heer, D.-H. Lee, F. Guinea, A. H. Castro Neto, AND A. Lanzara. "Substrate-induced bandgap opening in epitaxial graphene." *Nature Materials*, vol. 6, pp. 770, 2007.
- [68] L. Ci, L. Song, C. Jin, D. Jariwala, D. Wu, Y. Li, A. Srivastava, Z. F. Wang, K. Storr, L. Balicas, F. Liu, and P. M. Ajayan. "Atomic layers of hybridized boron nitride and graphene domains." *Nature Materials*, vol. 9, pp.430, 2010.
- [69] S. Gaddam, C. Bjelkevig, S. Ge, K. Fukutani, P. A. Dowben, and J. A. Kelber. "Direct graphene growth on MgO: origin of the band gap." *J. Phys.: Condens. Matter.*, vol. 23, pp 072204, 2011.
- [70] S. Rusponi, M. Papagno, P. Moras, S. Vlaic, M. Etzkorn, P. M. Sheverdyaeva, D. Pacile, H. Brune, and C. Carbone, "Highly Anisotropic Dirac Cones in Epitaxial Graphene Modulated by an Island Superlattice", *Phys. Rev. Lett.* 105, pp. 246803, 2010.
- [71] G. Cocco, E. Cadelano, and L. Colombo, "Gap opening in graphene by shear strain", *Phys. Rev. B* 81, 241412(R), 2010.
- [72] E. McCann and V.I. Fal'ko. "Landau-Level Degeneracy and Quantum Hall Effect in a Graphite Bilayer." *Physical Review Letters*, vol. 96, pp. 086805, 2006.
- [73] I. Jung, D.A. Dikin, R.D. Piner, and R.S. Ruoff. "Tunable Electrical Conductivity of Individual Graphene Oxide Sheets Reduced at "Low" Temperatures.", *Nano Letters*, vol. 8, pp. 4283-4287, 2008.
- [74] X. Li, X. Wang, Li Zhang, S. Lee, and H. Dai: "Chemically Derived, Ultrasoft Graphene Nanoribbon Semiconductors", *Science* 319, 1229 (2008).
- [75] J Bai, X. Zhong, S. Jiang, Y. Huang, and X. Duan. "Graphene Nanomesh." *Nature Nanotech.*, 5, pp. 190-194, 2010.
- [76] X. LIANG, Y.-S. JUNG, S. WU, A. ISMACH, D. L. OLYNICK, S. CABRINI, AND J. BOKOR. "FORMATION OF BANDGAP AND SUBBANDS IN GRAPHENE NANOMESHES WITH SUB-10 NM RIBBON WIDTH FABRICATED VIA NANOIMPRINT LITHOGRAPHY." *NANO LETT.*, 10, 2454 (2010).

- [77] M. Y. Han, B. Ozyilmaz, Y. B. Zhang, and P. Kim: “Energy Band-Gap Engineering of Graphene Nanoribbons” *Phys. Rev. Lett.* 98, 206805 (2007)
- [78] M. Y. Han, J. C. Brant, and P. Kim, “Electron Transport in Disordered Graphene Nanoribbons”, *Phys. Rev Lett.* 104, 056801, 2010.
- [79] P. Gallagher, K. Todd, and D. Goldhaber-Gordon. “Disorder-induced gap behavior in graphene nanoribbons.” *Phys. Rev. B*, vol. 81, pp. 115409, 2010.
- [80] Y. Xuan, Y.Q. Wu, T. Shen, M. Qi, M.A. Capano, J.A. Cooper, and P.D. Ye. “Atomic-layer-deposited nanostructures for graphene-based nanoelectronics.” *Appl. Phys. Lett.*, vol. 92, pp. 013101, 2008.
- [81] S. Kim, J. Nah, I. Jo, D. Shahrjerdi, L. Colombo, Z. Yao, E. Tutuc, and S.K. Banerjee. “Realization of a high mobility dual-gated graphene field-effect transistor with Al<sub>2</sub>O<sub>3</sub> dielectric.” *Appl. Phys. Lett.*, vol. 94, pp. 062107, 2009.
- [82] B. Farmer, H.-Y. Chiu, Y.-M. Lin, K. A. Jenkins, F. Xia, and Ph. Avouris. “Utilization of a Buffered Dielectric to Achieve High Field-Effect Carrier Mobility in Graphene Transistors.” *Nano Lett.*, vol. 9, 4474 (2009).
- [83] X. Wang, X. Li, L. Zhang, Y. Yoon, P.K. Weber, H. Wang, J. Guo, H. Dai. “N-Doping of Graphene Through Electrothermal Reactions with Ammonia.” *Science*, vol. 324, pp. 768 – 771 (2009).
- [84] D. Wei, Y. Liu, Y. Wang, H. Zhang, L. Huang, G. Yu. “Synthesis of N-Doped Graphene by Chemical Vapor Deposition and its Electrical Properties.” *Nano Lett.*, vol. 9, pp. 1752-1758, 2009.
- [85] T.O. Wehling, K.S. Novoselov, S.V. Morozov, E.E. Vdovin, M.I. Katsnelson, A.K. Geim, and A.I. Lichtenstein. “Molecular Doping of Graphene.” *Nano Lett.*, vol. 8, pp. 173-177, 2008.
- [86] E.J.H. Lee, K. Balasubramanian, R.T. Weitz, M. Burghard & K. Kern. “Contact and edge effects in graphene devices.” *Nature Nanotechnology*, vol. 3, pp. 486-490, 2008.
- [87] Z. Jin, J. Yao, C. Kittrell, and J. M. Tour. “Large-Scale Growth and Characterizations of Nitrogen-Doped Monolayer Graphene Sheets.” *ACS Nano*, vol. 5, pp. 4112, 2011.
- [88] G. Imamura and K. Saiki. “Synthesis of Nitrogen-Doped Graphene on Pt(111) by Chemical Vapor Deposition.” *J. Phys. Chem. C*, vol. 115, pp. 10000, 2011.
- [89] K. Nagashio, T. Nishimura, K. Kita and A. Toriumi. “Metal/Graphene Contact as a Performance Killer of Ultra-high Mobility Graphene- Analysis of Intrinsic Mobility and Contact Resistance,” in *IEEE IEDM Technical Digest*, 2009, p.565.
- [90] A. Venugopal, L. Colombo, and E. M. Vogel. “Contact resistance in few and multilayer graphene devices.” *Appl. Phys. Lett.*, vol. 96, pp. 013512, 2010.
- [91] K. N. Parrish and D. Akinwande. “Impact of contact resistance on the transconductance and linearity of graphene transistors.” *Appl. Phys. Lett.*, vol. 98, pp. 183505, 2011.
- [92] M.T. Björk, B.J. Ohlsson, T. Sass, A.I. Persson, C. Thelander, M.H. Magnusson, K. Deppert, L.R. Wallenberg, and L. Samuelson. “One-dimensional heterostructures in semiconductor nanowhiskers.” *Appl. Phys. Lett.*, vol. 80, pp. 1058-1060, 2002.
- [93] L.J. Lauhon, M.S. Gudiksen, D. Wang, and C.M. Lieber. “Epitaxial core-shell and core-multishell nanowire heterostructures.” *Nature*, vol. 420, pp. 57-61, 2002.

- [94] S. D. Suk, M. Li, Y. Y. Yeoh, K. H. Yeo, Y. K. H. Cho, I. K. Ku, H. Cho, W. J. Jang, D.-W. Kim, D. Park, W.-S. Lee, "Investigation of nanowire size dependency on TSNWFET", Proceedings of the IEEE IEDM, pp891-894, 2007.
- [95] K. Tachi, M. Casse, D. Jang, C. Dupre, A. Hubert, N. Vulliet, V. Maffini-Alvaro, C. Vizioz, C. Carabasse, V. Delaye, J.M. Hartmann, G. Ghibaudo, H. Iwai, S. Cristoloveanu, O. Faynot, T. Ernst. "Relationship Between Mobility And High-K Interface Properties In Advanced Si And Sige Nanowires," In Proceed Of The Ieee Iedm, 2009, Pp. 313-316.
- [96] M. Casse, K. Tachi, S. Thiele, and T. Ernst. "Spectroscopic charge pumping in Si nanowire transistors with a high- $\kappa$ /metal gate." *Appl. Phys. Lett.*, vol. 96, pp. 123506, 2010.
- [97] E. Lind, A.I. Persson, L. Samuelson, and L.-E. Wernersson. "Improved subthreshold slope in an InAs nanowire heterostructure field-effect transistor." *Nano Lett.*, vol. 6, pp. 1842–1846, Sep. 2006.
- [98] W. Seifert, M. Borgström, K. Deppert, K. A. Dicka, J. Johansson, M. W. Larsson, T. Mårtensson, N. Sköld, C. P. T. Svensson, B. A. Wacaser, L. R. Wallenberg, and L. Samuelson. "Growth of one-dimensional nanostructures in MOVPE." *J. Cryst. Growth*, vol. 272, pp. 211-220, 2004.
- [99] C. Colombo, D. Spirkoska, M. Frimmer, G. Abstreiter, and A. F. I. Morral. "Ga-assisted catalyst-free growth mechanism of GaAs nanowires by molecular beam epitaxy." *Phys. Rev. B*, vol. 77, 155326, Apr 2008.
- [100] J. Noborisaka, T. Sato, J. Motohisa, S. Hara, K. Tomioka, and T. Fukui. "Electrical characterizations of InGaAs nanowire-top-gate field-effect transistors by selective-area metal organic vapor phase epitaxy." *Jpn. J. Appl. Phys. Part 1 - Regul. Pap. Brief Commun. Rev. Pap.*, vol. 46, pp. 7562-7568, Nov 2007.
- [101] J. H. Paek, T. Nishiwaki, M. Yamaguchi, and N. Sawaki. "Catalyst free MBE-VLS growth of GaAs nanowires on (111)Si substrate." *Physica Status Solidi C: Current Topics in Solid State Physics*, vol. 6, pp. 1436-1440, 2009.
- [102] H. Paetzelt, V. Gottschalch, J. Bauer, G. Benndorf, and G. Wagner. "Selective-area growth of GaAs and InAs nanowires-homo- and heteroepitaxy using SiNx templates." *J. Cryst. Growth*, vol. 310, pp. 5093-5097, Nov 2008.
- [103] H. Schmid, M.T. Björk, J. Knoch, S. Karg, H. Riel and W. Riess. "Doping Limits of Grown in situ Doped Silicon Nanowires Using Phosphine." *Nano Lett.*, vol. 9, 173-177, 2009.
- [104] G.M. Cohen, S. Bangsaruntip, S. Laux, M.J. Rooks, J. Cai, L. Gignac. "Measurements of carrier transport in MOSFETs with bottom-up nanowire channel as a function of the nanowire diameter." in *Proceedings of Device Research Conference*, 2008, pp 187-188.
- [105] V. Schmidt, H. Riel, S. Senz, S. Karg, W. Riess, and U. Gösele. "Realization of a Silicon Nanowire Vertical Surround-Gate Field-Effect Transistor." *Small*, vol. 2, pp. 85-88, Jan. 2006.
- [106] M.T. Björk, O. Hayden, H. Schmid, H. Riel, W. Riess. "Vertical Surround-Gated Silicon Nanowire Impact Ionization Field-Effect Transistors." *Appl. Phys. Lett.*, vol. 90, pp. 142110, 2007.
- [107] K.E. Moselund, H. Ghoneim, M.T. Bjork, H. Schmid, S. Karg, E. Lortscher, W. Riess, and H. Riel. "Comparison of VLS grown Si NW tunnel FETs with different gate stacks," in *Proceedings of ESSDERC*, 2009, pp448-451.
- [108] M. Radosavljevic, B. Chu-Kung, S. Corcoran, G. Dewey, M. K. Hudait, J. M. Fastenau, J. Kavalieros, W. K. Liu, D. Lubyshev, M. Metz, K. Millard, N. Mukherjee, W. Rachmady, U. Shah, and Robert Chau. "Advanced

high-k gate dielectric for high-performance short-channel InGaAs quantum well FET's on silicon substrate for low power logic applications," in *Proceedings of IEEE IEDM*, 2009, pp. 13.1.1.

[109] R. Pillarisetty, B. Chu-Kung, S. Corcoran, G. Dewey, J. Kavalieros, H. Kennel, R. Kotlyar, V. Le. "High mobility strained germanium quantum well FET as the p-channel device option for low power III-V CMOS transistors." in *Proceedings of IEEE IEDM*, 2010, pp. 150-153.

[110] R.R. Daniels, P.P. Ruden, M. Shur, D. Grider, T.E. Nohava, and D.K. Arch. "Quantum well p-channel AlGaAs/InGaAs/GaAs heterostructure IGFETs with very high transconductance." *IEEE Electron Dev. Lett.*, vol. 9, pp. 355-357, 1988.

[111] B.R. Bennett, M.G. Ancona, J.G. Champlain, N.A. Papanicolaou, and J.B. Boos. "Demonstration of high mobility electron and hole transport in a single InGaSb well for complementary circuits." *J. Cryst. Growth*, vol. 312, pp. 37-40, 2009.

[112] B.R. Bennett, M.G. Ancona, J.G. Champlain, N.A. Papanicolaou, and J.B. Boos. "Strained GaSb/AlAsSb quantum wells for p-channel FET." *J. Crystal Growth*, vol. 311, pp. 47-53, 2008.

[113] J.B. Boos, B.R. Bennett, N.A. Papanicolaou, M.G. Ancona, J.G. Champlain, Y.-C. Chou, M.D. Lange, J.M. Yang, R. Bass, D. Park, and B.V. Shanabrook. "Sb-Based n- and p-Channel Heterostructure FETs for High-Speed, Low-Power Applications." *IEICE Transactions on Electronics*, vol.E91-C, 1050-1057, 2008.

[114] L.F. Luo, K.F. Longenbach, and W.I. Wang. "High Performance GaSb P-Channel MODFET," in *Proceedings of the IEEE IEDM*, 1990, pp. 19.5.

[115] I. Yoenaga. "Mechanical properties and dislocation dynamics in III-V compounds." *Journal de Physique III*, vol. 7 1435-1450, 1997.

[116] M. Jaffe, J. E. Oh, J. Pamulapati, J. Singh, and P. Bhattacharya. "In-plane hole effective masses in In(x)Ga(1-x)As/Al<sub>0.15</sub>Ge<sub>0.65</sub>As modulation doped heterostructures." *Appl. Phys. Letters*, vol. 54, pp. 2345, 1989.

[117] D. Kuzum, T. Krishnamohan, A.J. Pethe, A.K. Okyay, Y. Oshima, Y. Sun, J.P. McVittie, P.A. Pianetta, P.C. McIntyre, and K.C. Saraswat. "Ge interface engineering with ozone oxidation for low interface state density." *IEEE Electron Device Letters*, vol. 29, pp. 328-330, 2008.

[118] G. Lukovsky, S. Lee, J.P. Long, H. Seo, and J. Lüning. "Elimination of GeO<sub>2</sub> and Ge<sub>3</sub>N<sub>4</sub> interfacial transition regions and defects: a pathway for formation of NMOS devices on Ge substrates." *Applied Surface Science*, vol. 254, pp. 7933, 2008.

[119] J. Hennessy and D. Antoniadis. "High electron mobility Ge MOSFETs: effect of n-type channel implants and ozone surface passivation," in *Proceedings of 67<sup>th</sup> IEEE Device Research Conference*, 2009, 257-258.

[120] D. Kuzum, T. Krishnamohan, A. Nainani, Y. Sun, P.A. Pianetta, H.-S.P. Wong, and K.C. Saraswat. "High mobility Ge n-MOSFETs and mobility degradation mechanisms." *IEEE Trans. Electron Devices*, vol. 58, pp. 59-66, 2011.

[121] E. Simoen, A. Satta, A. D'Amore, T. Janssens, T. Clarysse, K. Martens, B. DeJaeger, A. Benedetti, I. Hoflijk, B. Brijs, M. Meuris, and W. Vandervorst. "Ion implantation Issues in the formation of shallow junctions in germanium." *Materials Science in Semiconductor Processing*, vol. 9, pp. 634-639, 2006.

- [122] J.H. Park, D. Kuzum, M. Tada, K.C. Saraswat. "High performance germanium N+/P and P+/N junction diodes formed at low temperature ( $\leq 380\text{C}$ ) using metal-induced dopant activation." *Applied Physics Letters*, vol. 93, pp.193507-3, 2008.
- [123] S. Sugahara and J. Nitta. "Spin-transistor electronics: an overview and outlook." *Proc. of the IEEE*, vol. 98, pp. 2124-2154, Dec 2010.
- [124] C. Li, O.M.J. van 't Erve, B.T. Jonker. "Electrical injection and detection of spin accumulation in silicon at 500K with magnetic metal / silicon dioxide contacts." *Nature Communications*2:245 | DOI: 10.1038/ncomms1256, 2011.
- [125] K. Gopalakrishnan, P.B. Griffin, J.D. Plummer. "I-MOS: a novel semiconductor device with a subthreshold slope lower than  $kT/q$ ," in *Proceedings of IEEE IEDM*, 2002, pp. 289 – 292.
- [126] N. Banno, T. Sakamoto, N. Iguchi, H. Kawaura, S. Kaeriyama, M. Mizuno, K. Terabe, T. Hasegawa, and M. Aono. "Solid-Electrolyte Nanometer Switch." *IEICE Trans. Electron.*, vol. E89-C, pp. 1492, 2006.
- [127] Y. Kawasugi, H. M. Yamamoto, N. Tajima, T. Fukunaga, K. Tsukagoshi, and R. Kato. "Field-Induced Carrier Delocalization in the Strain-Induced Mott Insulating State of an Organic Superconductor." *Physical Review Letters*, vol. 103, 116801/1, 2009.
- [128] S. Salahuddin and S. Datta. "Use of Negative Capacitance to Provide Voltage Amplification for Low Power Nanoscale Devices." *Nano Lett.*, vol. 8, pp. 405, 2008.
- [129] V.V. Zhirnov and R. K. Cavin. "Negative capacitance to the rescue?" *Nature Nanotechnology*, vol. 3, pp. 77, 2008.
- [130] T.N. Theis and P.M. Solomon. "It's time to reinvent the transistor." *Science*, vol. 327, pp. 1600-1601, 2010.
- [131] T.N. Theis and P.M. Solomon. "In Quest of the "Next Switch": Prospects for Greatly Reduced Power Dissipation in a Successor to the Silicon Field-Effect Transistor." *Proc. of the IEEE*, vol. 98, pp. 2005, 2010.
- [132] D. Jiménez, E. Miranda, and A. Godoy. "Analytic Model for the Surface Potential and Drain Current in Negative Capacitance Field-Effect Transistors." *IEEE Transactions on Electron Devices*, vol. 57, pp. 2405, 2010.
- [133] A. Rusu, G.A. Salvatore, D. Jimenez, and A.M. Ionescu. "Metal-Ferroelectric-Metal Oxide-Semiconductor Field Effect Transistor with Sub 60mV/decade Subthreshold Swing and Internal Voltage Amplification." in *Proceedings of the IEEE IEDM*, 2010, pp. 395-398.
- [134] J.W. Reiner, Alexie M. Kolpak, Y. Segal, K.F. Garrity, S. I. Beigi, C.H. Ahn, and F.J. Walker. "Crystalline Oxides on Silicon." *Advanced Materials*, vol. 22, pp. 2919, 2010.
- [135] S. I. Kiselev, J. C. Sankey, I. N. Krivorotov, N. C. Emley, R. J. Schoelkopf, R. A. Buhrman, and D.C. Ralph. "Microwave oscillations of a nanomagnet driven by a spin-polarized current." *Nature*, vol.425, pp. 380-383, 2003.
- [136] A. Khitun, M. Bao, and K.L. Wang. "Spin Wave Magnetic NanoFabric A New Approach to Spin-Based Logic Circuitry." *IEEE Transactions on Magnetism*, vol. 44, pp. 2141, 2008.
- [137] G. Csaba, A. Imre, G.H. Bernstein, W. Porod, and V. Metlushko. "Nanocomputing by Field-Coupled Nanomagnets." *IEEE Transactions on Nanotechnology*, vol. 1, pp. 209-213, 2002.
- [138] A. Imre, G. Csaba, A. Orlov, G.H. Bernstein, W. Porod, and V. Metlushko. "Investigation of Shape-Dependent Switching of Coupled Nanomagnets." *Superlattices and Microstructures*, vol. 34, pp. 513-518, 2003.

- [139] D.B. Carlton, N.C. Emley, E. Tuchfeld, and J. Bokor. "Simulation Studies of Nanomagnet-Based Logic Architecture." *Nano Letters*, vol. 8, pp. 4173-4178, 2008.
- [140] M. Kowalewski, C.M. Schneider, and B. Heinrich. "Thickness And Temperature-Dependence Of Magnetic Anisotropies In Ultrathin Fcc Co(001) Structures." *Physical Review B*, vol. 47, pp. 8748-8753, Apr. 1993.
- [141] G.A. Prinz. "Magnetic Metal Films on Semiconductors" in Ultrathin magnetic structures II, 1<sup>st</sup> ed. B. Heinrich and J.A.C Bland, Ed. Berlin, Heidelberg: Springer, 1994, Chap. 1.
- [142] S.V. Pietambaram, N.D. Rizzo, R.W. Dave, J. Goggin, K. Smith, J.M. Slaughter, and S. Tehrani. "Low-power switching in magnetoresistive random access memory bits using enhanced permeability dielectric films." *Applied Physics Letters*, vol. 90, pp. 143510, 2007.
- [143] M. Becherer, G. Csaba, W. Porod, R. Emling, P. Lugli, and D. Schmitt-Landsiedel. "Magnetic Ordering of Focused-Ion-Beam Structured Cobalt-Platinum Dots for Field-Coupled Computing." *IEEE Transactions on Nanotechnology*, vol. 7, pp. 316-320, 2008.
- [144] L. Chen, X. Yang, F. Yang, J. Zhao, J. Misuraca, P. Xiong, and S. von Molnar. "Enhancing the Curie Temperature of Ferromagnetic Semiconductor(Ga,Mn)As to 200 K via Nanostructure Engineering." *Nano Lett.*, vol.11, pp. 2584-2589, 2011.
- [145] X.Y. Dong, C. Adelman, J.Q. Xie, C.J. Palmström, X. Lou, J. Strand, P.A. Crowell, J.-P. Barnes and A.K. Petford-Long. "Spin injection from the Heusler alloy Co<sub>2</sub>MnGe into Al<sub>0.1</sub>Ga<sub>0.9</sub>As/GaAs heterostructures." *Appl. Phys. Lett.*, vol. 86, pp. 102107, 2005.
- [146] C.D. Damsgaard, M.C. Hickey, S.N. Holmes, R. Feidenhans'l, S.O. Mariager, C.S. Jacobsen, and J.B. Hansen. "Interfacial, electrical, and spin-injection properties of epitaxial Co<sub>2</sub>MnGa grown on GaAs(100)." *J. Appl. Phys.*, vol. 105, pp. 124502, 2009.
- [147] E. I. Rashba. "Theory of electrical spin injection: Tunnel contacts as a solution of the conductivity mismatch problem." *Phys. Rev. B*, vol. 62, pp. R16267, 2000.
- [148] G. Schmidt, D. Ferrand, L.W. Molenkamp, A.T. Filip and B.J. van Wees. "Fundamental obstacle for electrical spin injection from a ferromagnetic metal into a diffusive semiconductor." *Phys. Rev. B*, vol. 62, pp. R4790-R4793, 2000.
- [149] S. Ikeda, J. Hayakawa, Y. Ashizawa, Y. M. Lee, K. Miura, H. Hasegawa, M. Tsunoda, F. Matsukura, and H. Ohno. "Tunnel magnetoresistance of 604% at 300 K by suppression of Ta diffusion in CoFeB/MgO/CoFeB pseudo-spin-valves annealed at high temperature." *Appl. Phys. Lett.*, vol. 93, pp. 082508, 2008.
- [150] B.T. Jonker, G. Kioseoglou, A.T. Hanbicki, C.H. Li and P.E. Thompson. "Electrical spin-injection into silicon from a ferromagnetic metal/tunnel barrier contact." *Nature Physics*, vol. 3, pp. 542-546, 2007.
- [151] I. Appelbaum, B. Huang and D. J. Monsma. "Electronic measurement and control of spin transport in silicon." *Nature*, vol. 447, pp. 295-298, May 2007.
- [152] O.M.J. van 't Erve, G. Kioseoglou, A.T. Hanbicki, C.H. Li, and B.T. Jonker. "Remanent Electrical Spin Injection from Fe into AlGaAs/GaAs Light Emitting Diodes." *Appl. Phys. Lett.*, vol. 89, pp. 072505, 2006.
- [153] O.M.J. van't Erve, A.T. Hanbicki, M. Holub, C.H. Li, C. Awo-Affouda, P.E. Thompson and B.T. Jonker. "Electrical injection and detection of spin-polarized carriers in silicon in a lateral transport geometry." *Appl. Phys. Lett.*, vol. 91, pp. 212109, 2007.

- [154] B.-C. Min, K. Motohashi, C. Lodder and R. Jansen. "Tunable spin-tunnel contacts to silicon using low-work-function ferromagnets." *Nature Materials*, vol. 5, pp. 817-822, 2006.
- [155] C. Li, O.M.J. van 't Erve, and B.T. Jonker. "Electrical injection and detection of spin accumulation in silicon at 500K with magnetic metal / silicon dioxide contacts." *Nature Communications*2:245 | DOI: 10.1038/ncomms1256 (2011)
- [156] N. Tombros, C. Jozsa, M. Popinciuc, H.T. Jonkman, and B.J. van Wees. "Electronic spin transport and spin precession in single graphene layers at room temperature." *Nature*, vol. 448, pp. 571-574, 2007.
- [157] M.I. van der Meulen, N. Petkov, M.A. Morris, O. Kazakova, X. Han, K.L. Wang, A.P. Jacob and J.D. Holmes. "Single Crystalline Ge<sub>1-x</sub>Mnx Nanowires as Building Blocks for Nanoelectronics." *Nano Lett.*, vol. 9, pp. 50-56, 2009.
- [158] Y. Tokura and N. Nagaosa. "Orbital physics in transition-metal-oxides." *Science*, vol. 288, pp. 462, 2000.
- [159] E. Dagotto. "Complexity in strongly correlated electronics systems." *Science*, vol. 309, pp. 257, 2005.
- [160] J.G. Bednorz and K.A. Müller. "Possible high T<sub>c</sub> superconductivity in the Ba-La-Cu-O system." *Z. Phys. B: Condens. Matter*, vol. 64, pp. 189, 1986.
- [161] M.K. Wu, J.R. Ashburn, C.J. Torng, P.H. Hor, R.L. Meng, L. Gao, Z.J. Huang, Y.Q. Wang, and C.W. Chu. "Superconductivity at 93 K in a new mixed-phase Y-Ba-Cu-O compound system at ambient pressure." *Phys. Rev. Lett.*, vol. 58, pp. 908, 1987.
- [162] A.P. Ramirez. "Colossal magnetoresistance." *J. Phys.: Condens. Matter*, vol. 9, pp. 817, 1997.
- [163] J.M.D. Coey, M. Viret, and S. von Molnár. "Mixed-valence manganites." *Adv. Phys.*, vol. 48, pp. 167, 1999.
- [164] Y. Tokura and Y. Tomioka. "Colossal magnetoresistive manganites." *J. Magn. Magn. Mater.*, vol. 200, pp. 1, 1999.
- [165] 'Breakthrough of the Year – Beyond silicon?' *Science*, vol. 318, 1844-1849, 2007.
- [166] J. Mannhart and D. G. Schlom. "Oxide Interfaces—An Opportunity for Electronics." *Science*, vol. 327, pp. 1607, 2010.
- [167] P. Zubko, S. Gariglio, M. Gabay, P. Ghosez, and J.-M. Triscone. "Interface Physics in Complex Oxide Heterostructures." *Annual Review of Condensed Matter Physics*, vol. 2, pp. 141, 2011.
- [168] A. Ramirez. "Oxide Electronics Emerge." *Science*, vol. 315, pp. 1377, 2007.
- [169] E. Dagotto. "When Oxides Meet Face to Face." *Science*, vol. 318, pp. 1076, 2007.
- [170] N. Reyren, S. Thiel, A. D. Caviglia, L. Fitting Kourkoutis, G. Hammerl, C. Richter, C. W. Schneider, T. Kopp, A.-S. Rüetschi, D. Jaccard, M. Gabay, D. A. Muller, J.-M. Triscone and J. Mannhart. "Superconducting Interfaces Between Insulating Oxides." *Science*, vol. 317, pp. 1196, 2007.
- [171] J. Chakhalian, J. W. Freeland, H.-U. Habermeier, G. Cristiani, G. Khaliullin, M. van Veenendaal and B. Keimer. "Orbital Reconstruction and Covalent Bonding at an Oxide Interface." *Science*, vol. 318, pp. 1114, 2007.
- [172] A. Tsukazaki, A. Ohtomo, T. Kita, Y. Ohno, H. Ohno and M. Kawasaki. "Quantum Hall Effect in Polar Oxide Heterostructures." *Science*, vol. 315, pp. 1388, 2007.

- [173] R. Ramesh and D. G. Schlom. "Wither Oxide Electronics." *MRS Bulletin*, vol. 33, pp. 1006-1017, Nov. 2008.
- [174] I. Osborne, M. Lavine, R. Coontz. "Looking Beyond Silicon." *Science*, vol. 327, pp. 1595, 2010.
- [175] H Takagi and H. Hwang. "An emergent change of phase for electronics." *Science*, vol. 327, pp. 1601, 2010.
- [176] S. Asanuma, P.-H. Xiang, H. Yamada, H. Sato, I. H. Inoue, H. Akoh, A. Sawa, K. Ueno, H. Shimotani, H. Yuan, M. Kawasaki, and Y. Iwasa. "Tuning of the metal – insulator transition in electrolyte-gated NdNiO<sub>3</sub> thin films." *Appl. Phys. Lett.*, vol. 97, pp. 142110, 2010.
- [177] R. Scherwitzl, P. Zubko, I. Gutierrez Lezama, S. Ono, A. F. Morpurgo, G. Catalan, and J. M. Triscone. "Electric-field control of the metal – insulator transition in ultrathin NdNiO<sub>3</sub> films." *Adv. Mater.*, vol. 22, pp. 5517-5520, 2010.
- [178] T. Yajima, Y. Hikita and H.Y. Hwang. "A heteroepitaxial perovskite metal-base transistor." *Nature Materials*, vol. 10, pp. 198, 2011.
- [179] H. Schmid. "Multi-ferroic magnetoelectrics." *Ferroelectrics*, vol. 162, pp. 317, 1994.
- [180] M. Fiebig. "Revival of the magnetoelectric effect." *J. Phys. D*, vol. 38, pp. R123, 2005.
- [181] N. Spaldin. and M. Fiebig. "The renaissance of Magnetoelectric Multiferroics." *Science*, vol. 309, pp. 391, 2005.
- [182] W. Eerenstein, N.D. Mathur and J.F. Scott. "Multiferroic and magnetoelectric materials." *Nature*, vol. 442, pp. 759, 2006.
- [183] G. Catalan and J.F. Scott. "Physics and applications of bismuth ferrite." *Advanced Materials*, vol. 21, pp. 2463, 2009.
- [184] D. Lebeugle, D. Colson, A. Forget, M. Viret, A.M. Bataille and A. Gukasov. "Electric-Field Induced Spin Flop in BiFeO<sub>3</sub> Single Crystals at Room Temperature." *Phys. Rev. Lett.*, vol. 100, pp. 227602, 2008.
- [185] S. Lee, W. Ratcliff, II, S.W. Cheong, and V. Kiryukhin. "Electric field control of the magnetic state in BiFeO<sub>3</sub> single crystals.", *Appl. Phys. Lett.*, vol. 92, pp. 192906-1-3, 2008.
- [186] T. Zhao, A. Scholl, F. Zavaliche, K. Lee, M. Barry, A. Doran, M.P. Cruz, Y.H. Chu, C. Ederer, N.A. Spaldin. R.R. Das, D. M. Kim, S.H. Baek, C.B. Eom, and R. Ramesh. "Electrical control of antiferromagnetic domains in multiferroic BiFeO<sub>3</sub> films at room temperature." *Nature Materials*, vol. 5, pp. 823, 2006.
- [187] H. Bea, M. Bibes, S. Cherifi, F. Nolting, B. Warot-Fonrose, S. Fusil, G. Herranz, C. Deranlot, E. Jacquet, K. Bouzehouane, and A. Barthélémy. "Tunnel magnetoresistance and robust room temperature exchange bias with multiferroic BiFeO<sub>3</sub> epitaxial thin films. ", *Appl. Phys. Lett.*, vol.89, pp. 242114-1-3, 2006.
- [188] H. Bea, M. Bibes, F. Ott, B. Dupé, X.-H. Zhu, S. Petit, S. Fusil, C. Deranlot, K. Bouzehouane, and A. Barthélémy. "Mechanisms of exchange bias with multiferroic BiFeO<sub>3</sub> epitaxial thin films." *Phys. Rev. Lett.*, vol. 100, pp. 017204-1-4, 2008.
- [189] L. W. Martin, Y.-H. Chu, M.B. Holcomb, M. Huijben, P. Yu, S.-J. Han, D. Lee, S. X. Wang, R. Ramesh. "Nanoscale Control of Exchange Bias with BiFeO<sub>3</sub> Thin Films." *Nano Lett.*, vol. 8, pp. 2050-2055, 2008.
- [190] Y-H. Chu, L.W. Martin, M.B. Holcomb, M. Gajek, S.-J. Han, Q. He, N. Balke, C.-H. Yang, D. Lee, W. Hu, Q. Zhan, P.-L. Yang, A. Fraile-Rodriguez, A. Scholl, S. X. Wang and R. Ramesh. "Electric-field control of local ferromagnetism using a magnetoelectric multiferroic." *Nature Materials*, vol. 7, pp. 478, 2008.

- [191] D. Lebeugle, A. Mougin, M. Viret, D. Colson, and L. Ranno. “Electric Field Switching of the Magnetic Anisotropy of a Ferromagnetic Layer Exchange Coupled to the Multiferroic Compound  $\text{BiFeO}_3$ .” *Phys. Rev. Lett.*, vol. 103, pp. 257601, 2009.
- [192] P. Yu, J.-S. Lee, S. Okamoto, M. D. Rossell, M. Huijben, C.-H. Yang, Q. He, J. X. Zhang, S. Y. Yang, M. J. Lee, Q. M. Ramasse, R. Erni, Y.-H. Chu, D. A. Arena, C.-C. Kao, L. W. Martin, and R. Ramesh. “Interface Ferromagnetism and Orbital Reconstruction in  $\text{BiFeO}_3$ - $\text{La}_{0.7}\text{Sr}_{0.3}\text{MnO}_3$  Heterostructures.” *Phys. Rev. Lett.*, vol. 105, pp. 027201, 2010.
- [193] S.M. Wu S.A. Cybart, P. Yu, M.D. Rossell, J.X. Zhang, R. Ramesh, and R.C. Dynes. “Reversible electric control of exchange bias in a multiferroic field-effect device.” *Nature Materials*, vol. 9, pp. 756, 2010.
- [194] M. Gajek, M. Bibes, A. Barthélémy, K. Bouzouane, S. Fusil, M. Varela, J. Fontcuberta, and A. Fert. “Spin filtering through ferromagnetic  $\text{BiMnO}_3$  tunnel barriers.” *Phys. Rev. B*, vol. 72, pp. 020406-1-4, 2005.
- [195] M. Gajek, M. Bibes, S. Fusil, K. Bouzouane, J. Fontcuberta, A. Barthélémy, and A. Fert. “Tunnel junctions with multiferroic barriers.” *Nature Materials*, vol. 6, pp. 296, 2007.
- [196] E.Y. Tsymlal and H. Kohlstedt. “Tunneling Across a Ferroelectric.” *Science*, vol. 313, pp. 181-183, 2006.
- [197] V. Garcia, M. Bibes, L. Bocher, S. Valencia, F. Kronast, A. Crassous, X. Moya, S. Enouz-Vedrenne, A. Gloter, D. Imhoff, C. Deranlot, N. D. Mathur, S. Fusil, K. Bouzouane, A. Barthélémy. “Ferroelectric Control of Spin Polarization.” *Science*, vol. 327, pp. 1106, 2010.
- [198] V. Garcia, S. Fusil, K. Bouzouane, S. Enouz-Vedrenne, N.D. Mathur, A. Barthélémy, M. Bibes. “Giant tunnel electroresistance for non-destructive readout of ferroelectric states.” *Nature*, vol. 460, pp. 81, 2009.
- [199] A. Crassous, V. Garcia, K. Bouzouane, S. Fusil, A.H.G. Vlooswijk, G. Rispen, B. Noheda, M. Bibes, A. Barthélémy. “Giant tunnel electroresistance with  $\text{PbTiO}_3$  ferroelectric tunnel barriers.” *Appl. Phys. Lett.*, vol. 96, pp. 042901, 2010.
- [200] D. Pantel and M. Alexe. “Electroresistance effects in ferroelectric tunnel barriers.” *Phys. Rev. B*, vol. 82, pp. 134105, 2010.
- [201] S.H. Baek, H.W. Jang, C.M. Folkman, Y.L. Li, B. Winchester, J. X. Zhang, Q. He, Y.H. Chu, C.T. Nelson, M.S. Rzchowski, X.Q. Pan, R. Ramesh, L.Q. Chen, and C.B. Eom. “Ferroelastic switching for nanoscale non-volatile magnetoelectric devices.” *Nature Materials*, vol. 9, pp. 309, 2010.
- [202] S.Y. Yang, J. Seidel, S.J. Byrnes, P. Shafer, C.-H. Yang, M.D. Rossell, P. Yu, Y.-H. Chu, J.F. Scott, J.W. Ager, III, L.W. Martin, and R. Ramesh. “Above-bandgap voltages from ferroelectric photovoltaic devices.” *Nature Nanotechnology*, vol. 5, pp. 143, 2010.
- [203] B. Kundys, M. Viret, D. Colson and D.O. Kundys. “Light-induced size changes in  $\text{BiFeO}_3$  crystals.” *Nature Materials*, vol 9, pp. 803, 2010.
- [204] P. Rovillain, R. de Sousa, Y. Gallais, A. Sacuto, M.A. Measson, D. Colson, A. Forget, M. Bibes, A. Barthelemy, and M. Cazayous. “Electric-field control of spin waves at room temperature in multiferroic  $\text{BiFeO}_3$ .” *Nature Materials*, vol. 9, pp. 975, 2010.
- [205] R.J. Zeches, M.D. Rossell, J.X. Zhang, A.J. Hatt, Q. He, C.-H. Yang, A. Kumar, C.H. wang, A. Melville, C. Adamo, G. Sheng, Y.-H. Chu, J.F. Ihlefeld, R. Erni, C. Ederer, V. Gopalan, L.Q. Chen, D.G. Schlom, N.A. Spaldin, L.W. Martin and R. Ramesh. “A Strain-Driven Morphotropic Phase Boundary in  $\text{BiFeO}_3$ .” *Science*, vol. 326, pp. 977, 2009.

- [206] P. Zubko, S. Gariglio, M. Gabay, P. Ghosez, and J.-M. Triscone. "Interface Physics in Complex Oxide Heterostructures." *Annu. Rev. Condens. Matter Phys.*, vol. 2, pp. 141, 2011.
- [207] A. Ohtomo and H. Y. Hwang, "A high-mobility electron gas at the LaAlO<sub>3</sub>/SrTiO<sub>3</sub> heterointerface." *Nature*, vol. 427, pp 423, 2004.
- [208] N. Nakagawa, H. Y. Hwang, and D. A. Muller. "Why Some Interfaces Cannot be Sharp." *Nature Materials*, vol.5, pp. 204 2006.
- [209] S. Ishibashi and K. Terakura. "Analysis of Screening Mechanisms for Polar Discontinuity for LaAlO<sub>3</sub>/SrTiO<sub>3</sub> Thin Films Based on Ab initio Calculations." *J. Phys. Soc. Jpn.*, vol. 77, pp. 104706, 2008.
- [210] K.J. Zhou, M. Radovic, J. Schlappa, V. Strocov, R. Frison, J. Mesot, L. Patthey and T. Schmitt. "Localized and delocalized Ti 3d carriers in LaAlO<sub>3</sub>/SrTiO<sub>3</sub> superlattices revealed by resonant inelastic x-ray scattering." *Phys. Rev. Lett. B*, vol. 83, pp. 201402, 2011.
- [211] A. Ohtomo, D.A. Muller, J.L. Grazul, and H.Y. Hwang. "Artificial charge-modulation in atomic-scale perovskite titanate superlattices." *Nature*, vol. 419, pp. 378, 2002.
- [212] A.S. Kalabukhov, R. Gunnarsson, T. Claeson, and D. Winkler. "Electrical transport properties of polar heterointerface between KTaO<sub>3</sub> and SrTiO<sub>3</sub>." arXiv: 0704.1050., Apr 2007.
- [213] Y. Hotta, T. Susaki and H.Y. Hwang. "Polar discontinuity Doping of the LaVO<sub>3</sub>/SrTiO<sub>3</sub> Interface." *Phys. Rev. Lett.*, vol. 99, pp. 236805, 2007.
- [214] M.J. Calderon, J. Salafranca, and L. Brey. "Electron gas at the interface between two antiferromagnetic insulating manganites." *Phys. Rev. B*, vol. 78, pp. 024415, 2008.
- [215] Ş. Smadici, P. Abbamonte, A. Bhattacharya, X. Zhai, B. Jiang, A. Rusydi, J. N. Eckstein, S. D. Bader, and J.-M. Zuo. "Electronic Reconstruction at SrMnO<sub>3</sub>-LaMnO<sub>3</sub> Superlattice Interfaces." *Phys. Rev. Lett.*, vol. 99, pp. 196404, 2007.
- [216] A. Gozar, G. Logvenov, L. Fitting Kourkoutis, A. T. Bollinger, L. A. Giannuzzi, D. A. Muller, and I. Bozovic. "High-temperature interface superconductivity between metallic and insulating copper oxides." *Nature*, vol. 455, pp. 782-785, 2008.
- [217] J. Chakhalian, J. W. Freeland, H.-U. Habermeier, G. Cristiani, G. Khaliullin, M. van Veenendaal and B. Keimer. "Orbital Reconstruction and Covalent Bonding at an Oxide Interface." *Science*, vol. 318, pp. 1114, 2007.
- [218] E. Bousquet, M. Dawber, N. Stucki, C. Lichtensteiger, P. Hermet, S. Gariglio, J.-M. Triscone, and P. Ghosez. "Improper ferroelectricity in perovskite oxide artificial superlattices." *Nature*, vol. 452, pp. 732, 2008.
- [219] M. Dawber, N. Stucki, C. Lichtensteiger, S. Gariglio and J.-M. Triscone. "New phenomena at the interfaces of very thin ferroelectric oxides." *J. Phys. Condens. Matter*, vol. 20, pp. 264015, 2008.
- [220] M. Nakamura, D. Okuyama, J. S. Lee, T.-H. Arima, Y. Wakabayashi, R. Kumai, M. Kawasaki, and Y. Tokura. "Magnetically Tunable Metal-Insulator Superlattices." *Adv. Mater.*, vol. 22, pp. 500-504, 2010.
- [221] L. F. Kourkoutis, J. H. Song, H. Y. Hwang, and D. A. Muller. "Microscopic Origins for Stabilizing Room Temperature Ferromagnetism in Ultrathin Manganite Layers." *Proceedings of the National Academy of Sciences*, vol. 107, pp. 11682-11685, 2010.
- [222] S. Thiel, G. Hammerl, A. Schmehl, C. W. Schneider, and J. Mannhart. "Tunable Quasi-Two-Dimensional Electron Gases in Oxide Heterostructures." *Science*, vol. 313, pp. 1942-1945, 2006.

**Lithography Material References**

- [1] L. Pain, B. Icard, M. Martin, C. Constancias, S. Tedesco, P. Wiedeman, A. Farah, B. J. Kampherbeek, C. Pieczulewski, H. Kandrashov. "IMAGINE: an open consortium to boost maskless lithography take off first assessment results on MAPPER technology." *Proc. of SPIE*, vol. 7970, pp 79700Y-1, 2011.
- [2] S. J. Lin, W.C. Wang, P.S. Chen, C.Y. Liu, T.N. Lo, J.H. Chen, Faruk Krecinic, Burn J. Lin. "Characteristics Performance of Production-Worthy Multiple E-Beam Maskless Lithography." *Proc. of SPIE*, vol. 7637, pp. 763717-1, 2010.
- [3] P. Petric, C. Bevis, M. McCord, A. Carroll, A. Brodie, U. Ummethala, L. Grella, A. Cheung, R. Freed. "New advances with REBL for maskless high-throughput EBDW lithography." *Proc. of SPIE*, vol. 7970, pp. 797018-1, 2011.
- [4] X. Gu, C. Bates, Y. Cho, T. Nagai, T. Kawakami, T. Ogata, A. Arunkumar, K. Sundaresan, N. Turro, R. Bristol, P. Zimmerman, and C. G. Willson. "Photobase generator assisted pitch division." *Proceedings of SPIE*, vol. 7639, pp. 763906 (2010)
- [5] J. Hatakeyama, M. Ohashi, Y. Ohsawa, K. Katayama and Y. Kawai. "Inactivation technology for pitch doubling lithography." *J. of Photopolymer Science and Technology*, vol. 23, pp. 251, 2010.
- [6] X. Gu, Y. Cho, T. Kawakami, Y. Hagiwara, B. Rawlings, R. Mesch, T. Ogata, T. Kim, T. Seshimo, W. Wang, C.G. Willson, A.K. Sundaresan, N.J. Turro, R. Gronheid, J. Blackwell and R. Bristol. "Photobase generator enabled pitch division: a progress report." *Proc. SPIE 7972*, pp. 79720F1-13, 2011.
- [7] G. Landie, Y. Xu, S. Burns, K. Yoshimoto, M. Burkhardt, L. Zhuang, K. Petrillo, J. Meiring, D. Goldfarb, M. Glodde, A. Scaduto, M. Colburn, J. Desisto, Y. Bae, M. Reilly, C. Andes, and V. Vohra. "Fundamental investigation of negative tone development (NTD) for the 22nm node (and beyond)." *Proc. of SPIE*, vol. 7972, pp. 797206 2011.
- [8] D. Guerrero, V. Krishnamurthy, and D. M. Sullivan. "BARC surface property matching for negative-tone development of a conventional positive-tone resist." *Proc. of SPIE*, vol. 7972, pp. 79720Q, 2011.
- [9] J. Cantone, K. Petrillo, Y. Xu, G. Landie, S. Kawakami, S. Dunn, and M. Colburn. "Negative tone imaging (NTI) at the 22nm node: process and material development." *Proc. of SPIE*, vol. 7972, pp. 79720M, 2011.
- [10] S. Tarutani, S. Kamimura, K. Fujii, K. Katou, and Y. Enomoto. "High volume manufacturing capability of negative tone development process." *Proc. of SPIE*, vol. 7972, pp. 79720N, 2011.
- [11] L. van Look, J. Bekaert, V. Truffert, V. Wiaux, F. Lazzarino, M. Maenhoudt, G. Vandenberghe, M. Reybrouck, and S. Tarutani. "Comparing positive and negative tone development process for printing the metal and contact layers of 32- and 22-nm nodes." *Proc. of SPIE*, vol. 7640, pp. 764011, 2010.
- [12] J.M. Gomez, I. Y. Popova, B. Zhang, H. Kry, S. J. Holmes, S. Nakagawa, T. Murakami, Chan Sam Chang, and Cheol Kim. "Critical challenges for "non-critical" layers." *Proc. of SPIE*, vol. 7972, pp. 79722T, 2011.
- [13] E. S. Putna, T. R. Younkin, M. Chandhok, and K. Frasure. "EUV Lithography for 30nm Half Pitch and Beyond: Exploring Resolution, Sensitivity and LWR Tradeoffs." *Proc. of SPIE*, vol. 7273, pp. 72731L, 2009.
- [14] C. Koh, L. Ren, J. Georger, F. Goodwin, S. Wurm, B. Pierson, J. Park, T. Wallow, T. R. Younkin, and P. Naulleau. "Assessment of EUV resist readiness for 32nm hp manufacturing, and extendibility study of EUV ADT using state-of-the-art resist." *Proc. of SPIE*, vol. 7271, pp. 727124, 2009.

- [15] T. Itani. "Recent status and future direction of EUV resist technology." *Microelectronic Engineering*, vol. 86, pp. 207, 2009.
- [16] I. Pollentier, I. Neira, and R. Gronheid. "Assessment of Resist Outgassing related EUV optics Contamination for CAR and non-CAR material chemistries." *Proc. of SPIE*, vol. 7972, pp. 797208-1, 2011.
- [17] T. G. Oyama, T. Takahashi, A. Oshima, M. Washio, and S. Tagawa. "Extendibility of EUV resists in the exposure wavelength from 13.5 down to 3.1nm for next-generation lithography." *Proc. of SPIE*, vol. 7972, pp. 797210-1, 2011.
- [18] D. E. Noga, R. A. Lawson, C.T. Lee, L. M. Tolbert and C.L. Henderson. "Understanding Pattern Collapse in High-Resolution Lithography: Impact of Feature Width on Critical Stress." *Proc. of SPIE*, vol. 7273, pp. 727334, 2009.
- [19] H.B. Cao, P.F. Nealey and W.D. Domke. "Comparison of resist collapse properties for deep ultraviolet and 193 nm resist platforms." *J. Vac. Sci. Technol. B*, vol. 18, pp. 3303, 2000.
- [20] Y. See, J. Cha, T. Chang and M. Ree. "Glass Transition Temperature of Poly(tert-butyl methacrylate) Langmuir-Blodgett Film and Spin-Coated Film by X-ray Reflectivity and Ellipsometry." *Langmuir*, vol. 16, pp. 2351, 2000.
- [21] R.S. Tate, D.S. Fryer, S. Pasqualini, M.F. Montague, J.J. de Pablo and P.F. Nealey. "Extraordinary elevation of the glass transition temperature of thin polymer films grafted to silicon oxide substrates." *J. of Chem. Phys.*, vol. 115, pp. 9982, 2001.
- [22] S. Yamamoto, Y. Tsujii and T. Fukuda. "Glass Transition Temperatures of High-Density Poly(methyl methacrylate) Brushes." *Macromolecules*, vol. 35, pp. 6077, 2002.
- [23] A. Sundaramoorthi, T.R. Younkin, and C.L. Henderson. "Elucidating the Physiochemical and Lithographic Behavior of Ultra-Thin Photoresist Films." *Proc. of SPIE*, vol. 7273, pp. 72733V, 2009.
- [24] R. Gronheid, F.V. Roey and D.V. Steenwinckel. "Using KLUP for Understanding Trends in EUV Resist Performance." *J. Photopolym. Sci. Technol.*, vol. 21, pp. 429, 2008.
- [25] R. Gronheid, C. Fonseca, M.J. Leeson, J.R. Adams, J.R. Strahan, C.G. Willson, and B.W. Smith. "EUV Resist Requirements: Absorbance and Acid Yield." *Proc. of SPIE*, vol. 7273, pp. 727332, 2009.
- [26] K. Petrillo, G. Huang, D. Ashworth, J. Geroger, L. Ren, K.Y. Cho, W. Montgomery, and S. Wurm. "Line Width Roughness Control and Pattern Collapse Solutions for EUV Patterning." *Proc. of SPIE*, vol. 7969, pp. 796913-1, 2011.
- [27] C. Koh, H.-W. Kim, S. Kim, H.-S. Na, C.-M. Park, C. Park, and K.-Y. Cho. "LWR Improvement in EUV Resist Process." *Proc. of SPIE*, vol. 7969, pp. 796918-1, 2011
- [28] a) W. Hinsberg, F. A. Houle, M. I. Sanchez, J. A. Hoffnagle, G. M. Wallraff, D. R. Medeiros, G. M. Gallatin, and J. L. Cobb. "Extendability of Chemically amplified resists: another Brick wall?" *Proc. of SPIE*, vol. 5039, pp. 1-14, 2003.; b) W. Hinsberg, F. A. Houle, M. I. Sanchez, and G. M. Wallraff. "Chemical and physical aspects of the post exposure baking process used for positive chemically amplified resists." *IBM J. of Research and Development*, vol. 45, pp. 667-682, 2001.
- [29] C. Mark. "A simple model of line-edge roughness." *Future Fab International*, issue 34, chapter 6, July 14, 2010.

- [30] I. Blakey, L. Chen, Y. Goh, K. Lawrie, Y. Chuang, E. Piscani, P. A. Zimmerman and A.K. Whittaker. "Non-CA Resists for 193 nm Immersion Lithography: Effects of Chemical Structure on Sensitivity." *Proc. of SPIE*, vol. 7273, pp. 72733X, 2009.
- [31] K. Lee, C. Bok, J. Kim, B. Lee, J. Bang, H. Shim, S. Kim, J. Moon, D. Yim, and S.-K. Park. "Patterning process study for 30nm hole." *Proc. of SPIE*, vol. 7972, pp. 79720P, 2011.
- [32] D.N. Pugliano, P. Bolton, T. Barbieri, M. King, M. Reilly, W. Lawrence, D. Kang and G. Barclay. "Negative Tone 193 nm Photoresists." *Proc. of SPIE*, vol. 5039, pp. 698, 2003.
- [33] K. Patel, M. Lawson, P. Varanasi, D. Medeiros, G. Wallraff, P. Brock, R. DiPietro, Y. Nishimura, T. Chiba, and M. Slezak. "IBM-JSR 193nm Negative Tone Resist: Polymer Design, Material Properties, and Lithographic Performance." *Proc. of SPIE*, vol. 5376, pp. 94, 2004.
- [34] S. Tarutani, H. Tsubaki, and S. Kanna. "Development of materials and processes for double patterning toward 32- nm node 193- nm immersion lithography process." *Proc. of SPIE*, vol. 6923, pp. 69230F/1-69230F/8, 2008.
- [35] S. Tarutani, S. Kamimura, K. Fujii, K. Katou and Y. Enomoto. "High volume manufacturing capability of negative tone development process." *Proc. of SPIE*, vol. 7972, pp. 79720N/1-79720N/8, 2011.
- [36] Y. Bae, S.-H. Lee, R. Bell, L. Joesten and G. Barclay. "Developer effect on the negative tone development process under low NILS conditions." *Proc. of SPIE*, vol. 7972, pp. 797207/1-797207/10, 2011.
- [37] C. Y. Ouyang, J.K. Lee, M. Kryszak and C. K. Ober. "Patterning Conventional Photoresists in Environmentally Friendly Silicone Fluids." *Proc. of SPIE*, vol. 7972, pp. 79720O/1-79720O/6, 2011.
- [38] a) M. Trikeriotis, W. J. Bae, E. Schwartz, M. Kryszak, N. Lafferty, P. Xie, B. Smith, P. A. Zimmerman, C. K. Ober, and E. P. Giannelis. "Development of an inorganic photoresist for DUV, EUV, and electron beam imaging." *Proc. of SPIE*, vol. 7639, pp. 76390E, 2010. b) M. Kryszak, M. Trikeriotis, E. Schwartz, E. Giannelis, C. K. Ober, N. Lafferty, P. Xie, B. Smith, P. Zimmerman, and W. Montgomery. "Development of an Inorganic nano-particle photoresist for EUV, E-beam and 193nm lithography." *Proc. of SPIE*, vol. 7972, pp. 79721C, 2011.
- [39] J.W. Thackeray. "Materials challenges for sub-20nm lithography." *Proc. of SPIE*, vol. 7927, pp. 797204, 2011.
- [40] J. J. Biafore, M. D. Smith, C. A. Mack, J. W. Thackeray, R. Gronheid, S. A. Robertson, T. Graves, and D. Blankenship. "Statistical simulation of photoresists at EUV and ArF." *Proc. of SPIE*, vol. 7273, pp. 727343, 2009.
- [41] T. Kozawa and S. Tagawa. "Radiation Chemistry in Chemically Amplified Resists." *Jpn. J. Appl. Phys.*, vol. 49, pp. 030001, 2010.
- [42] (a.) Y.-J. Kwark, J. P. Bravo-Vasquez, C. K. Ober, H. B. Cao, H. Deng, R. Meagley. "Novel Silicon-containing Polymers as Photoresist Materials for EUV Lithography." *Proc. of SPIE*, vol. 5039, pp. 1204-1211, 2003. (b.) J. P. Bravo-Vasquez, Y.-J. Kwark, C. K. Ober, H. B. Cao, H. Deng, R. Meagley. "Silicon Backbone polymers as EUV Resists." *Proc. of SPIE*, vol. 5376, pp. 739-745, 2004. (c.) Y.-J. Kwark, J. P. Bravo-Vasquez, M. Chandhok, H. Cao, H. Deng, E. Gullikson, C. K. Ober. "Absorbance Measurement of Polymers at Extreme UV Wavelength: Correlation between Experimental and Theoretical Calculations." *J. Vac. Sci. Tech. B*, vol. 24, pp. 1822-26, 2006.

- [43] (a) D. van Steenwinckel, J. H. Lammers, L. H. Leunissen, and J. A. J. M. Kwinten. "Lithographic importance of acid diffusion in chemically amplified resists." *Proc. of SPIE*, vol. 5753, pp. 269-280, 2005. b) M. D. Smith, J. D. Byers, and C. A. Mack. "The lithographic impact of resist model parameters." *Proc. of SPIE*, vol. 5376, pp. 322-332, 2004.
- [44] (a) W. Hinsberg, F. A. Houle, M. I. Sanchez, J. A. Hoffnagle, G. M. Wallraff, D. R. Medeiros, G. M. Gallatin, and J. L. Cobb. "Extendability of Chemically Amplified Resists: Another Brick Wall?" *Proc. of SPIE*, vol. 5039, pp.1 – 14, 2003. b) W. Hinsberg, F. A. Houle, M. I. Sanchez, and G. M. Wallraff. "Chemical and Physical aspects of the Post exposure baking process used for positive chemically amplified resists." *IBM J. of Research and Development*, vol.45, pp 667-682, 2001.
- [45] J. W. Thackeray, M. Wagner, S. J. Hang and J. Biafore. "Understanding the Role of Acid vs. Electron Blur in EUV Resist Materials." *J. Photopol. Sci. Tech*, vol. 23, pp. 631-638, 2010.
- [46] a.) S. A. George, P. P. Naulleau, S. Rekawa, E. Gullikson, and C. D. Kemp. "Estimating the out-of-band radiation flare levels for extreme ultraviolet lithography." *J. Micro/Nanolith. MEMS MOEMS*, vol. 8, pp. 041502, 2009. (b.) G. F. Lorusso, F. Van Roey, E. Hendrickx, G. Fenger, M. Lam, C. Zuniga, M. Habib, H. Diab, and J. Word. "Flare in extreme ultraviolet lithography: metrology, out-of-band radiation, fractal point-spread function, and flare map calibration." *J. Micro/Nanolith. MEMS MOEMS*, vol. 8, pp. 041505, 2009.
- [47] J. M. Roberts, R. L. Bristol, T. R. Younkin, T. H. Fedynyshyn, D. K. Astolfi, and A. Cabral. "Sensitivity of EUV resists to out-of-band radiation." *Proc. of SPIE*, vol. 7273, pp. 72731W, 2009.
- [48] C. Bencher, H. Dai, L. Miao, Y. Chen, P. Xu, Y. Chen, S., J. Sweis, V. Wiaux, J. Hermans, L.W. Chang, X. Bao, H. Yi, and H.S. P. Wong. "Mandrel-based patterning: density multiplication techniques for 15nm nodes." *Proc. of SPIE*, vol. 7973, pp. 79730, 2011.
- [49] I. Pollentier, A.-M. Goethals, R. Gronheid, J. Steinhoff, and J. Van Dijk. "Characterization of EUV optics contamination due to photoresist related outgassing." *Proc. of SPIE*, vol. 7636, pp. 76361W, 2010.
- [50] C. Koh, J. Georger, L. Ren, G. Huang, F. Goodwin, S. Wurm, D. Ashworth, W. Montgomery, B. Pierson, J.-O. Park, and P. Naulleau. "Characterization of promising resist platforms for sub-30-nm HP manufacturability and EUV CAR extendibility study." *Proc. of SPIE*, vol. 7636, pp. 763604, 2010.
- [51] V. Auzelyte, C. Dais, P. Farquet, D. Grützmacher, L. J. Heyderman, F. Luo, S. Olliges, C. Padeste, P. K. Sahoo, T. Thomson, A. Turchanin, C. David, and H. H. Solak. "Extreme ultraviolet interference lithography at the Paul Scherrer Institut." *J. Micro/Nanolith. MEMS MOEMS*, vol. 8, pp. 021204, 2009.
- [52] H. H. Solak, D. He, W. Li, and F. Cerrina. "Nanolithography using extreme ultraviolet lithography interferometry: 19 nm lines and spaces." *J. Vac. Sci. Technol. B*, vol. 17, pp. 3052–3057, 1999.
- [53] H. H. Solak and Y. Ekinici. "Bit-array patterns with density over 1 Tbit/ in.<sup>2</sup> fabricated by extreme ultraviolet interference lithography." *J. Vac. Sci. Technol. B*, vol. 25, pp. 2123–2126, 2007.
- [54] H. H. Solak, I. Y. Ekinc, P. S. Käser, and S. Park. "Photon-beam lithography reaches 12.5 nm half-pitch resolution." *J. Vac. Sci. Technol. B*, vol. 25, pp. 91–95, 2007.
- [55] J. Stowers and D.A. Keszler. "High resolution, high sensitivity inorganic resists." *Microelectronic Engineering*, vol. 86, pp. 730-733, 2009.

- [56] J. K. Stowers, A. Telecky, M. Kocsis, B. L. Clark, D. A. Keszler, A. Grenville, C. N. Anderson and P. P. Naulleau. "Directly patterned inorganic hardmask for EUV lithography." *Proc. of SPIE*, vol. 7969, pp. 7969151, 2011.
- [57] L. Merhari, K.E. Gonsalves, Y. Hu, W. He, W.-S. Huang, M. Angelopoulos, W.H. Bruenger, C. Dzionk, and M. Torkler. "Nanocomposite resist systems for next generation lithography." *Microelectronic Engineering*, vol. 63, pp. 391, 2002.
- [58] R. Gronheid, H. H. Solak, Y. Ekinici, A. Jouve, and F. V. Roey. "Characterization of extreme ultraviolet resists with interference lithography." *Microelectronic Engineering*, vol. 83, pp. 1103, 2006.
- [59] J.R. Strahan, J.R. Adams, W. Jen, A. Vanleenhove, C.C. Neikirk, T. Rochelle, R. Gronheid, C.G. Willson. "Fluorinated Polymethacrylates as Highly Sensitive Non-chemically Amplified e-beam Resists." *Proc. of SPIE*, vol. 7273, pp. 72733G, 2009.
- [60] A.K. Whittaker, I. Blakey, J. Blinco, K.S. Jack, K. Lawrie, H. Liu, A. Yu, M. Leeson, W. Yeuh, T. Younkin. "Development of Polymers for Non-CAR Resists for EUV Lithography." *Proc. of SPIE*, vol. 7273, pp. 727321, 2009.
- [61] I. Blakey, L. Chen, Y. Goh, K. Lawrie, Y. Chuang, E. Piscani, P.A. Zimmerman and A.K. Whittaker. "Non-CA Resists for 193 nm Immersion Lithography: Effects of Chemical Structure on Sensitivity." *Proc. of SPIE*, vol. 7273, pp. 72733X, 2009.
- [62] A. Yu, H. Liu, J.P. Blinco, K.S. Jack, M. Leeson, T.R. Younkin, A.K. Whittaker, I. Blakey. "Patterning of Tailored Polycarbonate Based Non-Chemically Amplified Resists Using Extreme Ultraviolet Lithography." *Macromolecular Rapid Communications*, vol. 31, pp. 1449-1455, 2010.
- [63] I. Blakey, A. Yu, J. Blinco, K.S. Jack, H. Liu, M. Leeson, Y. Wang, T. Younkin, A.K. Whittaker, and B.M. La Fontaine. "Polycarbonate based non-chemically amplified photoresists for extreme ultraviolet lithography." *Proc. of SPIE*, vol. 7636, pp. 763635/1-8, 2010.
- [64] P.P. Naulleau, D. Niakoula, and G. Zhang. "System-level line-edge roughness limits in extreme ultraviolet lithography." *J. of Vac. Sci. & Tech. B*, vol. 26, pp. 1289-1293, 2008.
- [65] K. J. Lawrie, I. Blakey, J. P. Blinco, H. H. Cheng, R. Gronheid, K. S. Jack, I. Pollentier, M. J. Leeson, T. R. Younkin and A. K. Whittaker. "Chain scission resists for extreme ultraviolet lithography based on high performance polysulfone-containing polymers." *J. Mater. Chem.*, vol. 21, pp. 5629-5637, 2011.
- [66] I. Pollentier, I. Neira, R. Gronheid. "Assessment of resist outgassing related EUV optics contamination for CAR and non-CAR material chemistries." *Proc. of SPIE*, vol. 7972, pp. 797208/1-12, 2011.
- [67] K. Lawrie, I. Blakey, J. Blinco, R. Gronheid, K. Jack, I. Pollentier, M. Leeson, T. Younkin, and A. Whittaker. "Poly(olefin sulfone)s – a materials platform for studying resist derived contamination." EUVL Symposium in Kobe, Japan, 2010.
- [68] C.C. Liu, E. Han, M. S. Onses, C. J. Thode, S. Ji, P. Gopalan, and P. F. Nealey. "Fabrication of Lithographically Defined Chemically Patterned Polymer Brushes and Mats." *Macromolecules*, vol. 44, pp. 1876–1885, 2011.
- [69] R.A. Farrell, T.G. Fitzgerald, D. Borah, J.D. Holmes, and M.A. Morris. "Chemical Interactions and Their Role in the Microphase Separation of Block Copolymer Thin Films." *J. Mol. Sci.*, vol. 10, pp. 3671-3712, 2009.

[70] C. Bencher, J. Smith, L. Miao, C. Cai, Y. Chen, J. Y. Cheng, D. P. Sanders, M. Tjio, H. D. Truong, S. Holmes, and W. D. Hinsberg. "Self-assembly patterning for sub-15nm half-pitch: a transition from lab to fab." *Proc. of SPIE* vol. 7970, pp. 79700F, 2011.

[71] C. Tang, E. M. Lennon, G. H. Fredrickson, E. J. Kramer, and C. J. Hawker. "Evolution of Block Copolymer Lithography to Highly Ordered Square Arrays." *Science*, vol. 322, pp. 429-432, 2008. [72] M. P. Stoykovich, M. Müller, S. O. Kim, H. H. Solak, E. W. Edwards, J. J. de Pablo, and P.F. Nealey. "Directed Assembly of Block Copolymer Blends into Nonregular Device-Oriented Structures." *Science*, vol. 308, pp 1442-1446, 2005.

[72] M.P. Stoykovick, K.C. Daoulas, M. Müller, H. Kang, J.J. de Pablo, and P.F. Nealey. "Remediation of Line Edge Roughness in Chemical Nanopatterns by the Directed Assembly of Overlying Block Copolymer Films." *Macromolecules* 43 (5), pp 2334–2342, 2010.

[73] S.-M. Park, O.-H. Park, J.Y. Cheng, C.T. Rettner, and H.-C. Kim. "Patterning sub-10 nm line patterns from a block copolymer hybrid." *Nanotechnology*, vol. 19, pp. 455304, 2008.

[74] V.R. Tirumala, V. Daga, A.W. Bosse, A. Romang, J. Ilavsky, E.K. Lin and J.J. Watkins. "Well-Ordered Polymer Melts with 5 nm Lamellar Domains from Blends of a Disordered Block Copolymer and a Selectively Associating Homopolymer of Low or High Molar Mass." *Macromolecules*, vol. 41, pp. 7978, 2008.

[75] C.B. Tang, E.M. Lennon, G.H. Fredrickson, E.J. Kramer and C.J. Hawker. "Evolution of Block Copolymer Lithography to Highly Ordered Square Arrays", *Science*, vol. 322, pp. 429, 2008.

[76] J.K. Bosworth, M.Y. Paik, R. Ruiz, E.L. Schwartz, J.Q. Huang, A.W. Ko, D.-M. Smilgies, C.T. Black and C.K. Ober, "Control of Self Assembly of Lithographically-Patternable Block Copolymer Films", *ACS Nano*, vol. 2, pp. 1396-1402, 2008.

[77] E.W. Edwards, M.F. Montague, H.H. Solak, C.J. Hawker and P.F. Nealey. "Precise control over molecular dimensions of block-copolymer domains using the interfacial energy of chemically nanopatterned substrates." *Advanced Materials*, vol. 16, pp. 1315, 2004.

[78] X. Zhang, K.D. Harris, N.L.Y. Wu, J.N. Murphy, J.M. Buriak. "Fast Assembly of Block Copolymer Nanostructures through Microwave Annealing." *ACS Nano*, vol. 4, 7021-7029, 2010.

### **Front End Process and Processes' Integration Devices, and Structures Materials Challenges and Options References**

[1] R. W. Keyes. "The effect of randomness in the distribution of impurity atoms on FET thresholds." *Appl. Phys.*, vol. 8, pp. 251, 1975.

[2] D.J. Frank, Y. Taur, M. Jeong, and H.-S.P. Wong. "Monte Carlo Modeling of Threshold Variation due to Dopant Fluctuations," in IEEE Symposium on VLSI Technology Technical Digest, 1999, pp. 169-170.

[3] T. Mizuno, J. Okumura, and A. Toriumi. "Experimental study of threshold voltage fluctuation due to statistical variation of channel dopant number in MOSFET's." *IEEE Trans. Electron Devices*, vol. 41, pp. 2216, 1994.

[4] K. Takeuchi, T. Fukai, T. Tsunomura, A. T. Putra, A. Nishida, S. Kamohara, T. Hiramoto. "Understanding Random Threshold Voltage Fluctuation by Comparing Multiple Fabs and Technologies," in Proceedings of the IEEE IEDM, 2007, pp. 467.

- [5] K. J. Kuhn. "Reducing Variation in Advanced Logic Technologies: Approaches to Process and Design for Manufacturability of Nanoscale CMOS," in Proceedings of the IEEE IEDM, 2007, pp. 471.
- [6] S.R. Schofield, N.J. Curson, M.Y. Simmons, F.J. Ruess, T. Hallam, L. Oberbeck and R.G. Clark. "Atomically precise placement of single dopants in silicon." *Phys. Rev. Lett.*, vol. 91, pp.136104, 2003.
- [7] T. Shinada, S. Okamoto, T. Kobayashi and I. Ohdomari. "Enhancing semiconductor device performance using ordered dopant arrays." *Nature*, vol. 437, pp. 1128, 2005.
- [8] T. Shinada, M. Hori, Y. Ono, K. Taira, A. Komatsubara, T. Tanii, T. Endoh, I. Ohdomari. "Performance evaluation of MOSFETs with discrete dopant distribution by one-by-one doping method." in Proceedings of the IEEE IEDM, 2010, pp. 592.
- [9] F.J. Rueß, L. Oberbeck, M.Y. Simmons, K.E.J. Goh, A.R. Hamilton, T. Hallam, N.J. Curson and R.G. Clark. "Towards atomic-scale device fabrication in silicon using scanning probe microscopy." *Nano Lett.*, vol. 4, pp. 1969, 2004.
- [10] F.J. Rueß, W. Pok, T. C. G. Reusch, M. J. Butcher, K.E. J. Goh, G. Scappucci, A. R. Hamilton and M. Y. Simmons. "Realization of Atomically Controlled Dopant Devices in Silicon." *Small*, vol. 3, pp. 563, 2007.
- [11] J.L. O'Brien, S.R. Schofield, M.Y. Simmons, R.G. Clark, A.S. Dzurak, N.J. Curson, B.E. Kane, N.S. McAlpine, M.E. Hawley and G.W. Brown. "Towards the fabrication of phosphorus qubits for a silicon quantum computer." *Phys. Rev. B*, vol. 64, pp. 161401, 2001.
- [12] M. Y. Simmons, S. R. Schofield, J. L. O'Brien, N. J. Curson, L. Oberbeck, T. Hallam and R. G. Clark. "The atomic scale fabrication of a solid-state silicon based quantum computer." *Surface Science*, vol. 532, pp. 1209, 2003.
- [13] R.G. Clark, R. Brenner, T.M. Buehler, V. Chan, N.J. Curson, A.S. Dzurak, E. Gauja, H.S. Goan, A.D. Greentree, T. Hallam, A.R. Hamilton, L.C.L. Hollenberg, D.N. Jamieson, J.C. McCallum, G.J. Milburn, J.L. O'Brien, L. Oberbeck, C.I. Pakes, S.D. Praver, D.J. Reilly, F.J. Ruess, S.R. Schofield, M.Y. Simmons, F.E. Stanley, R.P. Starrett, C. Wellard and C. Yang. "Progress in silicon based quantum computing." *Phil. Trans. Royal Soc.*, vol. 361, pp. 1451, 2003.
- [14] P. M. Koenraad and M. E. Flatté. "Single dopants in semiconductors." *Nature Materials*, vol. 10, pp. 91, 2011.
- [15] T. Matsukawa, T. Fukai, S. Suzuki, K. Hara, M. Koh, I. Ohdomari. "Development of single-ion implantation - Controllability of implanted ion number." *Appl. Surf. Sci.*, vol.117, pp. 677, 1997.
- [16] Persaud, S.J. Park, J.A. Liddle, T. Schenkel, J. Bokor, and I. W. Rangelow. "Integration of Scanning Probes and Ion Beams." *Nano Lett.*, vol. 5, pp. 1087, 2005.
- [17] D.N. Jamieson, C. Yang, T. Hopf, S. M. Hearne, C.I. Pakes, S. Praver, M. Mitic, E. Gauja, S.E. Andresen, F.E. Hudson, A.S. Dzurak, and R.G. Clark. "Controlled shallow single-ion implantation in silicon using an active substrate for sub-20-keV ions." *Appl. Phys. Lett.*, vol. 86, pp. 202101, 2005.
- [18] J. Meijer, S. Pezzagna, T. Vogel, B. Burchard, H. H. Bukow, I. W. Rangelow, Y. Sarov, H. Wigners, I. Pluemel, F. Jelezko, J. Wrachtrup, F. Schmidt-Kaler, W. Schnitzler, K. Singer. "Towards the implanting of ions and positioning of nanoparticles with nm spatial resolution." *Appl. Phys. A*, vol. 91, pp. 567, 2008.
- [19] E. Bielejec, J. A. Seamons and M. S. Carroll. "Single ion implantation for single donor devices using Geiger mode detectors." *Nanotechnology*, vol. 21, pp. 085201, 2010.

- [20] M. Hori, T. Shinada, K. Taira, A. Komatsubara, Y. Ono, T. Tanii, T. Endoh, I. Ohdomari. "Enhancing Single-Ion Detection Efficiency by Applying Substrate Bias Voltage for Deterministic Single-Ion Doping." *Appl. Phys. Express*, vol.4, pp. 046501, 2011.
- [21] D. J. C. Herr. "Directed block copolymer self-assembly for nanoelectronics fabrication." *Journal of Materials Research*, vol. 26, pp. 122-139, 2011.
- [22] D. J. C. Herr. "Emerging Patterning Materials Options for Dimensional and Functional Scaling." SPIE Panel on Nanotechnology in Microlithography, pp. 8, 2009.
- [23] J. K. Bosworth, M. Y. Piak, R. Ruiz, E. L. Schwartz, J. Q. Huang, A. K. Ko, D.-M. Smilgies, C. T. Black, C. K. Ober. "Control of Self-Assembly of Lithographically Patternable Block Copolymer Films." *ACS Nano*, vol.2, pp. 1396, 2008.
- [24] J.C. Ho, R. Yerushalmi, Z.A. Jacobson, Z. Fan, R.L. Alley, and A. Javey. "Controlled nanoscale doping of semiconductors via molecular monolayers." *Nature Materials*, vol. 7, pp. 62, 2008.
- [25] A. Fuhrer, M. Fuechsle, T.C.G. Ruesch and M.Y. Simmons. "In-plane gate P:Si donor quantum dot", *Nano Lett.*, vol. 9, pp. 707, 2009.
- [26] M.Y. Simmons, F.J. Ruess, K.E.J. Goh, W. Pok, T. Hallam, M.J. Butcher, T.C.G. Reusch, G. Scappucci, A.R. Hamilton, L. Oberbeck. "Atomic-scale silicon device fabrication." *Intl. J. of Nanotechnology*, vol. 5, pp. 352-369, 2008.
- [27] G Scappucci, G Capellini, B.Johnson, W.M. Klesse, J.A. Miwa and M Y Simmons. "A Complete Fabrication Route for Atomic-Scale, Donor-Based Devices in Single-Crystal Germanium." *Nano Lett.*, vol. 11, pp. 2272-2279, 2011.
- [28] M. Fuechsle, S. Mahapatra, F. A. Zwanenburg, M. Friesen, M. A. Eriksson, M. Y. Simmons. "Spectroscopy of few-electron single-crystal silicon quantum dots." *Nature Nanotechnology*, vol. 5, pp. 502, 2010.
- [29] Y.-J. Lee, Y.-L. Lu, F.-K. Hsueh, K.-C. Huang, C.-C. Wan, T.-Y. Cheng, M.-H. Han, J. M. Kowalski, J. E. Kowalski, D. Heh, H.-T. Chuang, Y. Li, T.-S. Chao, C.-Y. Wu and F.-L. Yang. "3D 65nm CMOS with 320°C Microwave Dopant Activation," in Proceedings of the IEEE IEDM, 2009, pp. 31.
- [30] F.-K. Hsueh, Y.-J. Lee, K.-L. Lin, M. I. Current, C.-Y. Wu, T.-S. Chao. "Amorphous-Layer Regrowth and Activation of P and As Implanted Si by Low-Temperature Microwave Annealing." *IEEE Trans. Electron Devices*, vol. 58, pp. 2088-2093, 2011.
- [31] S. McKibbin, W.R. Clarke, A. Fuhrer, T.C.G. Ruesch and M.Y. Simmons. "Investigating the regrowth surface of Si:P delta-layers toward vertically stacked three dimensional devices." *Appl. Phys. Lett.*, vol. 95, pp. 233111, 2009.
- [32] K. Inoue, F. Yano, A. Nishida, H. Takamizawa, T. Tsunomura, Y. Nagai and M. Hasegawa. "Dopant distributions in n-MOSFET structure observed by atom probe tomography." *Ultramicroscopy*, vol.109, pp. 1479, 2009.
- [33] L. Zhang, K. Hara, A. Kinoshita, T. Hashimoto, Y. Hayase, M. Kurihara, D. Hagishima, T. Ishikawa, S. Takeno. "Direct Visualization of Anomalous-Phosphorus Diffusion in Failure-Bit Gates of SRAM-Load pMOSFETs with High-Resolution Scanning Spreading Resistance Microscopy." in Proceedings of the IEEE IEDM, 2010, pp. 804.

- [34] M. Ligowski, D. Moraru, M. Anwar, T. Mizuno, R. Jablonski, M. Tabe. "Observation of individual dopants in a thin silicon layer by low temperature Kelvin Probe Force Microscope." *Appl. Phys. Lett.*, vol.93, pp. 142101, 2008.
- [35] G. Roy, A. R. Brown, F. Adamu-Lema, S. Roy and A. Asenov. "Simulation Study of Individual and Combined Sources of Intrinsic Parameter Fluctuations in Conventional Nano-MOSFETs." *IEEE Trans Electron Devices*, vol. 52, pp. 3063-3070, 2006.
- [36] N. Sano, K. Matsuzawa, M. Mukai, and N. Nakayama. "On discrete random dopant modelling in drift-diffusion simulations: Physical meaning of 'atomistic' dopants." *Microelectron. Reliab.*, vol. 42, pp. 189, 2002.
- [37] C. Alexander, G. Roy, A. Asenov. "Random dopant induced drain current variation in nano-MOSFETs: A tree dimensional self-consistent Monte Carlo study using 'ab-initio' ionized impurity scattering." *IEEE Trans. Electron Dev.*, vol. 55, pp 3251, 2008.
- [38] N. Seoane A Martinez, A.R. Brown, J.R. Barker, and A. Asenov. "Current Variability in Si Nanowire MOSFETs Due to Random Dopants in the Source/Drain Regions: A Fully 3-D NEGF Simulation Study." *IEEE Trans. on Electron Dev.*, vol. 56, pp. 1388, 2009.
- [39] R. Rahman, S.H. Park, G. Klimeck and L.C.L. Hollenberg. "Stark tuning of the charge states of a two-donor molecule in silicon." *Nanotechnology*, vol. 22, pp. 225202, 2011.
- [40] M. Fuechsle, S. Mahapatra, F. A. Zwanenburg, M. Friesen, M. A. Eriksson and M. Y. Simmons. "Spectroscopy of few-electron single-crystal silicon quantum dots." *Nature Nanotechnology*, vol. 5, pp. 502, 2010.
- [41] H. SELLIER, G. P. LANSBERGEN, J. CARO, S. ROGGE, N. COLLAERT, I. FERAIN, M. JURCZAK AND S. BIESEMANS. "TRANSPORT SPECTROSCOPY OF A SINGLE DOPANT IN A GATED SILICON NANOWIRE." *PHYS. REV. LETT.*, VOL. 97, PP. 206805, 2006.
- [42] Y. Ono, K. Nishiguchi, A. Fujiwara, and H. Yamaguchi, H. Inokawa, Y. Takahashi. "Conductance modulation by individual acceptors in Si nanoscale field-effect transistors." *Appl. Phys. Lett.*, vol. 90, pp. 102106, 2007.
- [43] D. Moraru, Y. Ono, H. Inokawa and M. Tabe. "Quantized electron transfer through random multiple tunnel junctions in phosphorous-doped silicon nanowires." *Phys. Rev. B*, vol.76, pp. 075332, 2007.
- [44] G. P. Lansbergen, R. Rahman, C. J. Wellard, I. Woo, J. Caro, N. Collaert, S. Biesemans, G. Klimeck, L. C. L. Hollenberg and S. Rogge. "Gate-induced quantum-confinement transition of a single dopant atom in a silicon FinFET." *Nature Physics*, vol. 4, pp. 656, 2008.
- [45] E. Prati, R. Latempa and M. Fanciulli. "Microwave-assisted transport in a single-donor silicon quantum dot." *Phys. Rev. B*, vol. 80, pp. 165331, 2009.
- [46] M. Pierre, R. Wacquez, X. Jehl, M. Sanquer, M. Vinet and O. Cueto. "Single-donor ionization energies in a nanoscale CMOS channel." *Nature Nanotechnology*, vol. 5, pp. 133, 2010.
- [47] M. Tabe, D. Morau, M. Ligowski, M. Anwar, R. Jablonski, Y. Ono and T. Mizuno. "Single-Electron Transport through Single Dopants in a Dopant-Rich Environment." *Phys. Rev. Lett.*, vol.105, pp. 016803, 2010.
- [48] E. Hamid, D. Moraru, J. C. Tarido, S. Miki, T. Mizuno and M. Tabe. "Single-electron transfer between two donors in nanoscale thin silicon-on-insulator field-effect transistors." *Appl. Phys. Lett.*, vol. 97, pp. 262101, 2010.
- [49] B.E. Kane. "A silicon-based nuclear spin quantum computer." *Nature*, vol. 393, pp. 133, 1998.

- [50] Morello, J.J. Pla, F.A. Zwanenburg, K. W. Chan, K. Y. Tan, H. Huebl, M. Mottonen, Christopher D. Nugroho, C. Yang, J. A. van Donkelaar, A.D. C. Alves, D. N. Jamieson, C. C. Escott, L.C. L. Hollenberg, R. G. Clark and A.S. Dzurak. "Single-shot readout of an electron spin in silicon." *Nature*, vol. 467, pp. 687, 2010.
- [51] F. Jelezko, T. Gaebel, I. Popa, M. Domhan, A. Gruber, and J. Wrachtrup. "Observation of Coherent Oscillation of a Single Nuclear Spin and Realization of a Two-Qubit Conditional Quantum Gate." *Phys. Rev. Lett.*, vol. 93, pp. 130501, 2004.
- [52] G. D. Fuchs, V. V. Dobrovitski, D. M. Toyli, F. J. Heremans, D. D. Awschalom. "Gigahertz Dynamics of a Strongly Driven Single Quantum Spin." *Science*, vol.326, pp.1520, 2009.
- [53] S. Auvray, V. Derycke, M. Goffman, A. Filoramo, O. Jost, and J.-P. Bourgoin. "Chemical Optimization of Self-Assembled Carbon Nanotube Transistors." *Nano Lett.*, vol. 5, pp. 451-455, 2005.
- [54] C. Klinke, J.B. Hannon, A. Afzali, P. Avouris. "Field-Effect Transistors Assembled From Functionalized Carbon Nanotubes." *Nano Lett.*, vol. 6, pp. 906-910, 2006.; and G.S. Tulevski, J. Hannon, A. Afzali, Z. Chen, P. Avouris, and C.R. Kagan. "Chemically Assisted Directed Assembly of Carbon Nanotubes for the Fabrication of Large-Scale Device Arrays." *J. Am. Chem. Soc.*, vol. 129, pp. 11964-11968, 2007.
- [55] N. Koch, A. Kahn, J. Ghijsen, J.-J. Pireaux, J. Schwartz, R.L. Johnson, A. Elschner. "Conjugated organic molecules on metal versus polymer electrodes: demonstration of a key energy level alignment mechanism." *Appl. Phys. Lett.*, vol. 82, pp 70, 2003.
- [56] P.G. Piva, G.A. DiLabio, J.L.Pitters, J. Zikovski, M. Rezeq, S. Dogel, W.A. Hofer, and R.A. Wolkow. "Field regulation of single-molecule conductivity by a charged surface atom." *Nature*, vol. 435, pp. 658-661, 2005.

### **Interconnect Material References**

- [1] Y. Au, Y. Lin, and R. Gordon. "Filling Narrow Trenches by Iodine-Catalyzed CVD of Copper and Manganese on Manganese Nitride Barrier/Adhesion Layers." *J. Electrochem. Soc.*, vol. 158, pp. D248, 2011.
- [2] A. Krishnamoorthy, K. Chanda, S.P. Murarka, G. Ramanath, and J.G. Ryan. "Self-assembled near-zero-thickness molecular layers as diffusion barriers for Cu metallization." *Appl. Phys. Lett.*, vol. 78, pp. 2467-69, 2001.
- [3] G. Ramanath, G. Cui, P.G. Ganesan, X. Guo, A.V. Ellis, M. Stukowski, P. Doppelt, M. Lane. "Self-assembled subnanolayers as interfacial adhesion enhancers and diffusion barriers for integrated circuits." *Appl. Phys. Lett.*, vol 83, pp. 383-385, 2003.
- [4] N. Mikami, N. Hata, T. Kikkawa, and H. Machida. "Robust self-assembled monolayer as diffusion barrier for copper metallization." *Appl. Phys. Lett.*, vol. 83, pp. 5181-83, 2003.
- [5] P. Loscutoff, S. Clendenning, and S. Bent. "Fabrication of Organic Thin Films for Copper Diffusion Barrier Layers using Molecular Layer Deposition," in *MRS Symp. Proc.*, 2010, vol. 1249, pp. F02.
- [6] S. Chen, L. Brown, M. Levendorf, W. Cai, S. Ju, J. Edgeworth, X. Li, C. Magnuson, A. Velamakanni, R. Piner, J. Kang, and J. Park. "Oxidation Resistance of Graphene-Coated Cu and Cu/Ni alloy." *ACS Nano*, vol. 5, pp. 1321, 2011.
- [7] C. Berger, Y. Yi, Z.L. Wang, and W.A. de Heer. "Multiwalled carbon nanotubes are ballistic conductors at room temperature." *Appl. Phys. A*, vol. 74, pp. 363-365, 2002.

- [8] M. Zamkov, A.S. Alnaser, B. Shan, Z. Chang, and P. Richard. "Probing the intrinsic conductivity of multiwalled carbon nanotubes." *Appl. Phys. Lett.*, vol. 89, pp. 093111, 2006.
- [9] M.C. Strus, A.N. Chiaramonti, Y.L. Kim, Y.J. Jung, and R.R. Keller, "Accelerated reliability testing of highly aligned single-walled carbon nanotube networks subjected to DC electrical stressing." *Nanotechnology*, vol. 22, pp 265713, 2011.
- [10] A. Javi and H. Dai. "Regular Arrays of 2 nm Metal Nanoparticles for Deterministic Synthesis of Nanomaterials." *J.I of the Am. Chem. Soc.*, vol. 127, pp. 11942-11943, 2005.
- [11] A. Ural, Y. Li, and H. Dai. "Electric-field-aligned growth of single-walled carbon nanotubes on surfaces." *Appl. Phys. Lett.*, vol. 81, pp. 3464, 2002.
- [12] H. Ago, N. Ishigami, K. Imamoto, T. Suzuki, K. Ikeda, M. Tsuji, T. Ikuta, and K. Takahashi. "Horizontally-aligned single-walled carbon nanotubes on sapphire." *J. Nanosci. Nanotechnol.*, vol. 8, pp. 6165-6169, 2008.
- [13] N. Patil, A. Lin, E.R. Myers, H.-S.P. Wong, S. Mitra. "Integrated wafer-scale growth and transfer of directional Carbon Nanotubes and misaligned-Carbon-Nanotube-immune logic structures," in Proc. VLSI Technology Symposium, 2008, pp. 205-206.
- [14] C. M. Orofeo, H. Ago, N. Yoshihara, and M. Tsuji. "Top-down approach to align single-walled carbon nanotubes on silicon substrate." *Appl. Phys. Lett.*, vol. 94, pp. 053113, 2009.
- [15] N. Wang, Z. K. Tang, G. D. Li and J. S. Chen. "Single-walled 4 Å carbon nanotube arrays." *Nature*, vol. 408, pp. 50, 2000.
- [16] Y. Yamazaki, N. Sakuma, M. Katagiri, M. Suzuki, T. Sakai, S. Sato, M. Nihei, and Y. Awano. "High-Quality Carbon Nanotube Growth at Low Temperature by Pulse-Excited Remote Plasma Chemical Vapor Deposition." *Applied Physics Express*, vol. 1, pp. 034004, 2008
- [17] Y. Yamazaki, M. Katagiri, N. Sakuma, M. Suzuki, S. Sato, M. Nihei, M. Wada, N. Matsunaga, T. Sakai, and Y. Awano. "Synthesis of a closely packed carbon nanotube forest by a multi-step growth method using plasma-based chemical vapor deposition." *Applied Physics Express*, vol. 3 pp. 055002, 2010
- [18] G. Zhong, T. Iwasaki, K. Honda, Y. Furukawa, I. Ohdomari and H. Kawarada. "Low Temperature Synthesis of Extremely Dense and Vertically Aligned Single-Walled Carbon Nanotubes." *Jpn. Journ. Appl. Phys.*, vol. 44, pp. 1558-1561, 2005.
- [19] D. Yokoyama, T. Iwasaki, T. Yoshida, H. Kawarada. "Low temperature grown carbon nanotube interconnects using inner shells by chemical mechanical polishing." *Appl. Phys. Lett.*, vol. 91, pp. 263101, 2007.
- [20] M. Katagiri, N. Sakuma, M. Suzuki, T. Sakai, S. Sato, T. Hyakushima, M. Nihei, Y. Awano. "Carbon Nanotube Vias Fabricated by Remote Plasma-Enhanced Chemical Vapor Deposition." *Jpn. Journ. Appl. Phys.*, vol. 4, pp. 2024, 2008.
- [21] A. Naeemi, R. Servari, J. D. Meindl. "Performance Modeling and Optimization for Single- and Multi-Wall Carbon Nanotube Interconnects," in *Proceedings of the 44th annual conference on Design automation*, 2007, pp. 568.
- [22] A. Naeemi, J. D. Mendl. "Compact physical models for multiwall carbon-nanotube interconnects." *IEEE Electron Dev. Lett.*, vol. 27, pp. 338-340, 2006.
- [23] H. Li, N. Svrivastava, J.-F. Mao, W.-Y. Yin, K. Banerjee. "Carbon Nanotube Vias: A Reality Check," in *Proceeding of the IEEE IEDM*, 2007, pp. 207.

- [24] N. Srivastava, R. V. Joshi, and K. Banarjee. "Carbon Nanotube Interconnects: Implications for Performance, Power Dissipation and Thermal Management," in *Proceeding of the IEEE IEDM*, 2005, pp. 249-252.
- [25] G. F. Close, and H.-S.P. Wong. "Fabrication and Characterization of Carbon Nanotube Interconnects," In *Proceedings of the IEEE IEDM*, 2007, pp. 203.
- [26] M.S. Dresselhaus, G. Dresselhaus, and P. Avouris. *Carbon Nanotubes: Synthesis, Structure, Properties, and Applications*. Berlin, Germany, Springer-Verlag, 2001
- [27] A. Javey, J. Guo, M. Paulson, Q. Wang, D. Mann, M. Lundstrom, H. Dai. "High-Field Quasiballistic Transport in Short Carbon Nanotubes." *Phys. Rev. Lett.*, vol. 92, pp. 106804, 2004.
- [28] O. Hjortstam, P. Isberg, S. Söderholm, and H. Dai. "Can we achieve ultra-low resistivity in carbon nanotube-based metal composites?" *Appl. Phys. A*, vol. 78, pp. 1175, 2004.
- [29] J.-Y. Park, S. Rosenblatt, Y. Yaish, V. Sazonova, H. Üstünel, S. Braig, T.A. Arias, P.W. Brouwer, P.L. McEuen. "Electron-Phonon Scattering in Metallic Single-Walled Carbon Nanotubes." *Nano Lett.*, vol. 4, pp. 517, 2004.
- [30] J. Jiang, R. Saito, G.G. Samsonidze, S. G. Chou, A. Jorio, G. Dresselhaus, M. Dresselhaus. "Electron-phonon matrix elements in single-wall carbon nanotubes." *Phys. Rev. B*, vol. 72, pp. 235408, 2005.
- [31] A. Kawabata, S. Sato, T. Nozue, T. Hyakushima, M. Norimatsu, M. Mishima, T. Murakami, D. Kondo, K. Asano, M. Ohfuti, H. Kawarada, T. Sakai, M. Nihei and Y. Awano. "Robustness of CNT Via Interconnect Fabricated by Low Temperature Process over a High-Density Current." In *Proc. IEEE Int. Interconnect Technology Conf.*, 2008, pp. 237-239,.
- [32] T. Yamada, T. Namai, K. Hata, D. N. Futaba, K. Mizuno, J. Fan, M. Yudasaka, M. Yumura, S. Iijima. "Size-selective growth of double-walled carbon nanotube forests from engineered iron catalysts." *Nature Nanotechnology*, vol. 1, pp. 131, 2006.
- [33] G. Zhong, T. Iwasaki, H. Kawarada. "Semi-quantitative study on the fabrication of densely packed and vertically aligned single-walled carbon nanotubes." *Carbon*, vol. 44, pp 2009, 2006.
- [34] M. Katagiri, Y. Yamazaki, M. Wada, M. Kitamura, N. Sakuma, M. Suzuki S. Sato, M. Nihei, A. Kajita, T. Sakai, Y. Awano: Improvement in Electrical Properties of Carbon Nanotube Via Interconnects, *Jpn. J. Appl. Phys.*, vol. 50 pp. 05EF01-1, 2011.
- [35] J. Dijon, H. Okuno, M. Fayolle, T. Vo, J. Pontcharra, D. Acquaviva, D. Bouvet, A. M. Ionescu, C. S. Esconjauregui, B. Capraro, E. Quesnel, and J. Robertson. "Ultra-high density Carbon Nanotubes on Al-Cu for advanced Vias," in *Proceedings of the IEEE IEDM*, 2010, pp. 33.4.1.
- [36] M. Katagiri, Y. Yamazaki, N. Sakuma, M. Suzuki, T. Sakai, M. Wada, N. Nakamura, N. Matsunaga, S. Sato, M. Nihei, and Y. Awano. "Fabrication of 70-nm-diameter carbon nanotube via interconnects by remote plasma-enhanced chemical vapor deposition and their electrical properties," in *Proc. of the IEEE Int. Interconnect Technology Conf.*, 2009, pp. 44-46.
- [37] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, and A. A. Firsov. "Electric Field Effect in Atomically Thin Carbon Films." *Science*, vol. 306, pp. 666-669, 2004.

- [38] A. Naeemi and J. D. Meindl. "Performance Benchmarking for Graphene Nanoribbon, Carbon Nanotube, and Cu Interconnects," in *Proceedings of the IEEE International Interconnect Technology Conference*, 2008, pp. 183-185.
- [39] A. Reina, X. Jia <http://pubs.acs.org/doi/abs/10.1021/nl801827v?journalCode=nalefd&quickLinkVolume=9&quickLinkPage=30&volume=9> - afn1#afn1, J. Ho, D. Nezich, H. Son, V. Bulovic, M. S. Dresselhaus and J. Kong. "Large Area, Few-Layer Graphene Films on Arbitrary Substrates by Chemical Vapor Deposition." *Nano Letters*, vol. 9, pp. 30, 2009.
- [40] K. S. Kim, Y. Zhao, H. Jang, S. Y. Lee, J. M. Kim, K. S. Kim, J.-H. Ahn, P. Kim, J.-Y. Choi & B. H. Hong. "Large-scale pattern growth of graphene films for stretchable transparent electrodes." *Nature*, vol. 457, pp. 706-710, 2009.
- [41] X. Li, W. Cai, J. An, S. Kim, J. Nah, D. Yang, R. Piner, A. Velamakanni, I. Jung, E. Tutuc, S. K. Banerjee, L. Colombo, and R. S. Ruoff. Large-Area Synthesis of High-Quality and Uniform Graphene Films on Copper Foils." *Science*, vol. 324, pp. 1312-1314, 2009.
- [42] D. Kondo, S. Sato, K. Yagi, N. Harada, M. Sato, M. Nihei, and N. Yokoyama. "Low-Temperature Synthesis of Graphene and Fabrication of Top-Gated Field Effect Transistors without Using Transfer Processes." *Appl. Phys. Express*, vol. 3, pp. 025102, 2010.
- [43] Y. Yamazaki, R. Sawabe, M. Wada, M. Katagiri, N. Sakuma, T. Saito, A. Isobayashi, M. Suzuki, A. Kajita, Y. Awano, T. Sakai. "High-Quality Graphene Growth at Low Temperature for Nano-carbon Interconnect Application." in *Extended Abstracts 58th Spring Meeting*, 2011, Japan Society of Applied Physics, 27p-BM-6, 201.
- [44] K.-J. Lee, A.P. Chandrakasan, and J. Kong. "Breakdown Current Density of CVD-Grown Multilayer Graphene Interconnects." *IEEE Electron Dev. Lett.*, vol. 32, pp. 557-559, 2011.
- [45] T. Takami, S. Ogawa, H. Sumi, T. Kaga, A. Saikubo, E. Ikenaga, M. Sato, M. Nihei, Y. Takakuwa. "Catalyst-Free Growth of Networked Nanographite on Si and SiO<sub>2</sub> Substrates by Photoemission-Assisted Plasma-Enhanced Chemical Vapor Deposition." *e-J. Surf. Sci. Nanotech.* vol. 7, pp. 882-890, 2009.
- [46] A. Bid, A. Bora, and A. K. Raychaudhuri. "Temperature dependence of the resistance of metallic nanowires of diameter  $\geq 15$  nm: Applicability of Block-Grüneisen theorem." *Phys. Rev. B*, vol. 74, pp. 035426, 2006.
- [47] Y. Chang, M.L. Lye, and H.C. Zeng. "Large-scale synthesis of high-quality ultralong copper nanowires." *Langmuir*, vol. 21, pp. 3746-3748, 2005.
- [48] A. Mallikarjunan, S. Sharma, and S. P. Murarka. "Resistivity of copper films at thicknesses near the mean free path of electrons in copper." *Electrochem. and Solid-State Lett.*, vol. 3, pp. 437-438, 2000.
- [49] T. Seo, T. Yoshino, Y. Cho, N. Hata, and T. Kikkawa. "Electrical Characteristics of Mesoporous Pure-Silica-Zeolite Film." *Jpn. J. of Appl. Phys.*, vol. 46, pp. 5742-5746, 2007.
- [50] P.-I. Wang, Z. Wu, T.-M. Lu, and L.V. Interrante. "A Novel Polycarbosilane-Based Low  $\kappa$  Dielectric Material." *J. of The Electrochemical Society*, vol. 153, pp. G267-G271, 2006.
- [51] A. Itoh, A. Inokuchi, S. Yasuda, A. Teramoto, T. Goto, M. Hirayama, and T. Ohmi. "Low-Dielectric-Constant Nonporous Fluorocarbon Films for Interlayer Dielectric." *Jpn. J. of Appl. Phys.*, vol. 47, pp. 2515-2520, 2008.

[52] K. Chan and K.K. Gleason. "Air-Gap Fabrication Using a Sacrificial Polymeric Thin Film Synthesized via Initiated Chemical Vapor Deposition." *J. of The Electrochemical Society*, vol.153, pp. C223-C228, 2006.

[53] K. Chan and K.K. Gleason. "Cross-Linked Organic Sacrificial Material for Air Gap Formation by Initiated Chemical Vapor Deposition." *J. of The Electrochemical Society*, vol. 155, pp. G78-G86, 2008.

### **Assembly and Package Material References**

[1] T. Osborn, A. He, N. Galiba, and P.A. Kohl. "All-Copper Chip-to-Substrate Interconnects Part I. Fabrication and Characterization." *J. of the Electrochemical Society*, vol. 155, pp. D308-D313, 2008.

[2] S.L. Lai, J.Y. Guo, V. Petrova, G. Ramanath, and L.H. Allen. "Size-Dependent Melting Properties of Small Tin Particles: Nanocalorimetric Measurements." *Phys. Rev. Lett.*, vol. 77, pp. 99, 1996.

[3] H. Jiang, K.-S Moon, F. Hua, and C. P. Wong. "Synthesis and Thermal and Wetting Properties of Tin/Silver Alloy Nanoparticles for Low Melting Point Lead-Free Solders." *Chemistry of Materials*, vol. 19, pp. 4482, 2007.

[4] Y. Li and C.P. Wong. "Recent advances of conductive adhesives as a lead-free alternative in electronic packaging: Materials, processing, reliability and applications." *Materials Science & Engineering Reports*, vol. 51, pp. 1-35, 2006.

[5] K.J. Miller, K.N. Collier, H.B. Soll-Morris, R. Swaminathan and M.E. McHenry. "Induction heating of FeCo nanoparticles for rapid rf curing of epoxy composites." *J. Appl. Phys.*, vol. 105, pp. 07E714, 2009.

[6] J. Qu and C.P. Wong. "Effective Elastic Modulus of Underfill Material for Flip-Chip Applications." *IEEE Trans. on Comp, and Pack. Tech.*, vol. 25, pp. 53, 2002.

[7] E. Giannelis, Cornell University, private communication.

[8] Y.-H. Lee, S.-J. Kyung, C.-W. Kim and G.-Y. Yeom. "Characteristic of carbon nanotubes synthesized by pin-to-plate type atmospheric pressure plasma enhanced chemical vapor deposition at low temperature." *Carbon*, vol. 44, pp. 807-809, 2006.

[9] Y. Yamazaki, M. Katagiri, N. Sakuma, M. Suzuki, S. Sato, M. Nihei, M. Wada, N. Matsunaga, T. Sakai, and Y. Awano. "Synthesis of a Closely Packed Carbon Nanotube Forest by a Multi-Step Growth Method Using Plasma-Based Chemical Vapor Deposition." *Applied Physics Express*, vol. 3, pp. 055002, 2010.

[10] Ikuo Soga, Daiyu Kondo, Yoshitaka Yamaguchi, Taisuke Iwai, Masataka Mizukoshi, Yuji Awano, Kunio Yube, and Takashi Fujii. "Carbon Nanotube Bumps for LSI Interconnect," in Proceedings of 2008 Electronic Components and Technology Conference, 2008, p. 1390.

[11] W. Kim, A. Javey, R. Tu, J. Cao, Q. Wang, and H. Dai. "Electrical contacts to carbon nanotubes down to 1 nm in diameter." *Appl. Phys. Lett.*, vol. 87, pp. 173101, 2005.

[12] H. Li, W.-Y. Yin, K. Banerjee, and J.-F. Mao. "Circuit Modeling and Performance Analysis of Multi-Walled Carbon Nanotube Interconnects." *IEEE Trans. on Electron Dev.*, vol. 55, pp. 1328-1337, 2008.

[13] A. Majumdar. "Enhanced: Thermoelectricity in Semiconductor Nanostructures." *Science*, vol. 303, pp. 777-778, 2004.

[14] T.C. Harman, P.J. Taylor, M.P. Walsh, and B.E. LaForge. "Quantum Dot Superlattice Thermoelectric Materials and Devices." *Science*, vol. 297, pp. 2229-2232, 2002.

[15] R. Venkatasubramanian, E. Siivola, T. Colpitts and B. O'Quinn. "Thin-film thermoelectric devices with high room-temperature figures of merit." *Nature*, vol. 413, pp. 597, 2001.

[16] I. Chowdhury, Ravi Prasher, K. Lofgreen, G. Chrysler, S. Narasimhan, R. Mahajan, D. Koester, R. Alley and R. Venkatasubramanian. "On-chip cooling by superlattice-based thin-film Thermoelectrics." *Nature Nanotech.*, vol. 4, pp. 235, 2009.

### **Metrology References**

[1] I.M. Anderson, M.T. Postek, and B. Foran. "EFTEM Spectral Imaging of FinFET Structure using LACSBI Method" in *Proc ACMM20 / IUMAS-4*, 2008, pp 413.; I.M. Anderson and A.A. Herzing. "Statistical and Systematic Errors in EFTEM Spectral Imaging." *Microscopy and Microanalysis*, vol. 14, pp. 774, 2008.

[2] C. Kubel, A. Voigt, R. Schoenmakers, M. Otten, D Su, T. Lee, A. Carlsson and J. Bradley. "Recent Advances in Electron Tomography: TEM and HAADF-STEM Tomography for Materials Science and Semiconductor Applications." *Microscopy and Microanalysis*, vol. 11, pp. 378, 2005. ; K. Jarusch, P. Thomas, D.N. Leonard, R. Twesten and C.R. Booth. "Four-dimensional STEM-EELS: Enabling nano-scale chemical tomography." *Ultramicroscopy*, vol. 109, pp. 326, 2009.

[3] V. K. Tewary and B. Yang. "Parametric interatomic potential for graphene.", *Phys. Rev. B*, vol. 79, pp. 075442, 2009.

[4] J. W. Lau, P. Morrow, J. C. Read, V. Höink, W. F. Egelhoff, L. Huang, Y. Zhu. "In situ tunneling measurements in a transmission electron microscope on nanomagnetic tunnel junctions." *Appl. Phys. Lett.* 96, 262508, 2010.

[5] C. Berger, Z. Song, T. Li, X. Li, A. Y. Ogbazghi, R. Feng, Z. Dai, A.N. Marchenkov, E.H. Conrad, P.N. First, and W.A. de Heer. "Ultrathin epitaxial graphite: 2D electron gas properties and a route toward graphene-based nanoelectrics." *J. Phys. Chem. B*, vol. 108, pp. 19912, 2004.

[6] G.M. Rutter, J.N. Crain, N.P. Gusinger, T. Li, P.N. First, J.A. Stroscio. "Scattering and interference in epitaxial graphene." *Science*, vol. 317, pp. 219, 2007.

[7] A.C. Ferrari, J.C. Meyer, V. Scardaci, C. Casiraghi, M. Lazzeri, F. Mauri, S. Piscanec, D. Jiang, K. S. Novoselov, S. Roth, and A.K. Geim. "Raman spectrum of graphene and graphene layers." *Phys. Rev. Lett.*, vol. 97, pp. 187401, 2006.

[8] V.K. Tewary and B. Yang. "Parametric interatomic potential for graphene." *Phys. Rev. B*, vol. 79, pp. 075442, 2009.

[9] B. Radisavljevic, A. Radenovic, J. Brivio, V. Giacometti, and A. Kis. "Single-layer MoS<sub>2</sub> transistors." *Nature Nanotechnology*, vol 6, pp. 147–150, 2011.

[10] S.A. Wolf, D.D. Awschalom, R.A. Buhrman, J.M. Daughton, S. von Molnar, M.L. Roukes, A.Y. Chtchelkanova, and D.M. Treger. "Spintronics: A Spin-Based Electronics Vision for the Future." *Science*, vol. 294, pp. 1488, 2001.

[11] M. D. Stiles and A. Zangwill. "Anatomy of spin-transfer torque." *Phys. Rev. B*, vol. 66, pp. 014407, 2002.

[12] M.L. Schneider, M.R. Pufall, W.H. Rippard, S.E. Russek, and J.A. Katine. "Thermal effects on the critical current of spin torque switching in spin valve nanopillars." *Appl. Phys. Lett.*, vol. 90, pp. 092504, 2007.

[13] E. W. Bauer, A. Brataas, Y. Tserkovnyak, B. J. van Wees. "Spin-torque transistor." *Appl. Phys. Lett.*, vol. 82, pp. 3928 (2003).

[14] Y. Zhu. *Modern Techniques for Characterizing Magnetic Materials*. New York, NY, Springer, 2005

- [15] X-ray magnetic dichroism spectroscopy and microscopy, J. Stohr, SLAC, Stanford University, <http://ssrl.slac.stanford.edu/stohr/xmcd.htm>, March 18, 2009
- [16] D. Rugar, R. Budakin, H.J. Mamin, B.W. Chui. "Single spin detection by magnetic resonance force microscopy." *Nature*, vol. 430, pp. 329, 2004
- [17] R. Heindl, W. H. Rippard, S. E. Russek, A. B. Kos, "Physical limitations to efficient high speed spin-torque switching in magnetic tunnel junctions", *Phys. Rev. B* 83, 054430, 2011.
- [18] K. Dwyer and J. Pomeroy. "Hyperthermal epitaxy of enriched  $^{28}\text{Si}$ ," in *Proceedings of the American Phys. Soc. March Meeting*, 2011, Vol 56, #1.
- [19] J. Seidel, L. W. Martin, Q. He, Q. Zhan, Y.-H. Chu, A. Rother, M. E. Hawkrige, P. Maksymovych, P. Yu, M. Gajek, N. Balke, S. V. Kalinin, S. Gemming, F. Wang, G. Catalan, J. F. Scott, N. A. Spaldin, J. Orenstein & R. Ramesh. "Conduction at domain walls in oxide multiferroics." *Nature Mater.*, vol. 8, pp. 229-234, 2009.
- [20] H. Bea and P. Paruch. "Multiferroics: A way forward along domain walls." *Nature Materials*, vol. 8, pp. 168-169, 2009.
- [21] N. Balke, I. Bdikin, S.V. Kalinin, and A.L. Kholkin. "Electromechanical Imaging and Spectroscopy of Ferroelectric and Piezoelectric Materials: State of the Art and Prospects for the Future." *J. Am. Ceram. Soc.*, vol. 92, pp. 1629-1647, 2009.
- [22] H. Alloul, J. Bobroff, M. Gabay, P.J. Hirschfeld. "Defects in correlated metals and superconductors." *Rev. Mod. Phys.*, vol. 81, pp. 45-108, 2009.
- [23] T. Kawae, Y. Terauchi, H. Tsuda, M. Kumdeda, A. Morimoto. "Improved leakage and ferroelectric properties of Mn and Ti codoped BiFeO<sub>3</sub> thin films." *Appl. Phys. Lett.*, vol. 94, pp. 112904, 2009.
- [24] H. Nananuma, Y. Inoue, S. Okamura. "Evaluation of Electrical Properties of Leaky BiFeO<sub>3</sub> Films in High Electric Field Region by High-Speed Positive-Up-Negative-Down Measurement." *Applied Physics Express*, vol. 1, pp. 061601, 2008.
- [25] J.G. Kushmerick, J. Lazorcik, C.H. Patterson, R. Shashidhar, D.S. Seferos, G.C. Bazan. "Vibronic contributions to charge transport across molecular junctions." *Nano Letters*, vol. 4, pp. 639-642, 2004.; W.Y. Wang, T. Lee, I. Kretschmar, M.A. Reed. "Inelastic electron tunneling spectroscopy of an alkanedithiol self-assembled monolayer." *Nano Letters*, vol. 4, pp. 643-646, 2004.
- [26] C.A. Richter, C.A. Hacker, L.J. Richter. "Electrical and spectroscopic characterization of metal/monolayer/Si devices." *J. Phys. Chem. B*, vol. 109, pp. 21836-21841, 2005,
- [27] J.M. Beebe B. Kim, J.W. Gadzuk, C.D. Frisbie, and J.G. Kushmerick. "Transition from direct tunneling to field emission in metal-molecule-metal junctions." *Phys. Rev. Lett.*, vol. 97, pp. 026801, 2005.
- [28] R.F. Pease, and S.Y. Chou. "Lithography and other patterning techniques for future electronics." *Proceedings of the IEEE*, vol. 96, pp. 248-270, 2008.
- [29] S.V. Sreenivasan. "Nanoscale manufacturing enabled by imprint lithography." *MRS Bulletin*, vol. 33, pp. 854-863, 2008.
- [30] M.T. Li, L. Chen, W. Zhang, and S.Y. Chou. "Pattern transfer fidelity of nanoimprint lithography on six-inch wafers." *Nanotechnology*, vol. 14, pp. 33-36, 2003.

- [31] R.L. Jones, T. Hu, C.L. Soles, E.K. Lin, R.M. Reano, S.W. Pang, and D.M. Casa. "Real-time shape evolution of nano-imprinted polymer structures during thermal annealing." *Nano Letters*, vol. 6, pp. 1723-1728, 2006.
- [32] Y.F. Ding, H.W. Ro, T.A. Germer, J.F. Douglas, B.C. Okerberg, A. Karim and C.L. Soles. "Relaxation Behavior of polymer structures fabricated by nanoimprint lithography." *ACS Nano*, vol. 1, pp. 84-92, 2007.
- [33] Y.F. Ding, H.W. Ro, K.J. Alvine, B.C. Okerberg, J. Zhou, J.F. Douglas, A. Karim, and C.L. Soles. "Nanoimprint lithography and the role of viscoelasticity in the generation of residual stress in model polystyrene patterns." *Advanced Functional Materials*, vol. 18, pp. 1854-1862, 2008.
- [34] Y. Hirai, S. Yoshida, and N. Takagi. "Defect analysis in thermal nanoimprint lithography." *Journal of Vacuum Science & Technology B*, vol. 21, pp. 2765-2770, 2003.
- [35] G.Y. Jung, Z. Li, W. Wu, Y. Chen, D.L. Olynick, S.-Y. Wang, W.M. Tong, and R.S. Williams. "Vapor-phase self-assembled monolayer for improved mold release in nanoimprint lithography." *Langmuir*, vol. 21, pp. 1158-1161, 2005.
- [36] H. Schulz, M. Wissen, and H.C. Scheer. "Local mass transport and its effect on global pattern replication during hot embossing." *Microelectronic Engineering*, vol. 67-68, pp. 657-663, 2003.
- [37] S. Park, B. Kim, J. Xu, T. Hofmann, B.M. Ocko and T.P. Russell. "Lateral Ordering of Cylindrical Microdomains Under Solvent Vapor." *Macromolecules*, vol. 42, pp. 1278, 2009.
- [38] X. Zhang, B.C. Berry, K.G. Yager, S. Kim, R.L. Jones, S. Satija, D.L. Pickel, J.F. Douglas, and A. Karim. "Surface Morphology Diagram for Cylinder-Forming Block Copolymer Thin Films." *ACS Nano*, vol. 2, pp. 2331, 2008.
- [39] H. Ade, and H. Stoll. "Near-edge X-ray absorption fine-structure microscopy of organic and magnetic materials." *Nature Materials*, vol. 8, pp. 281, 2009.
- [40] M.T. Postek and A.E. Vladar. "Helium Ion Microscopy and Its Application to Nanotechnology and Nanometrology." *Scanning: Journal of Scanning Electron Microscopy and Related Methods*, vol. 30, pp. 457, 2008.
- [41] J. Notte, B. Ward, N. Economou, R. Hill, R. Percival, L. Farkas, and S. McVey. "An Introduction to the Helium Ion Microscope." In American Inst. Of Phys. Conference Proceedings, 2007, vol. 931, pp. 489.
- [42] T.H. Fedynyshyn, R.B. Goodman, and J. Roberts. "Polymer matrix effects on acid generation," in Advances in Proceedings of the SPIE, 2008, vol. 6923, pp. 692319
- [43] R. Brainard, E. Hassanein, J. Li, P. Pathak, B. Thiel, F. Cerrina, R. Moore, M. Rodriguez, B. Yakshinskiy, E. Loginova, T. Madey, R. Matyi, M. Malloy, A. Rudack, P. Naulleau, A. Wüest, and K. Dean. "Photons, electrons, and acid yields in EUV photoresists: a progress report," in Proceedings of the SPIE, 2008, vol. 6923, pp. 692325.
- [44] M. Chandhok, H. Cao, W. Yueh, ; E.M. Gullikson; R.L. Brainard; S.A. Robertson. "Techniques for directly measuring the absorbance of photoresists at EUV wavelengths." In Proceedings of the SPIE, 2004, vol. 5374, pp. 861, 2004.
- [45] H.D. Xiong, W. Wang, J. S. Suehle, C. A. Richter, W.-K. Hong, T. Lee, and D.M. Fleetwood. "Random telegraph signals in n-type ZnO nanowire field effect transistors at low temperature." *Appl. Phys. Lett.*, vol. 91, pp. 053107, 2007.

- [46] K. Murali, S. Sinha, W.L. Ditto, and A.R. Bulsara. "Reliable Logic Circuit Elements that Exploit Nonlinearity in the Presence of a Noise Floor." *Phys. Rev. Lett.*, vol. 102, pp.104101, 2009.
- [47] J.P. Campbell, J. Qin, K.P. Cheung, L.C. Yu, J.S. Suehle, A. Oates, and K. Sheng. "Random Telegraph Noise in Highly Scaled nMOSFETs," in *Proceedings of the International Reliability Physics Symposium*, 2009, vol. 47, pp. 382 – 388, 2009.
- [48] S. Vasudevan, K. Walczak, N. Kapur, N. Neurock, A.W. Ghosh. "Modeling Electrostatic and Quantum Detection of Molecules." *IEEE Sensors Journal*, vol. 8, pp. 857-862, 2008.
- [49] O. Wunnicke. "Gate capacitance of back-gated nanowire field-effect transistors," *Appl. Phys. Lett.*, vol. 89, p. 083102, Aug 2006.
- [50] D. R. Khanal and J. Wu. "Gate coupling and charge distribution in nanowire field effect transistors." *Nano Lett.*, vol. 7, pp. 2778-2783, Sep 2007.
- [51] R. Tu, L. Zhang, Y. Nishi, and H. Dai. "Measuring the capacitance of individual semiconductor nanowires for carrier mobility assessment." *Nano Lett.*, vol. 7, pp. 1561-1565, 2007.
- [52] A. C. Ford, J. C. Ho, Y. L. Chueh, Y. C. Tseng, Z. Y. Fan, J. Guo, J. Bokor, and A. Javey. "Diameter-Dependent Electron Mobility of InAs Nanowires." *Nano Lett.*, vol. 9, pp. 360-365, Jan 2009.
- [53] R. A. Schlitz, D. E. Perea, J. L. Lensch-Falk, E. R. Hemesath, and L. J. Lauhon. "Correlating dopant distributions and electrical properties of boron-doped silicon nanowires." *Appl. Phys. Lett.*, vol. 95, p. 162101, Oct 2009.
- [54] P. Eyben, D. Alvarez, M. Jurczak, R. Rooyackers, A. De Keersgieter, E. Augendre, and W. Vandervorst. "Analysis of the two-dimensional-dopant profile in a 90 nm complementary metal-oxide-semiconductor technology using scanning spreading resistance microscopy." *Journal of Vacuum Science & Technology B*, vol. 22, pp. 364-368, Jan-Feb 2004.
- [55] G. Servanton, R. Pantel, M. Juhel, and F. Bertin. "Two-dimensional quantitative mapping of arsenic in nanometer-scale silicon devices using STEM EELS-EDX spectroscopy." *Micron*, vol. 40, pp. 543-551, Jul-Aug 2009.
- [56] L. M. Smith, H. E. Jackson, J. M. Yarrison-Rice, and C. Jagadish. "Insights into single semiconductor nanowire heterostructures using time-resolved photoluminescence." *Semiconductor Science and Technology*, vol. 25, p. 024010, Feb 2010.
- [57] M. Haider, S. Uhlemann, E. Schwan, H. Rose, B. Kabius and Knut Urban. "Electron microscopy image enhanced." *Nature*, vol. 392, pp. 768, 1998.
- [58] D. A. Muller, L. Fitting Kourkoutis, M. Murfitt, J. H. Song, H. Y. Hwang, J. Silcox, N. Dellby and O. L. Krivanek. "Atomic-Scale Chemical Imaging of Composition and Bonding by Aberration-Corrected Microscopy." *Science* vol. 319, pp. 1073 2008.
- [59] K. Suenaga and M. Koshino. "Atom-by-atom spectroscopy at graphene edge." *Nature*, vol. 468, pp. 1088, 2010.
- [60] B. Gault, A. Menand, F. de Geuser, B. Deconihout, and R. Danoix. "Investigation of an oxide layer by femtosecond-laser-assisted atom probe tomography." *Appl. Phys. Lett.*, vol. 88, pp. 114101, 2006.
- [61] S. Koelling, M. Gilbert, J. Goossens, A. Hikavy, O. Richard, and W. Vandervorst. "High depth resolution analysis of Si/SiGe multilayers with the atom probe." *Appl. Phys. Lett.*, vol. 95, 144106, 2009.

- [62] [http://www.bruker-axs.com/dimension\\_fastscan\\_atomic\\_force\\_microscope.html](http://www.bruker-axs.com/dimension_fastscan_atomic_force_microscope.html)
- [63] L. Adamcik, A. Berquand, and R. Mezzenga. "Single-step direct measurement of amyloid fibrils stiffness by peak force quantitative nanomechanical atomic force microscopy." *Appl. Phys. Lett.*, vol. 98, pp. 193701, 2011.
- [64] T. Miyajima, M. Oogane, Y. Kotaka, T. Yamazaki, M. Tsukada, Y. Kataoka, H. Naganuma, and Y. Ando. "Direct Observation of Atomic Ordering and Interface Structure in Co<sub>2</sub>MnSi/MgO/Co<sub>2</sub>MnSi Magnetic Tunnel Junctions by High-Angle Annular Dark-Field Scanning Transmission Electron Microscopy." *APEX*, vol. 2, pp. 093001, 2009.
- [65] X. Z. Yu, R. W. Li, T. Asaka, K. Ishizuka, K. Kimoto, and Y. Matsui. "Possible origins of the magnetoresistance gain in colossal magnetoresistive oxide La<sub>0.69</sub>Ca<sub>0.31</sub>MnO<sub>3</sub>: Structure fluctuation and pinning effect on magnetic domain walls." *Appl. Phys. Lett.*, vol. 95, pp. 092504, 2009.
- [66] Y. Sato, M. Terauchi, K. Kirihara, T. Sasaki, K. Kawaguchi, N. Koshizaki and K. Kimura. "Electron energy-loss and soft X-ray emission study of boron nanobelts." *J. Phys.: Conference Series*, vol. 176, pp. 012029, 2009.
- [67] S. Nagao, M. Fujikane, N. Tymiak, R. Nowak. "Achieving consistency of Young's modulus determination from nanoscale deformation of low-*k* films." *J. Appl. Phys.*, vol. 105, pp. 106104-3, 2009.
- [68] C. Flannery, C. Murray, I. Streiter, S. Schulz. "Characterization of thin-film aerogel porosity and stiffness with laser-generated surface acoustic waves." *Thin Solid Films*, vol. 388, pp. 1-4, 2001.
- [69] A. Link, R. Sooryakumar, R. Bandhu, G. Antonelli. "Brillouin light scattering studies of the mechanical properties of ultrathin low-*k* dielectric films." *J. Appl. Phys.*, vol. 100, pp. 13507-6, 2006.
- [70] G. Stan, S. King, and R. Cook. "Elastic modulus of low-*k* dielectric thin films measured by load-dependent contact-resonance atomic force microscopy" *J. Mater. Res.*, vol. 24, pp. 2960-2964, 2009.
- [71] L. Jiang, H. Geisler, and E. Zschech. "Quantitative mapping of elastic properties of plasma-treated silica-based low-*k* films." *Thin Solid Films*, vol. 515, pp. 2230-2234, 2006.
- [72] S. King, M. French, J. Bielefeld, and W. Lanford. "Fourier transform infrared spectroscopy investigation of chemical bonding in low-*k* a-SiC:H thin films." *J. Non-Cryst. Sol.* vol. 357, pp. 2970-2983, 2011.

### **Modeling and Simulation References**

- [1] S. Shankar, "Top 10+ Challenges for Enabling Computational Materials Design – A Nanotechnology Perspective", International Center for Materials Research (ICMR) Summer School on Materials Modeling from First Principles, Keynote Lecture, University of California, Santa Barbara, USA, July pp. 19-31, 2009.
- [2] D. Jacob, K. Haule, and G. Kotliar. "Dynamical mean-field theory for molecular electronics: Electronic structure and transport properties." *Phys. Rev B*, vol. 82, pp. 195115, 2010.
- [3] E. Kaxiras, *Atomic and Electronic Structure of Solids*, Cambridge University Press, Cambridge UK, 2003, pp. 1-676.
- [4] B. Feldman, S. Park, M. Haverty, and S. Shankar, S. Dunham" Simulation of Grain Boundary Effects on Electronic Transport in Metals, and Detailed Causes of Scattering", *Physica Status Solidi B*, vol. 247, pp. 1791-1796, 2010.
- [5] R. S. Berry. "Phases and phase changes of small systems," in *Theory of Atomic and Molecular Clusters*, J. Jellinek, Ed. Springer-Verlag, Berlin, Germany, 1999, pp. 1-26.

- [6] Z. WU, M. D. ALLENDORI, AND J. C. GROSSMAN. "QUANTUM MONTE CARLO SIMULATION OF NANOSCALE  $\text{MgH}_2$  CLUSTER THERMODYNAMICS." *J. AM. CHEM. SOC.*, VOL. 131, PP. 13918, 2009.
- [7] S. Senkader and C. D. Wright. "Models for Phase-Change of  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  in Optical and Electrical Memory Devices." *J. of Appl. Phys.*, vol. 95, pp. 504, 2004.
- [8] T. L. Hill. "A Different Approach to Nanothermodynamics." *Nanoletters*, vol. 1, pp. 273, 2001.
- [9] G. A. Mansoori, Principles of Nanotechnology: Molecular Based Study of Condensed Matter in Small Systems, World Scientific, Singapore, 2005.
- [10] J. W. Cahn and J. E. Hilliard. "Free Energy of a Nonuniform System. III. Nucleation in a Two-Component Incompressible Fluid." *J. Chem. Phys.*, vol. 31, pp. 688, 1959.
- [11] D. W. Oxtoby. "Nucleation of First-Order Phase Transitions." *Acc. Chem. Res.*, vol. 31, pp. 91, 1998.
- [12] P. HOHENBERG AND W. KOHN. "INHOMOGENEOUS ELECTRON GAS." *PHYS. REV.*, VOL. 136, PP. B864–B871, 1964.
- [13] W. Kohn and L.J. Sham. "Self Consistent Equations Including Exchange and Correlation Effects." *Phys. Rev.*, vol. 140, pp. A1133-A1138, 1965.
- [14] J. C. GROSSMAN, L. MITAS, AND K. RAGHAVACHARI, "STRUCTURE AND STABILITY OF MOLECULAR CARBON: IMPORTANCE OF ELECTRON CORRELATION." *PHYS. REV. LETT.*, VOL. 75, PP. 3870–3873, 1995.
- [15] J. Shumway, A. Franceschetti, and Alex Zunger, "Correlation Versus Mean-Field Contributions to Excitons, Multi-Excitons, and Charging Energies in Semiconductor Quantum Dots." *Phys. Rev. B*, vol. 63, pp. 155316, 2001.
- [16] M. S. Hybertsen and S. G. Louie. "First-Principles Theory of Quasiparticles: Calculation of Band Gaps in Semiconductors and Insulators." *Phys. Rev. Lett.*, vol. 55, pp. 1418, 1985; M. S. Hybertsen and S. G. Louie. "Electron Correlation in Semiconductors and Insulators: Band Gaps and Quasiparticle Energies." *Phys. Rev. B*, vol. 34, pp. 5390, 1986.
- [17] G.W. Kotliar, D. Volhardt, Strongly-Correlated Materials Insights from Dynamical Mean Field-Theory, *Physics Today*, pp. 53-59, 2004.
- [18] D. G. Coronell, D. E. Hansen, A. F. Voter, C.-L. Liu, X.-Y. Liu, and J. D. Kress. "Molecular Dynamics-Based Ion-Surface Interaction Models for Ionized Physical Vapor Deposition Feature Scale Simulations." *Appl. Phys. Lett.*, vol. 73, pp. 3860, 1998.
- [19] J.H. Lee, J.C. Grossman, J. Reed and G. Galli. "Lattice Thermal Conductivity of Nanoporous Si: Molecular Dynamics Study." *Appl. Phys. Lett.*, vol. 91, pp. 223110, 2007.
- [20] Z. Wang, Y. Li and J. B. Adams. "Kinetic Lattice Monte Carlo Simulation of Facet Growth Rate." *Surface Science*, vol. 450, pp 51-63, 2000.
- [21] D.G. Coronell and K. Jensen. "Monte Carlo Simulations of Very Low Pressure Chemical Vapor Deposition." *Journal of Computer-Aided Materials Design*, vol. 1, pp 3-26, 1993.
- [22] A. Nakano, M.E. Bachlechner, R.K. Kalia, E. Lidorikis, P. Vashishta, G.Z. Voyiadjis, T.J. Campbell, S. Ogata, and F. Shimojo. "Multiscale Simulation of Nanosystems." *Computing in Science and Engineering*, vol. 3, pp.56-66, 2001.

[23] W.M.C Foulkes, L. Mitas, R.J. Needs, G. Rajagopal. "Quantum Monte Carlo Simulations of Solids." Review of Modern Physics, vol.73, pp33-83, 2001.

[24] Y. Ohkura, C. Suzuki, N. Mise, T. Matsuki, T. Eimori, and M. Nakamura. "Monte Carlo Investigation of Potential Fluctuation in 3D Device Structure." in *Proc. of SISPAD*, 2008, pp.33-36.