

半導体技術開発の今後の方向性

研究開発プロジェクトの 国際技術協力に関する調査研究報告

半導体産業研究所

C-プロジェクト 国際協調WG 主査

福島 敏高

(富士通)

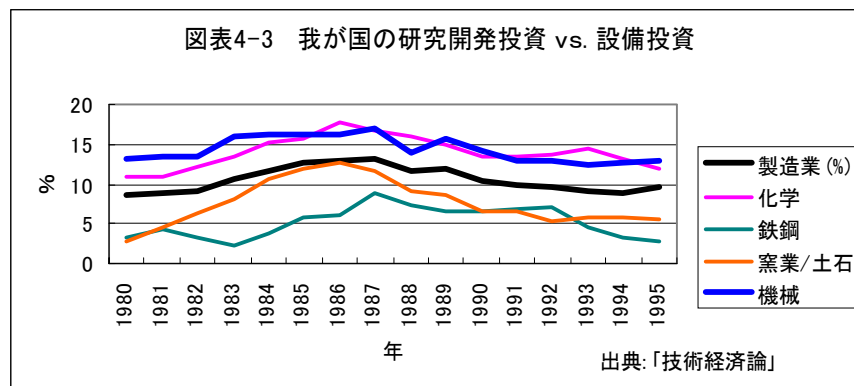
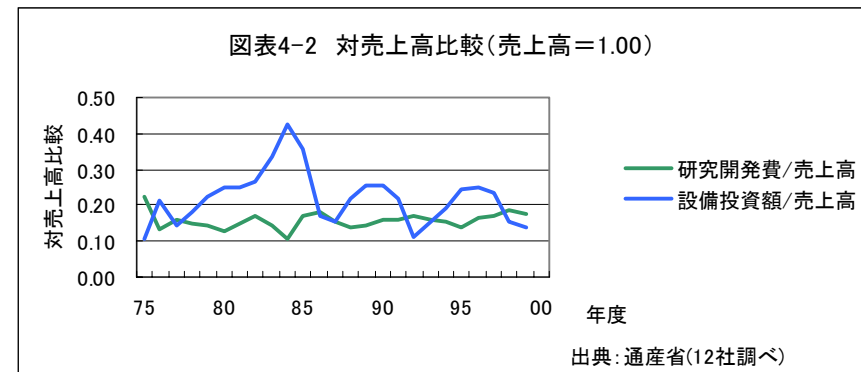
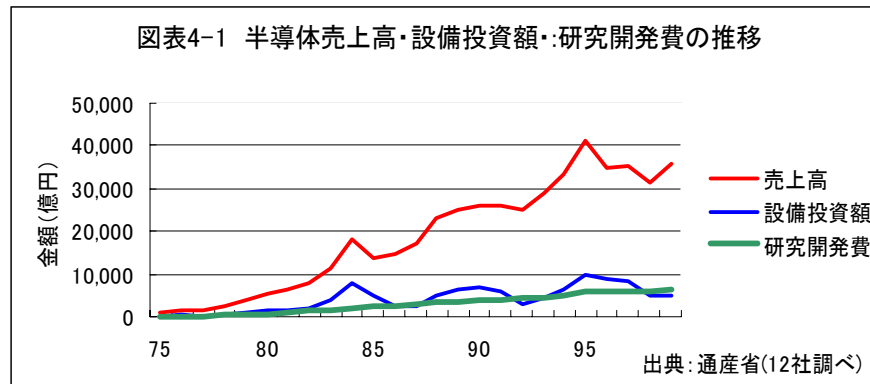
内容

1. 半導体産業において技術協力が必要とされる背景
2. 各国の半導体産業育成策
3. 海外からの国際技術協力の呼び掛け
4. 我が国の半導体関連技術レベル
5. 国内／海外における技術協力の形態(現状)
6. 我が国における技術協力の進め方
7. 我が国における研究開発機関(CoE)の形態案

1. 半導体産業において技術協力が必要とされる背景

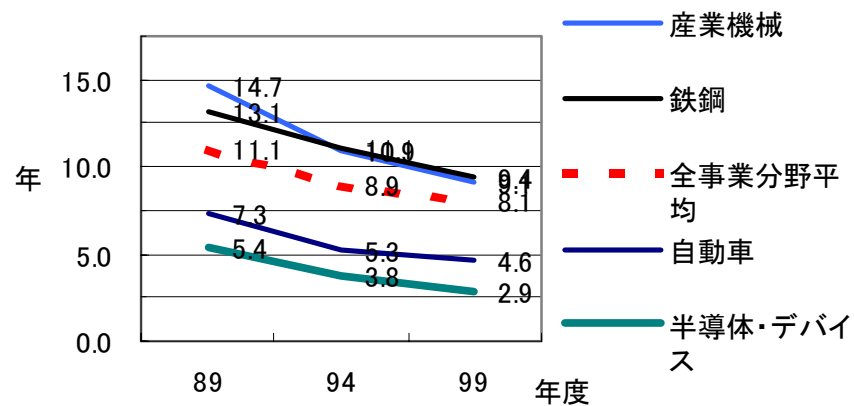
1-1 実質的な研究開発費の減少

(a) 研究開発費比率の低下

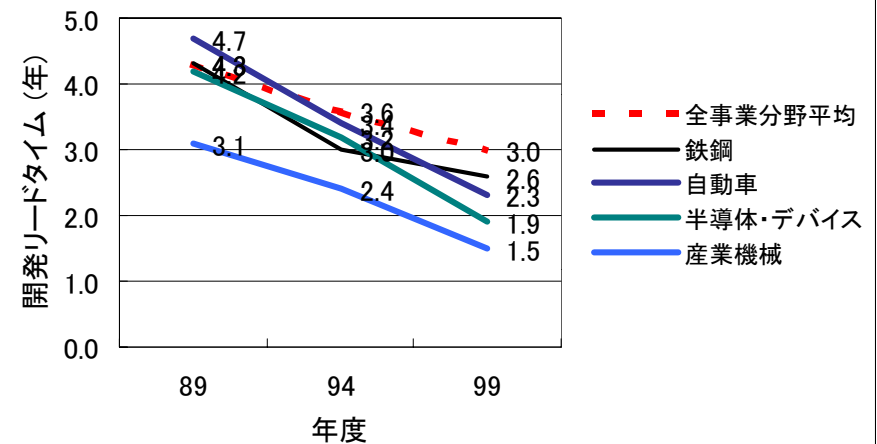


(b) 技術／製品の陳腐化率の加速と 製品当たりの研究開発費の急増

図表4-4 我が国の製品ライフサイクル



図表4-5 我が国の開発リードタイム



1-2 研究開発対象領域の拡大

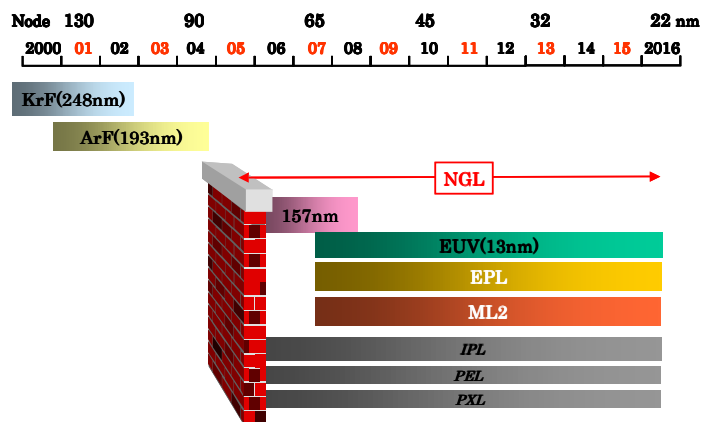
(a) high-k絶縁膜材料の開発と実用化

図表4-6 high-k に要求される技術											
導入年		2001	2002	2003	2004	2005	2006	2007	2008	2010	2011
技術ノード (nm)		130	115	100	90	80	70	65	70	45	
EOT (nm)	MPU/ASIC	1.3-16	1.2-1.5	1.1-1.6	0.9-1.4	0.8-1.3	0.7-1.2	0.6-1.1		0.5-0.8	
	LOP	2.0-24	1.8-2.2	1.6-2.0	1.4-1.8	1.2-1.6	1.1-1.5	1.0-1.4		0.8-1.2	
	LSTP	2.4-2.8	2.2-2.6	2.0-2.4	1.8-2.2	1.6-2.0	1.4-1.8	1.2-1.6		0.9-1.3	
	DRAM	5	4.5	4.1	3.6	3.3	3	2.7		1.55	

(b) 低誘電率(low-k)膜材料候補の絞り込みと実用化

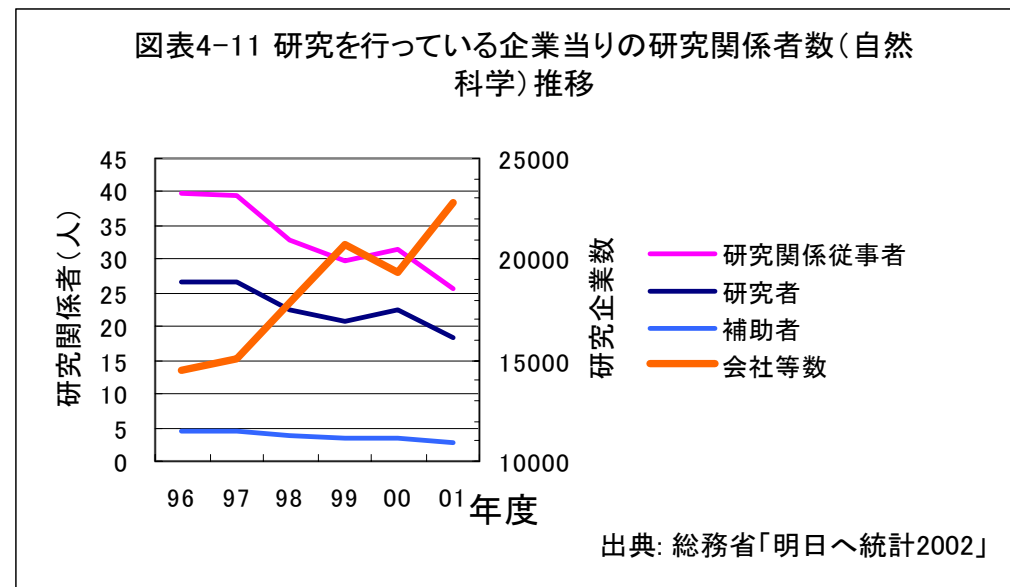
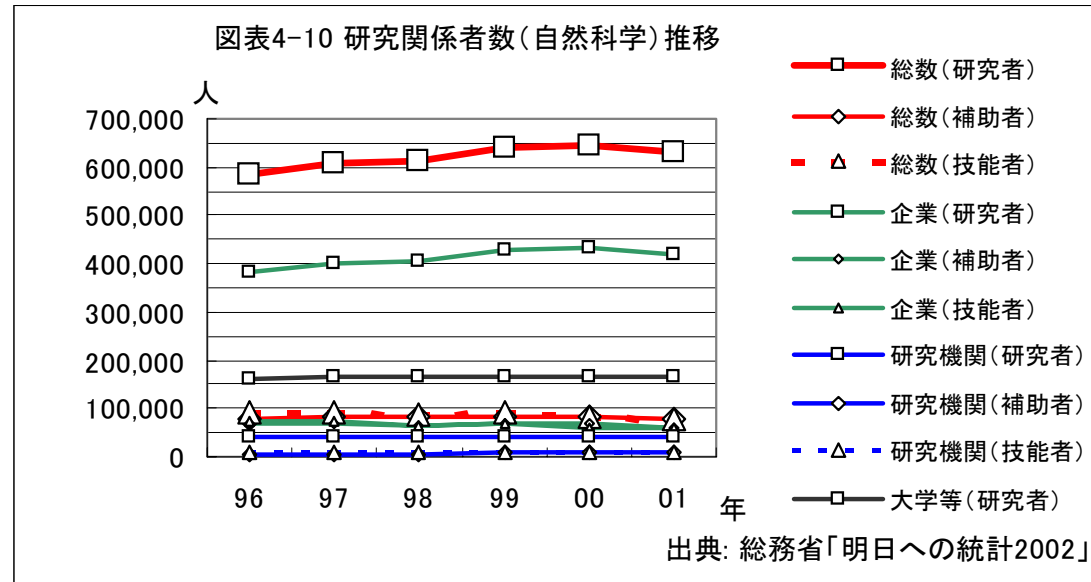
図表4-9 low-k に要求される技術											
導入年		2001	2002	2003	2004	2005	2006	2007	2008	2010	2011
技術ノード (nm)		130	115	100	90	80	70	65	70	45	
k	MPU/ASIC	<2.7	<2.7	<2.7	<2.4	<2.4	<2.4	<2.1		<1.9	
	DRAM	4.1	3.0-4.1	3.0-4.1	3.0-4.1	3.0-4.1	2.6-3.1	2.6-3.1		2.3-2.7	

(b) リソグラフィ技術



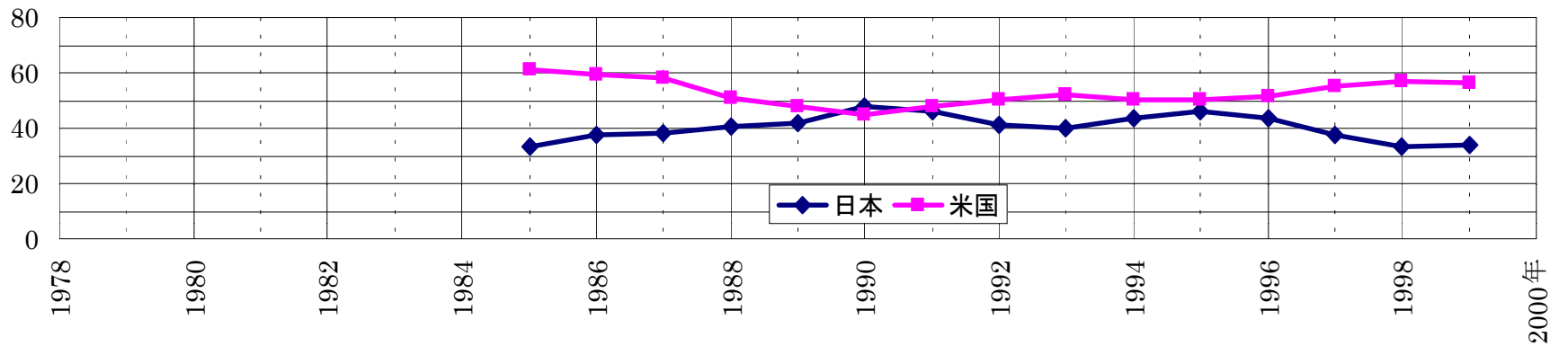
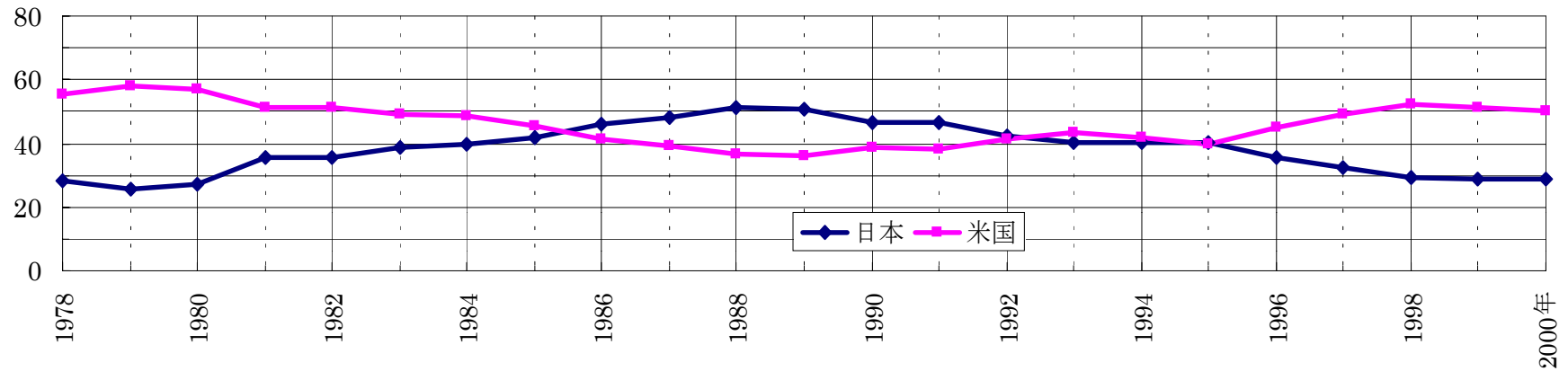
							PXL
							PEL
							IPL
				PXL	PXL	PXL	革新技术の開発
				PEL	PEL	PEL	
				IPL	IPL	IPL	
				ML2	ML2	ML2	
			PXL	EPL	EPL	EPL	EPL
			PEL	EUV	EUV	EUV	EUV
			IPL	F2 + PSM			
			F2				
			ArF + PSM				
	ArF						
	KrF + PSM						
導入年 技術ノード	2001 (130nm)	2004 (90)	2007 (65)	2010 (45)	2013 (32)	2016 (22)	
				EUV = extreme ultraviolet EPL = electron projection lithography ML2 = mask less lithography IPL = ion projection lithography PXL = proximity x-ray lithography PEL = proximity electron lithography PSM=phase shift mask			
図表4-8 リソグラフィに要求される技術							
							出典：ITRS 2001

1-3 研究者不足



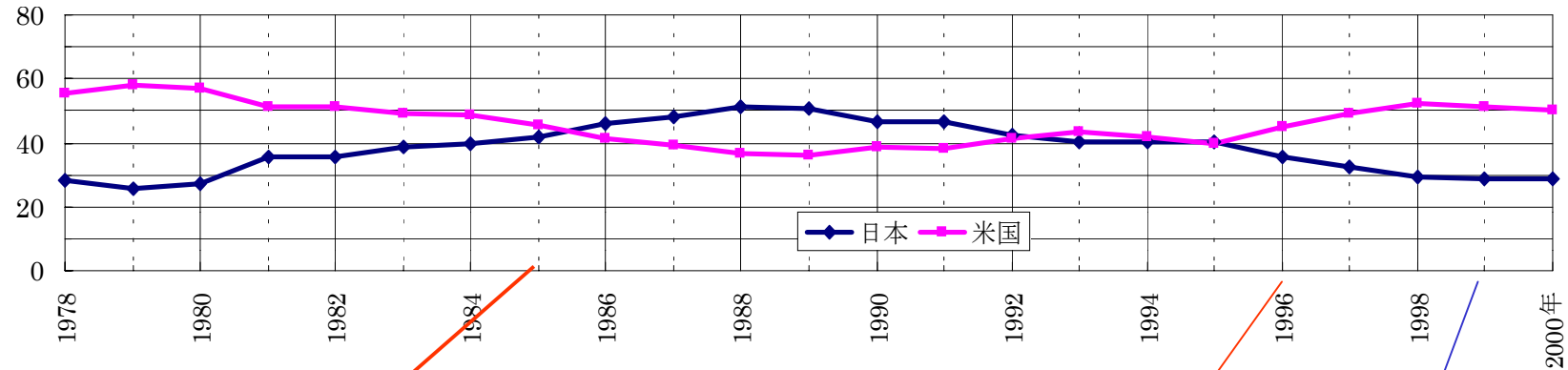
2. 各国の半導体産業育成策

2-1 半導体/製造装置(前工程)の日米の出荷シェア推移



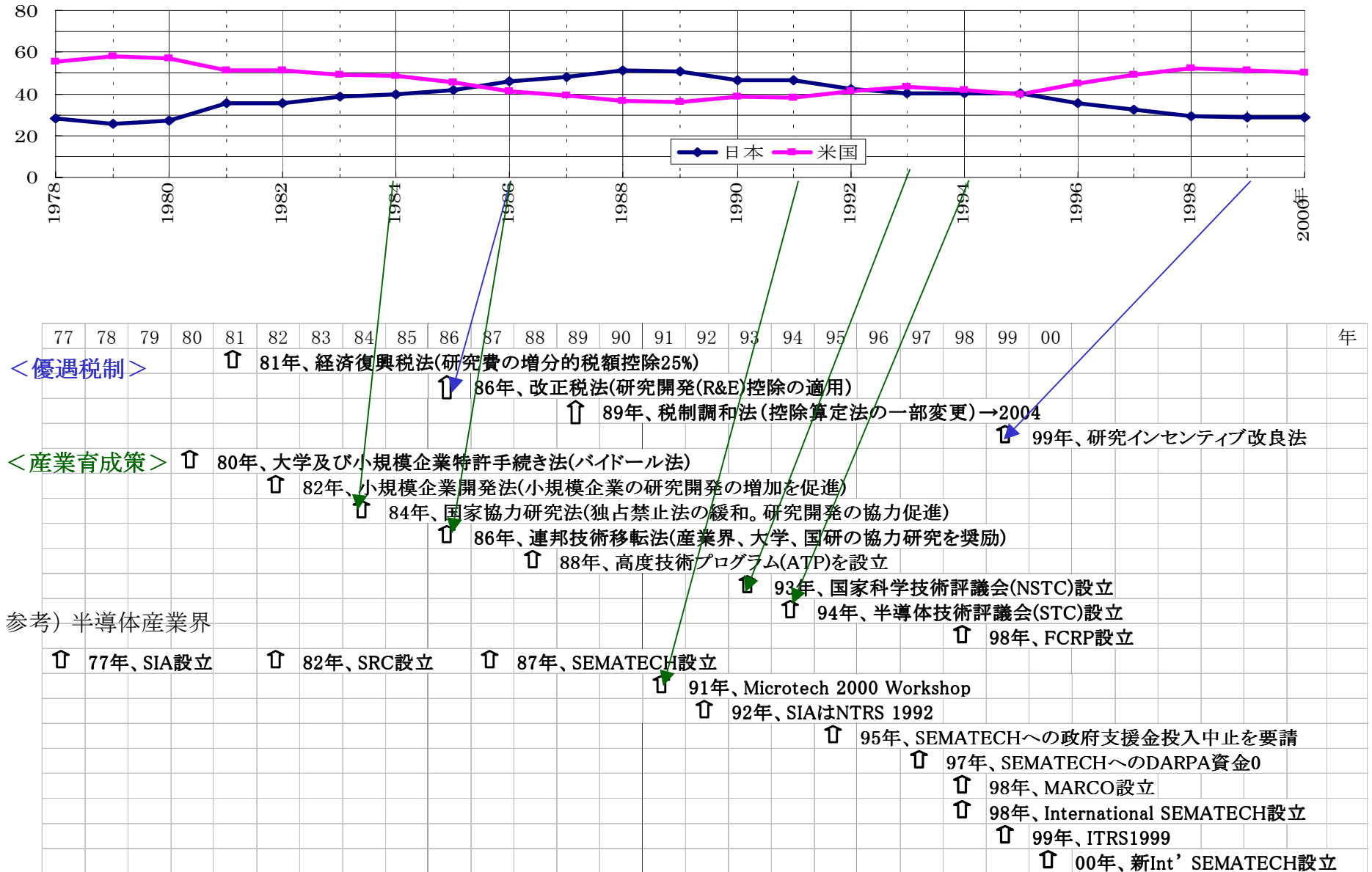
2-2 米国の半導体産業育成策

(a) 通商政策

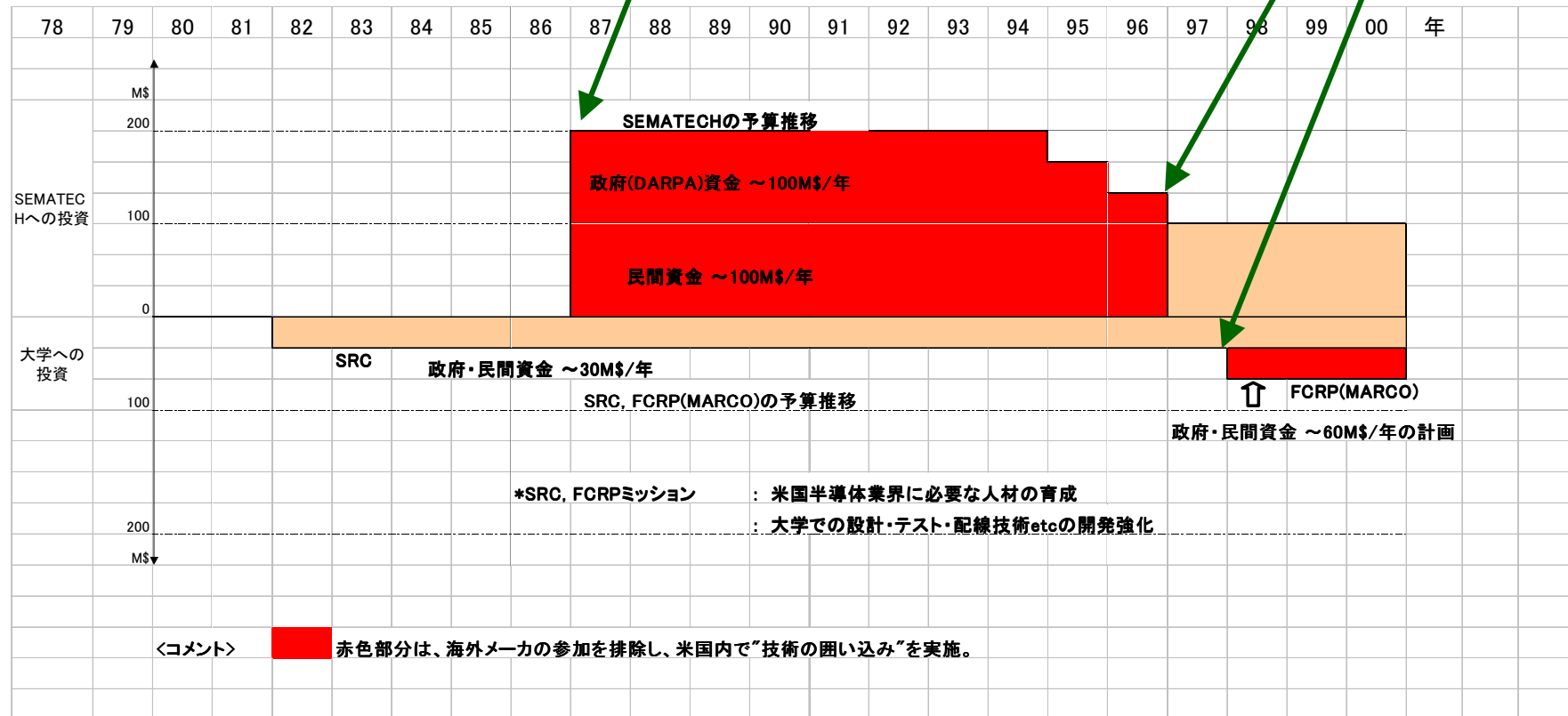
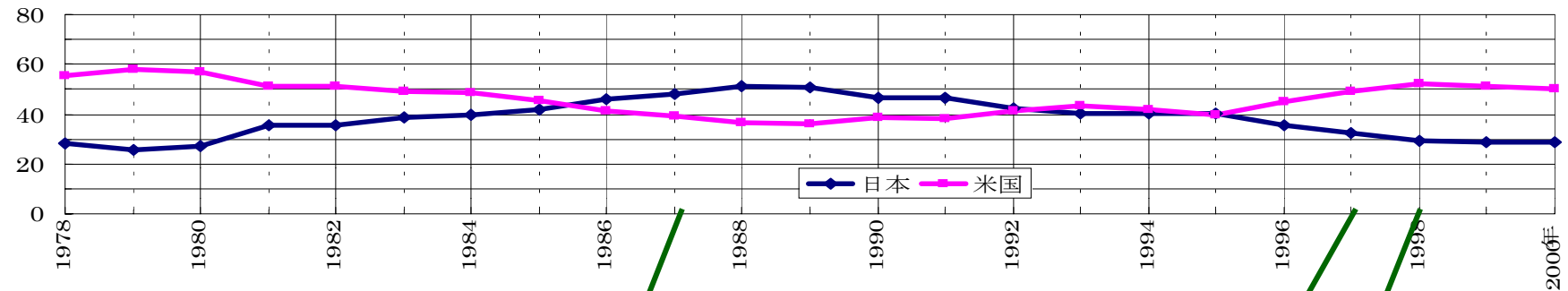


85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	00	年				
↑	85年、日本製64KDRAMのダンピング調査決定、256KDRAMのダンピング調査開始																			
	↑	86年、第一次日米半導体協定締結(256K以上のDRAMに関するSA(Suspension Agreement)協定)																		
						↑	91年、第二次日米半導体協定締結(半導体シェア20%の明示等)													
											↑	96年、第二次日米半導体協定終結								
											↑	96年、第一次民間合意成立								
											↑	97年、第一回WSC開催								
											↑	98年、第二回WSC開催								
												↑	99年、第三回WSC開催							
												↑	99年、第一次民間協定終結							

(b) 優遇税制／産業育成策



(c) 技術の国内囲い込み



(d) 主要研究開発プロジェクト

期間	機関、事業、制度	開発支援対象	国からの補助金額、支援率
1982～	・SRC	基礎段階の技術開発を支援する。①大学・国立研との共同研究、②大学支援、③特別プロジェクトへの支援等。1993年には参加企業68社。	半導体メーカー11社により7百万ドルでスタートし、1993年には運営規模36百万ドルに拡大(70%会員会社、残りは国防省とSEMATECHが負担)。
1987～	・SEMI/SEMATECH	公益コンソーシアムである。製造装置、素材、ソフト等の開発を加盟企業の会費で実施。	3.5百万ドル/年、国からの補助はなし。
1987～	・SEMATECH	米国半導体メーカー・装置メーカーの競争力維持・回復を目的とした公益コンソーシアム(半官半民の特殊法人)。	200百万ドル/年(国=DARPAが50%)でスタートしたが1997年に国の資金は打ち切りとなり、現在は業界資金のみで運営。
1996～1998	・I300I	300mm装置・材料の評価、標準化のユーザ要求をまとめ、SEMIにインプットする機関。技術者40-50名で構成。	SEMATECHの100%出資で設立。事業規模は18ヶ月で、予算規模は26百万ドル。補助金不明。
1998～	・ISEMATECH	SEMATECHの子会社として設立。2000年1月1日より、一本化された。	補助金なし。
1998～	・FCRP	基礎的研究を大学群毎に行う。配線技術、デザイン・テストの2事業(フォーカスセンター)でスタートし、次にリソ、未定3、合計6事業をめざす。	各事業10百万ドル×6事業/年×10年間(25%国支援)。MARCOとDARPAが運営・管理。

2-3 欧州の半導体産業育成策、主要研究開発プロジェクト

■ EU政府の産業育成策(一般)

- EU加盟各国政府だけでなく、EU政府としても多くの産業育成政策をとっている。
- その理由は、
 - ・ ①米国や日本の企業に比べ、国際競争力が弱いという認識がEU内部にあった。
 - ・ ②加盟各国は単独では米国や日本に比べて市場が小さい。
 - ・ ③加盟各国毎に規格が異なるために大きな企業が育ちにくい。
- そのため、先ず加盟各国間の規格の統一を図り、欧州として一つの大きな市場を形成する事に注力している。

■ 主要研究開発プロジェクト

期間	機関、事業、制度	開発支援対象	国からの補助金額、支援率
1984～	・IMEC	拠点はベルギー/Leuven大学内。目的は、半導体関連の①産学協力(基礎研究、応用研究)、②ベルギー/フランダース地方の産業育成と人材流出防止。	2000年予算は103百万ユーロ、産71百万ユーロ、官32百万ユーロ。
1985～	・EUREKA	1985年に仏が提唱し、EUと欧州諸国の合意の下に開始された。欧州企業の国際競争力強化を至上命題としており、市場性のある商用製品や実用工程技術の開発が主目的。欧州統一規格の高品位テレビ、デジタルテレビなどが代表的な成功例。	メンバー国は35ヶ国であり、2001年度総額は10,167百万ユーロ、9つの技術分野にわたり677のプロジェクトを進めている。
1989～1996	・JESSI	ドイツにて創設。欧州の次世代半導体を共同で開発(先端システム、デザイン法、装置、材料)するための官民合同組織。1993年時点で、企業、研究機関、大学合わせて14ヶ国から150団体が加盟、62件のプロジェクトに取組んだ。	総額375百万ユーロ/年、8年間で約3,000億円で、企業・研究機関で合計50%、各国政府・EU委員会が各25%出資。
1997～2000	・MEDEA	1985年から開始されたEUREKA計画の中で1989年開始したJESSIの後継計画。第1期(～1998年)はマルチメディアや電気通信向けASICや新たな半導体生産技術開発、第2期は移動体通信向けデバイス、自動車向け、電子取引用ICカード開発など。現在参加国は11。	総額2,000百万ユーロ/4年間で、企業と研究機関で合計50%、各国政府とEU委員会が各25%出資。
2001～	・MEDEA+		
1997～	・ALBAセンター	スコットランド開発公社がシステムLSI拠点を目指すプロジェクトとして開始。大学を中核とするシステム・レベル・インテグレーション研究所、IP取引所(VCX)とデザインファクトリの3社の集積効果を狙う。	約100億円/年。補助金不明。

2-4 日本の半導体産業育成策、主要研究開発プロジェクト

年	コンソーシアム名
キャッチアップ期：	(日本半導体産業基盤形成)
1975年～1976年	
1975年	超LSI開発プロジェクト
1976年	超LSI技術研究組合
インフラ形成期	(日米貿易摩擦後)
1994年～1998年	
1994年	半導体産業研究所(SIRIJ)
1995年	半導体理工学センター(STARC)
1996年	半導体先端テクノロジーズ(Selete)
1996年	技術研究組合超先端電子技術開発機構(ASET)
1998年	半導体技術ロードマップ委員会(STRJ/JEITA)
産業構造変化対応期：	(プロジェクト主導)
2001年～	
2001年	あすかプロジェクト
2001年	MIRAIプロジェクト
2001年	HALCAプロジェクト

3. 海外からの国際技術協力の呼び掛け

■ 1997年

- 第1回WSCにて、半導体技術の標準化等に関する国際技術協力の重要性が認識され、300mmウェハの標準化を推進することが確認された。
- I300IとSelete、I300IとJ300との間で、300mmウェハ技術に関する技術情報の交換を行うことが決まった。

■ 1998年

- 第2回WSCにて、SIAより半導体技術ロードマップの共同作成の提案
 - ・ 6月の日米半導体トップ会談において再び参加の要請

■ 1999年

- 第3回WSCにて、SIAは、国際技術協力の形態としてCommunication、Cooperation、Collaborationの三つを取り上げ、とりわけCollaborationの重要性を強調。

■ 2000年

- 第3回IFST2000にて、世界11コンソーシアムによる、今後の国際技術協力に関して議論が行われ、リソグラフィとESHについて、Collaborationの可能性が検討。
 - ・ ISMTが国際技術協力を呼び掛け始めた理由は、
 - － Red Brick Wallを乗り越えるためには、20～30億ドル／5年間の資金が必要。
 - － 1社や1コンソーシアムでは賄えきれない。
 - － 各コンソーシアムでの研究開発の重複を避ける必要がある。
- 11月、SeleteとISMTとの間で、更に協力関係を深め、次世代半導体技術に関するCollaborationを進めることが合意され、対象技術項目の協議を開始。
- 11月、IMECより、Seleteに対するプロセス技術に関する研究開発協力と、STARCに対する『SoC++』に関する研究開発協力が打診。日本側において検討が開始。

3-1 米国の考え方

- 1994年時点で米国系デバイスメーカーの国際競争力が十分に確立された。
- 米国系製造装置メーカーもSEMATECHの活動を通し、それなりに国際競争力をつけた。
- Microtech 2000 Workshop(1991年)で予測した300mmウェハ技術を確立するためには、米国系半導体メーカー／米国系製造装置メーカーの研究開発だけでは実現が難しい。
 - 海外メーカーのSEMATECHへの参加を呼び掛けるために、政府の支援を断わる必要がある。
 - 1995年に国防総省へ資金援助中止の要請。
 - 1996年: 300mmウェハ技術確立のためのI300Iを設立。
 - 第1回WSC(1997年4月)で300mmウェハの標準化のが確認。同年、I300IとSelete、I300IとJ300(300mm半導体技術連絡会)との間で、300mmウェハ技術に関する技術情報の交換の取決め。
- 技術開発をさらに進めるためには、海外の材料／装置メーカー、特に日系の材料／装置メーカーと、日欧のコンソーシアムとの協力が不可欠。
- すでに優位性を持続している設計技術の開発については、米国内に閉じた活動を継続する。

3-2 欧州の考え方

■ IMEC (Interuniversity Microelectronics Center)

- 国際組織の重要性を理解しており、欧州以外からの支援を要望
- ベルギー企業からの投資は比較的少額(2002年は20%未満)
 - ・ 2002年のベルギー政府以外のIMECへの投資の約45%は、ヨーロッパ以外(ほとんどは米から)
- Intel、TI、Motorola、National Semiconductor、ソニー、日立などと開発プロジェクトを構築

■ MEDEA+ (Micro-Electronics Development for European Applications)

- 綱領が欧州以外のいかなる外部組織との提携も禁じている
 - ・ 欧州企業または欧州域内に研究施設をもつ企業、団体に限定
- 欧州以外のいかなる共同体とも直接提携しない
 - ・ この方針はこれからも変わらないだろう

■ Leti (Laboratoire d'Electronique de Technologie et Instrumentation、電子技術装置研究所)

- フランス政府による組織
- フランス産業の重要分野に明確な利益をもたらし、かつフランスの雇用拡大に役立つことが明らかでない限り、国際的な提携はない
- Letiの親会社のCEAが、国防、通信、宇宙などのフランス産業を含む原子力エネルギーに重点を置いている
 - ・ 原子力産業には高度の機密性があり、これによってCEAとLetiの経営環境が設定されている

3-3 国際技術協力についての各コンソーシアム、各国政府等の考え方（まとめ）

	コンソーシアム等	ICCI	参加企業	総予算（年）	政府資金比率（%）	国際技術協力に対する考え方（公式発表）
日	EIAJ（現JEITA）	○	約530社（在日外資系約60社）	46億円	0	
	SIRIJ	○	日本の半導体11社と日本TI	3億円	0	
	ASET	●	40社（外資系6社）	72億円 @99年	100	ASETの研究活動は国家資金で賄われており、参加希望者はASETの規約に従い、研究計画に同意が必要。（'98年三星とIntelが加入）
	Selete	●	日本の半導体11社と三星が一部プログラムに参加	100億円	0	Selete参加希望者は誰でも入れる（三星参加済）。Equal Contributionを前提に、他コンソーシアムとの連携は可能。I-SEMATECHとcollaboration? (cooperation?)を実施中。
	STARC		日本の半導体11社	6.5億円		
米	NIST・商務省（DOC）代理	○			100	米国政府は半導体産業を国家の安全保障を担う重要な産業と認識し、支援する。そのためには国際競争力の確保、貿易優位確保（中国市場への参入等）を考慮する。
	SIA	○			0	国際半導体技術ロードマップ（ITRS）で報告されている技術障壁をブレークスルーするためには国際技術協力が必要。政府は基礎研究にもっと資金を提供すべき。グローバルに見ると研究内容の重複等無駄もあるのでは。
	ISMT	●	米国8社、海外5社	140億円	0	ISMTへの参加は誰でもOK。Consortia Cooperationも賛成。参加メンバーへの恩恵が必要。従来SEMATECH温存？
	MARCO／SRC	●	米国の50以上の大学が参加	35億円（SRC）	25	SRCが計画を主導。大学が参加して共同研究をする。資金の関係で研究内容、リソースを各国で分担すべき。
	FCRP		分野別に5～10の米国大学が参加	10億円×6分野	25	
欧	EECA	○			0	
	IMEC	●	地元大学と世界の企業（55社）が参加	110億円	27	他コンソーシアムとの部分協力は可能。欧州の200研究機関がIMECに参加。
	MEDEA	●	欧州11カ国の企業と研究機関に限定	600億円	100	欧州以外の参加は不可。コンソーシアム間の協力は困難（言語、地理、ナショナリズムの問題あり）。地場産業への挺入れが目的。国際技術協力を図るならもっと共通の課題を探さなければならない。
	Leti（仏国）	●			45	フランスの国研。試作ラインとR&D施設を持つ。国際技術協力への対応は可能だが、分野を限定する必要がある。
	ALBA（英国）			100億円		
台	TSIA	○			0	
	ASTRO（ERSO／ITRI）	●		60億円（ERSO）	50	99年2月にASTROを設立。政府資金50%で7社参加。他コンソーシアムとの連携はケースバイケースで対応。
韓	KSIA	○			0	
	COSAR	●		90億円	60	86年に政府資金で設立し基礎／産業技術をR&D。他コンソーシアムとの連携は？
シ	IME／EPRC	●	国研として多国籍の研究員を採用	18億円（IME）	70	92年にパッケージングのコンソーシアム（EPRC）を設立し、日本企業も参加。他コンソーシアムとの連携はWIN-WINソリューションが出来ればやりたい。

●：ICCI参加 研究開発実施団体

○：ICCI参加 支援団体

4. 我が国の半導体関連技術レベル

4-1 アンケート調査

■ 【対象とする技術分野】

- 大項目
 - ・ ITRSの12分野に素材・部品材料技術とIP設計技術を加えた14分野
- 小項目
 - ・ 合計136項目

■ 【技術評価方法】

- 日／米／欧／韓／台／シンガポールの相対的な比較
- 5段階評価
 - ・ ◎:非常に優れている、○:優れている、△:平均、▲:やや劣る、×:劣る
 - ・ ◎:100点、、○: 75点、、△: 50点、、▲: 25点、、×: 0点。

4-2 アンケートの対象者

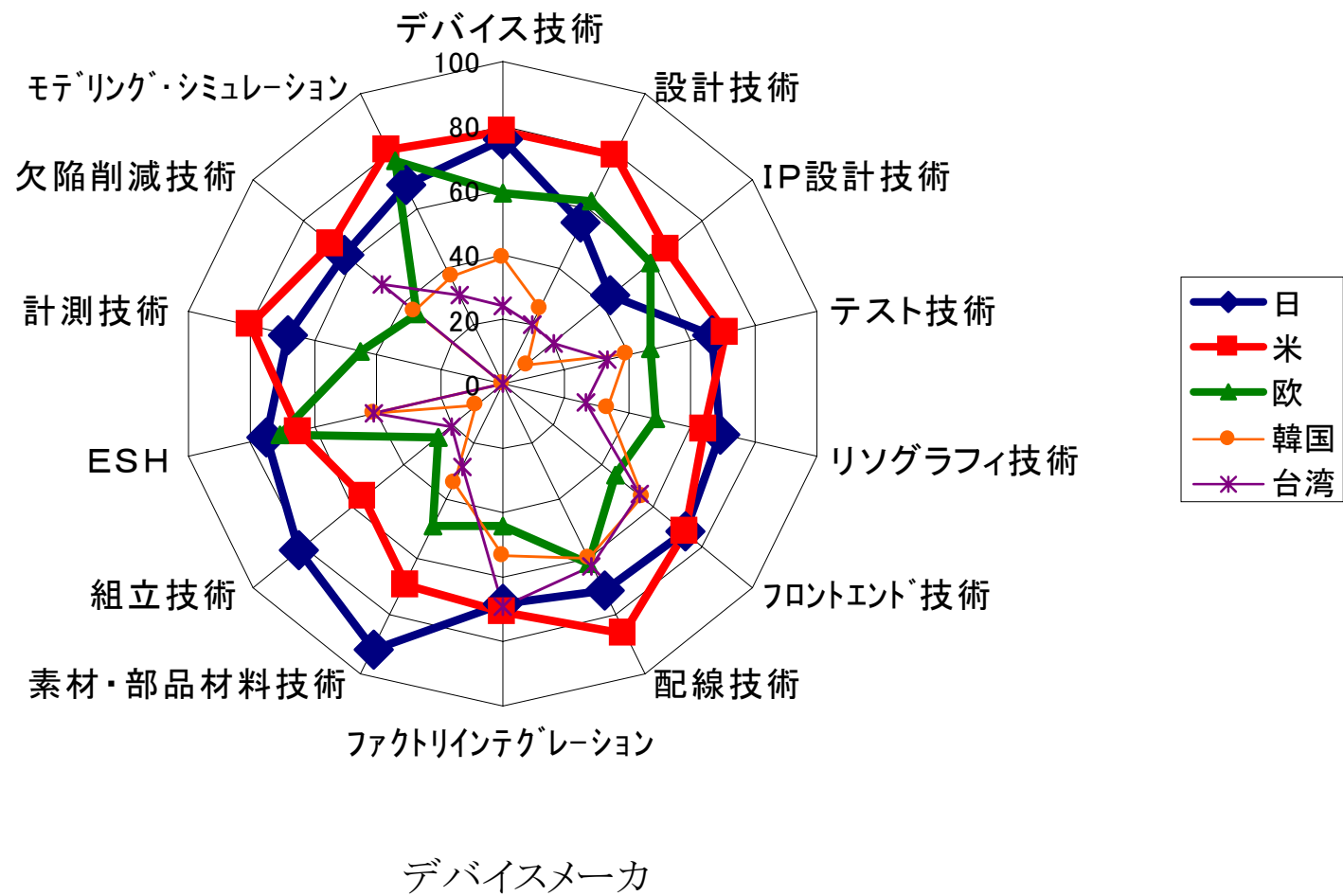
■ JEITA 半導体技術ロードマップ委員											
	設計TF	WG1 設計	WG2 テスト	WG3 FEP	WG4 配線	WG5 リソ	WG6 PIDS	WG7 実装	WG8 FI	WG9 ESH	WG10 Model/Sim
富士通	1	1	2	1	1	1	1	1	1	1	1
日立	1	0	2	1	1	1	1	1	1	1	1
松下	1	1	2	1	1	1	1	1	1	1	1
三菱	1	2	2	1	1	0	1	0	1	1	2
NEC	1	1	2	1	1	1	1	1	1	1	1
沖	1	1	1	1	1	1	1	0	0	1	1
三洋	1	1	0	1	1	1	0	0	0	1	1
シャープ	1	1	1	0	1	1	1	0	1	0	1
ソニー	1	2	1	1	1	1	1	0	1	1	1
東芝	1	1	2	1	2	1	1	1	3	1	1
ローム	1	0	1	1	1	1	1	1	1	1	1
構成員数	11	11	16	10	12	10	10	6	11	10	12
										計	119
■ SEAJ 技術ロードマップ委員											
	WG1 リソグラフィ	WG2 ウェーハプロセス	WG3 組立	WG4 検査(テスト)	WG5 AMHS	WG6 Model/Sim	WG7 計測				
	8	17	10	17	11	3	11				
						計	77				
■ SEAJ 技術企画委員											
■ EDAベンダー技術者											

(日本シノプシス、ケイデンス・デザイン・システムズ、メンター・グラフィックス・ジャパン、エス・シー・ハイテック、メインゲイト・エレクトロニクス)

4-3 アンケート回答例

		日本										米国												
リソグラフィ技術	ArFリソグラフィ	5	90	3	60	2	40					65	1	20	2	40	1		1	20				
	F2リソグラフィ	5	65			3	60	2	40			80	1	20	4	80								
	EUVリソグラフィ	5	55			3	60	1	20		1	20	90	3	60	2	40							
	X線リソグラフィ	5	95	4	80	1	20					30			2	40					2	40		
	電子ビーム投影リソグラフィ	4	81	1	25	3	75					88	2	50	2	50								
	電子線描画(EBDW)	6	96	5	83	1	17					46			3	50	1	17			1	17		
	マスク製造	ロジックテスト							4	88	2	50	2	50					100	4	100			
MEBDW	メモリテスト							4	100	4	100							81	2	50	1	25	1	25
コータ・デベロッパ	ミックスシグナルテスト							5	70	1	20	2	40	2	40			95	4	80	1	20		
マスク検査	アナログテスト	テスト技術	設計技術	アーキテクチャ								5	50					2	40		2	40		
	SoCテスト			システム設計						5	50							2	40		2	40		
	マルチテスト(多数)			論理合成						5	80	2	40			2	40		1	20				
	デバイス評価・測定技術			シミュレーション						5	60	1	20			2	40		1	20				
				システムレベル検証						5	60					2	40		3	60				
	ブローバ			フロアプランニング	分野別技術項目	回答数	日本																	
	ハンドラ			配置配線			総得点																	
	バーンイン装置	タイミングクローズ																						
		OPC	デバイス技術	MPU	6	58									3	50	2	33	1	17			0	
		アナログ回路設計		MCU	5	75	2	40	1	20	2	40												
		デバイス設計		DSP	6	63									4	67	1	17	1	17				
		パターン設計		マルチメディアプロセッサ	5	75	1	20	3	60	1	20												
		高周波回路設計		MPEG伸張圧縮LSI	5	80	2	40	2	40	1	20												
		テスト技術(ロジック)		グラフィックLSI	5	85	2	40	3	60														
		ミックスシグナル設計		ゲートアレイ	5	85	3	60	1	20	1	20												
				スタンダードセル	5	80	2	40	2	40	1	20												
				プログラマブル・ロジック	5	60	2	40			2	40									1	20		
				DRAM	5	85	3	60	1	20	1	20												
			DRAM混載LSI	5	85	3	60	1	20	1	20													
			SRAM	5	90	4	80																	
			EEPROM	5	65	2	40	1	20	1	20										1	20		
			フラッシュメモリ	5	95	4	80	1	20															
			強誘電体メモリ	5	85	2	40	3	60															
			アナログIC	5	65	1	20	1	20	3	60													
			パワーデバイス	5	70	1	20	2	40	2	40													
			CCD	4	100	4	100																	
			CMOSイメージセンサ	3	58			1	33	2	67													
			半導体レーザ	3	92	2	67	1	33															
			化合物半導体デバイス	4	63			2	50	2	50													
			デバイス技術	101	76	40	40	33	33	24	24									2	2	2	2	

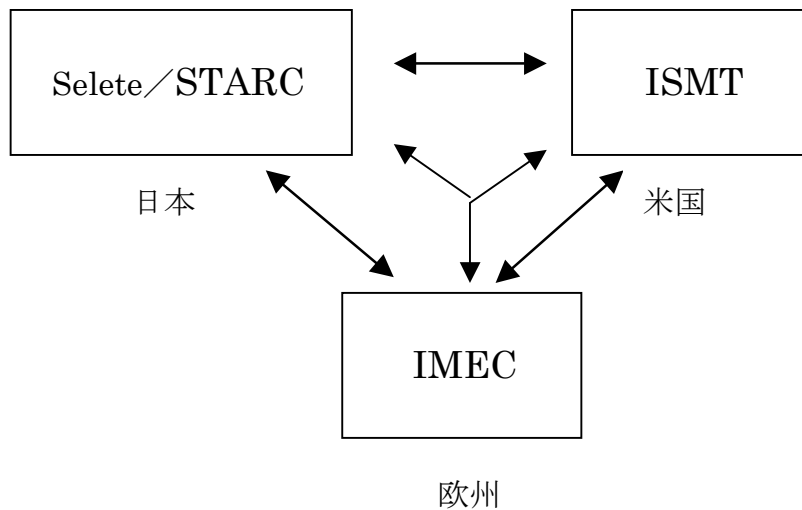
4-4 アンケート結果（まとめ）



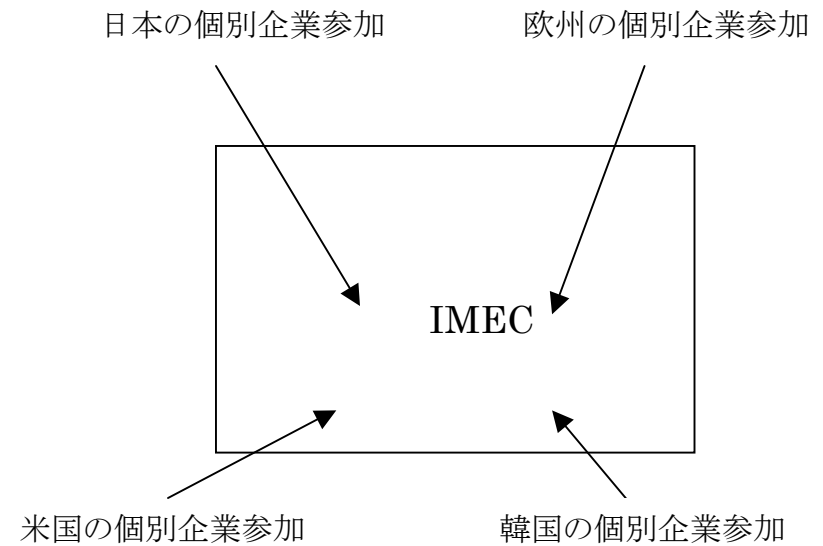
5. 国内／海外における技術協力の形態（現状）

a. 国内外コンソーシアム間

b. 海外コンソーシアムへの個別企業参加

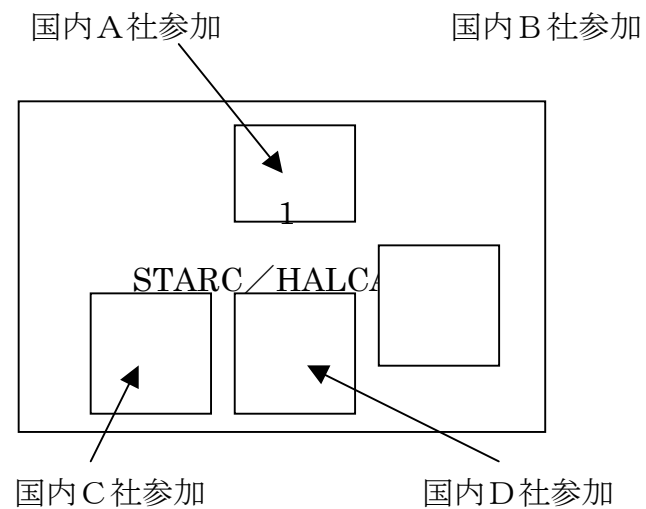


(a) 国内外コンソーシアムの国際技術協力

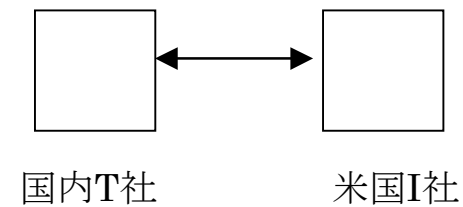


(b) 海外コンソーシアムへの国内単独企業参加

- c. 国内コンソーシアム形成
d. 個別企業間アライアンス

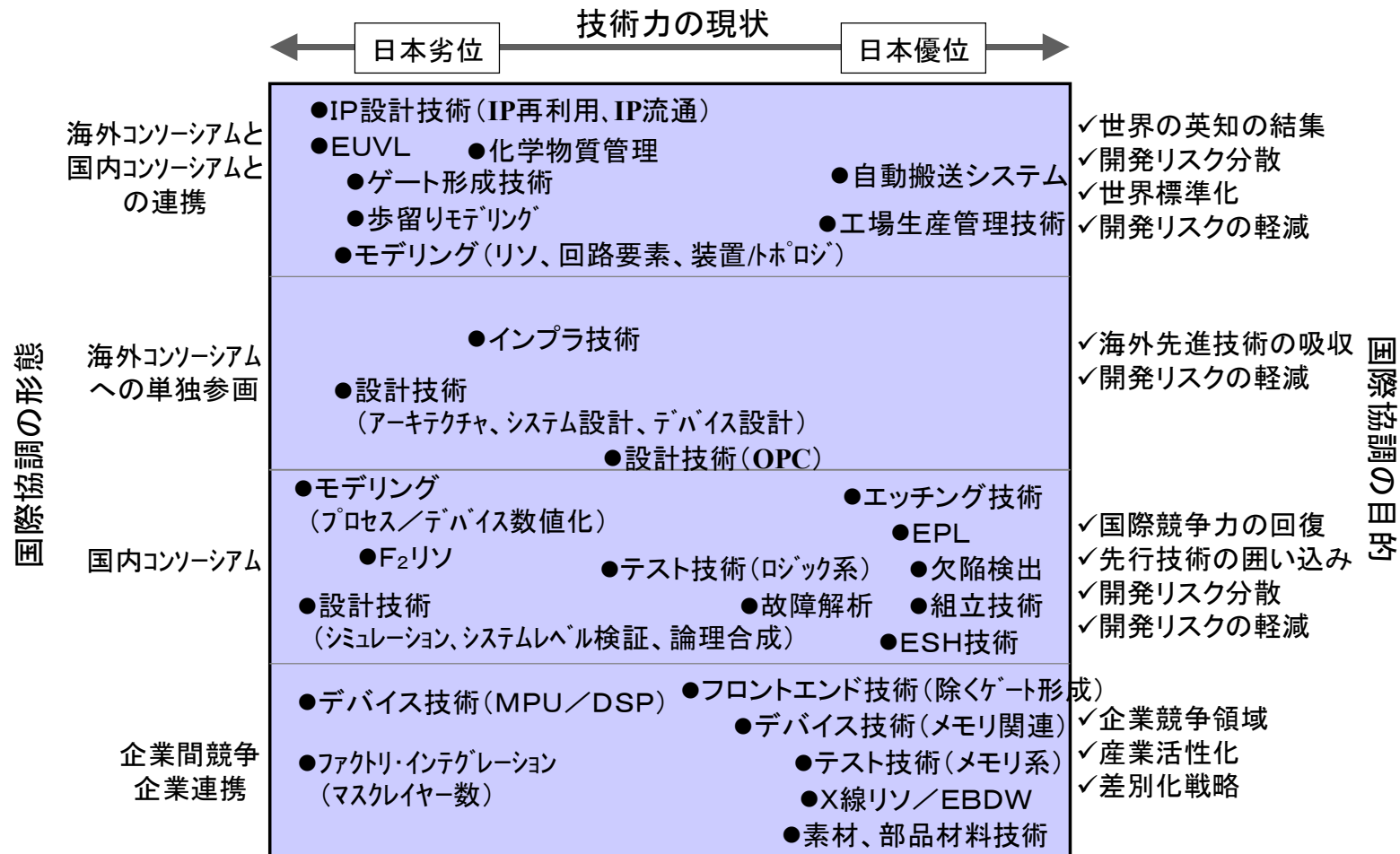


(c) 国内コンソーシアム形成



(d) 個別企業間アライアンス(国内・海外含む)

5-5 技術協力の形態に対するアンケート結果



6. 我が国における技術協力の進め方

6-1 ニーズ対応型技術研究開発

R&D は、一般的に、

- その目的が革新的なアイデアに基づく「シーズ」型。

(その結果が、応用化研究、実用化研究へと発展し、最終的に新規産業の創設が期待されるもの)

- 市場や製造現場からの要求に基づく「ニーズ対応」型。

(その結果がスムーズに実用化(製造、製品化)へと進展することが期待されるもの)
に分けられる

- 半導体分野における今後の大半のR&Dは、「ニーズ対応」型。

- ITRSで15年先までの技術要求が、すでに明らかにされている。

- しかも下記の3段階で分類されている。

- ・ 技術候補がすでに絞り込まれ、実用化研究、あるいは実用化の段階
- ・ 技術候補の絞り込みが行われている段階
- ・ 技術候補が全く見付かっていない段階

6-2 グローバルな標準化とローカルな標準化

R&D(応用化研究、実用化研究)ならびに実用化段階での標準化は、一般的に、

■ 「グローバルな標準化」: 早い時期から「グローバルな標準化」が要求されるもの

- 実用化段階(製造／製品化)における原材料
- 製造装置の入手の容易性
- 将来のグローバルな市場展開

■ 「ローカルな標準化」: 個々の企業内、あるいは特定企業間/グループ内での共通化で十分なもの

- 技術ノウハウの蓄積
- 製造、製品化における差別化
- 企業間競争や国際競争における優位性の確保

に分けられる

■ 半導体分野は、「グローバルな標準化」と「ローカルな標準化」が並存

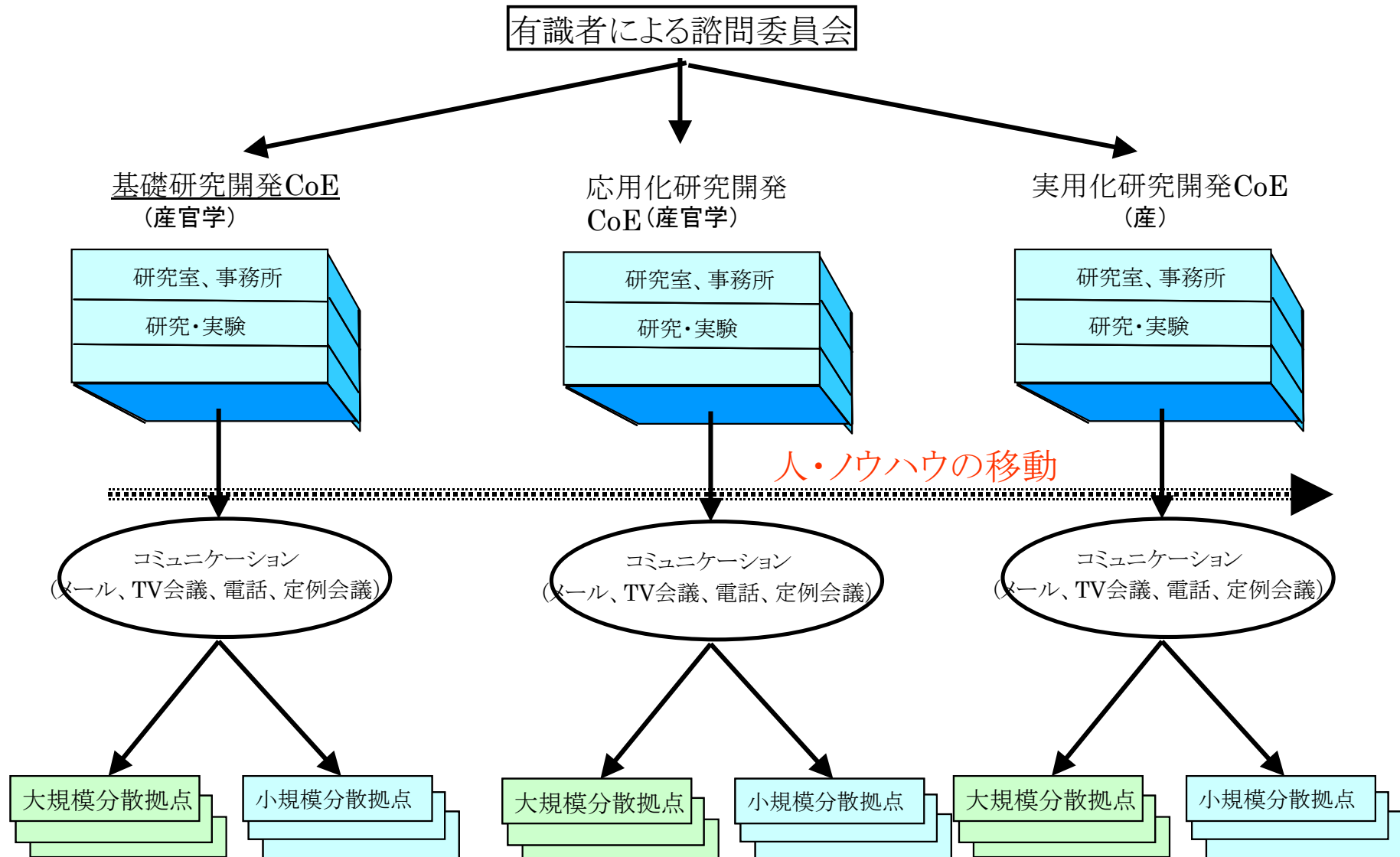
6-3 専門 (Focus) 技術と 共通(Cross Cut)技術分野

■ 専門 (Focus) 技術分野		■ 共通 (Cross Cut) 技術分野	
	○ Design		○ Environment Safety & Health
	○ IP		○ Metrology
	○ Test		○ Yield Enhancement
	○ Front End Processes		○ Modeling & Simulation
	○ Interconnect		
	○ Lithography		
	○ Process Integration		
	○ Assembly & Packaging		
	○ Factory Integration		
	○ 素材・部品材料		

6-4 技術協力の進め方（まとめ）

ニーズ対応型研究開発									
	専門技術分野						共通技術分野		
	優位分野			同等/劣位分野			同等/劣位分野		
	基礎	応用化	実用化	基礎	応用化	実用化	基礎	応用化	実用化
	産官学	産官学	産	産官学	産官学	産	産官学	産官学	産官学
コンソーシアム／研究機関の構成	産官学	産官学	産	産官学	産官学	産	産官学	産官学	産官学
コンソーシアム／研究機関の主担当	学／国研	産	産	学／国研	産	産	学／国研	産	産
技術レベル	*①	*②	*③	*①	*②	*③	*①	*②	*③
海外研究開発資金の導入	◎是(有効)	△限定是		◎是(有効)	△限定是		◎是(有効)		
海外人的リソースの導入									
コンソーシアム/研究機関の拠点	国内			国内			国内外を問わず最も効果的な所		
海外コンソーシアム/研究機関との情報交換	◎是(有効)		△限定是	◎是(有効)		△限定是	◎是(有効)		
海外コンソーシアム/研究機関との分担開発	× 非			△ 限定是			◎是(有効)		
開発開始時期(期間)	5～10年前	3～5年前	2～3年前	5～10年前	3～5年前	2～3年前	5～10年前	3～5年前	2～3年前
担当省庁	文科省 経産省	経産省 文科省	—	文科省 経産省	経産省 文科省	—	文科省 経産省	経産省 文科省	経産省 文科省
	＜技術レベル＞								
	*①	： 解となる技術が全く見つからない段階。							
	*②	： 解となる技術候補の抽出段階。							
	*③	： 解となる技術の絞り込みの段階。							

7. 我が国における研究開発機関(案) 基礎／応用化／実用化研究開発 CoE



参考) STARCニュース No.14 (2002年10月25日)

パネル討論会「グローバル化時代における科学技術研究開発のあり方」

- パネル目的:産業界のリストラクチャリングによる研究開発の縮小化が進む中、産業界および大学がそれぞれに対して何を期待するのか、産学連携を実のあるものにするにはどのようにすればよいかを議論する。

パネリスト:安念(成蹊大学)、井川(東芝)、末吉(熊本大学)、中島(メリーランド大学)、西嶋 (松下)

- パネラーの意見要約:

- 産学連携に過大な期待は禁物。TLOは産との窓口となるが、事務的な紹介に限られ内容までみたガイドはできない。この点は、米国の大学とは大違いである。仕組みを作りすぎるとオーバーヘッドが増える。
- 大学成果の産業界への適用では日本は欧米に大きく遅れた。欧州での経験から、企業の基礎研究アウトソース化の対応として大学教授の企業研究所長兼務、フレキシブルな枠組み構築等を提案。
- 振り回された日本の研究開発として過去の問題点を指摘。産業界は大学を軽視したことが今裏目にでている。実のある産学連携に向けて、規制緩和・人材再教育・自然な交流、が必要。
- ECAD技術立国復興への仕組みが必要。米国のコンピュータ科学・工学分野の技術力は日本の300倍、この差は大学教育のあり方を論じただけでは埋まらない。特許立国制度・産学協同支援政策等アメリカに学ぶ点は多く、仕組み作りが重要。

- 産業界からの大学への期待は、優秀な人材の育成・次世代での産業化につながる研究成果であるが、現実は大学院のレベルが低く国際競争がない、経済活動にとって魅力ある研究テーマが乏しい、大学の理念が曖昧、等課題は多い。米国の大学の強さに学ぶべき。

- JRCATの経験でもうひとつ重要なことは、ポスドクの人数が産官学いずれからの研究者よりも多く、相対的に構成員のマジョリティーを占めたことである。これはポスドク自身の責任感を高め、よい意味でのお互いのライバル意識を持たせる点でプラスに働いたと思う。ポスドクが研究室の「お客様」または「召使」にならないようにするには、ある程度の「クリティカルマス」が必要である。これは外国人研究者についても同様のことがいえる。
- 本格的に研究を行うためには3年という任期は短い。最初の1年スタートアップに、終わりの1年はまとめと職探しに費やされると、実働時間は1年強ということになる。これを救うためにJRCATでは「JRCATフェロウ」と名づけた独自のグラント制度を作り、他の公的グラントと併用して、研究の継続が必要な場合はグラントを切り換えて6年、また稀にはそれ以上の勤務が可能であるようにした。
- ポスドクの任期終了後の職探しを容易にするためには、研究社会に流動性が必要である。しかし、日本の中でひとつの組織だけが流動化することはないから、国全体に任期制の研究組織を増やさなくてはならない。
- 筆者が現在所属している理化学研究所はここ数年で急膨張した。理研全体で450名ほどであるが、そのほかに任期制の研究者は2,000名弱在籍する。筆者を含めてであるが、かれらはすべて1年ごとの契約更新が必要である。つまり、定員の約4倍の任期制研究者が研究センターあるいは研究システムと呼ばれる時限組織で研究に従事しているのである。この数字が日本国内でいかに異例かということは、任期つき研究者の全研究者に対する比率が全国の国研で1.3%、国立大で0.1%という統計を見れば理解できるだろう。
- 研究者の任期のあり方については、1年ごとの契約更新を基本にするものの、一定期間の雇用を約束するローリングテニユアー制の導入なども検討されている。
- 新規採用にあたって研究補助者よりも研究者を優先して採用する傾向が国研や大学で発生し、研究補助者の不足をまねいた。
- 任期制の時限プロジェクトにおいては人件費を特別扱いする理由がなくなるので、研究費の中から人件費を計上してテクニシャンやセクレタリーを必要な数だけ採用することが可能になる。ただし、健康保険・失業保険・年金などのセーフティーネットが重要であることはいうまでもない。
- わが国では就学人口の減少傾向とともに若年労働人口は将来減少するが、逆に中高年の労働人口は増大する。働く意欲は十分あるのに定年退職やリストラによって不本意ながら失業者になる労働力を活用できなければ、これまた国家的損失である。一般に研究補助者とよばれる人々のなかにはコンピュータや大型分析機器のメンテナンスのように先端技術の必要なものもあるが、実験動物の飼育のように高度技術よりもルーチン性が必要なものもある。企業を定年退職したが、まだ自分の技術を活かして働きたいと考える人々にとって、任期制の研究補助は格好の職場である。雇用する側にとっても、年金受給者であれば高給の必要はないし、パート契約することもできるという利点もある。
- しかし、わが国の研究者人口の70%近くは民間に所属している。米国を見れば80%以上である。
- 企業は新技術を「アウトソーシング」によって導入しようとしている。しかし、日本の大学から新技術を導入できるのだろうか。アウトソーシングの成功例をあげると理解しやすいと思うが、韓国企業が半導体と液晶ディスプレイで日本を痛めつけているのがアウトソーシングの成功例である。これに貢献したのが日本の大企業を定年やリストラで退職した技術者たちである。なかには現役技術のアルバイトもあるという。つまり、技術移転の本質は暗黙知を持った人間が移動することにある。
- このような閉塞状態を打開するために、ひとつの提言をしたい。ポスドクは国費を投入して「一万人計画」が育成したわが国の貴重な人材である。これらの人材の活用のためには産官学が協力して知恵を絞らなくてはならない。
- ポスドクの多くは将来、企業研究者を目指さなくてはならない。それならば、若いうちに企業体験、ベンチャー体験をさせることが必要である。大学でも「ベンチャー1,000社」を実現するためには、企業実習が必須である。そのためには、例えば、国がグラントを出すポスドクに年間2カ月の企業実習を義務づけることなどは、即刻実施できる政策である。これをポスドクにとってのロスと考えるか、かれらの将来のために必要な体験と考えるかは政策的判断である。しかし、日本のポスドクが外国のポスドクに比べて柔軟性と守備範囲の広さを欠いている現実を見れば、悪いことではないだろう。
- 筆者がこの小論で訴えたかったのは「技術は人とともに移転する」ということである。われわれはポスドク・任期制・時限プロジェクトを効果的に活用してわが国の研究組織に流動性を確率しなければならない。そこにわが国の将来がかかっているのである。