

**WG5: リソグラフィ**

**「液浸: ArFの延命とNGL」**

**龜山 雅臣**

**(株)ニコン**

# WG5 メンバー

- JEITA電子デバイス部会 半導体幹部会/関連会社 11名  
羽入 勇/副査(富士通)、内山 貴之(NECEL)、福田 宏/国際担当(日立)、  
須向 一行(ルネサス)、笹子 勝/国際担当(松下)、守屋 茂(ソニー)、  
久原 孝一(三洋)、森 一郎(東芝)、田淵 宏樹(シャープ)、  
笠原 北都(ローム)、炭谷 博昭(三菱)
  - コンソーシアム 4名  
岡崎 信次(ASET)、寺澤 恒男(ASET)、山部 正樹/事務局(SELETE)、  
中瀬 真(JEITA)
  - 特別委員 (大学・独立行政法人) 2名  
堀池 靖浩(物材研)、古室 昌徳(大分産科技術センタ)
  - 特別委員(SEAJ、他) 10名  
森 晋(SEAJ:ニコン)、山田 雄一(SEAJ:キヤノン)、山口 忠之(SEAJ:TEL)、  
斎藤 徳郎(SEAJ:日立ハイテク)、龜山 雅臣/主査(ニコン)、  
竹花 洋一(HOYA)、林 直也(大日本印刷)、河合 義夫(信越化学)、  
栗原 啓志郎(TAO)、井上 弘基(機振協)
- 計27名

# Outline

## 1. はじめに

- ITRS Lithography Roadmap

## 2. 解決策候補

- ArF (193nm), ArF液浸
- F<sub>2</sub> (157nm), EUVL
- PEL (LeepI), EPL, ML2
- Imprint, Innovation

## 3. 技術課題

- CDコントロール
- リソ フレンドリー デザイン
- マスク
- レジスト

## 4. まとめ

# Lithography



**ITRS Public Conference**  
**Dec. 2, 2003**  
**Hsinchu, Taiwan**

# 2003年版での主な変更点 1

- リソグラフィへの要求(Lithography requirements)
  - MPUの線幅制御がシミュレーションを通して検討された。
    - $\pm 10\%$ の線幅コントロールが維持された。
    - 太めに露光してスリミングを大きくすることで $\pm 10\%$ を維持した。
- 光マスク
  - 光学的近接効果補正に関する項目の見直しを行った。
  - 線幅制御の色付けを見直した。
  - 5X マスクをマスクテーブルから削除した。
- NGL マスク
  - NGLマスクの検討を進め、テーブルの確度を上げた。

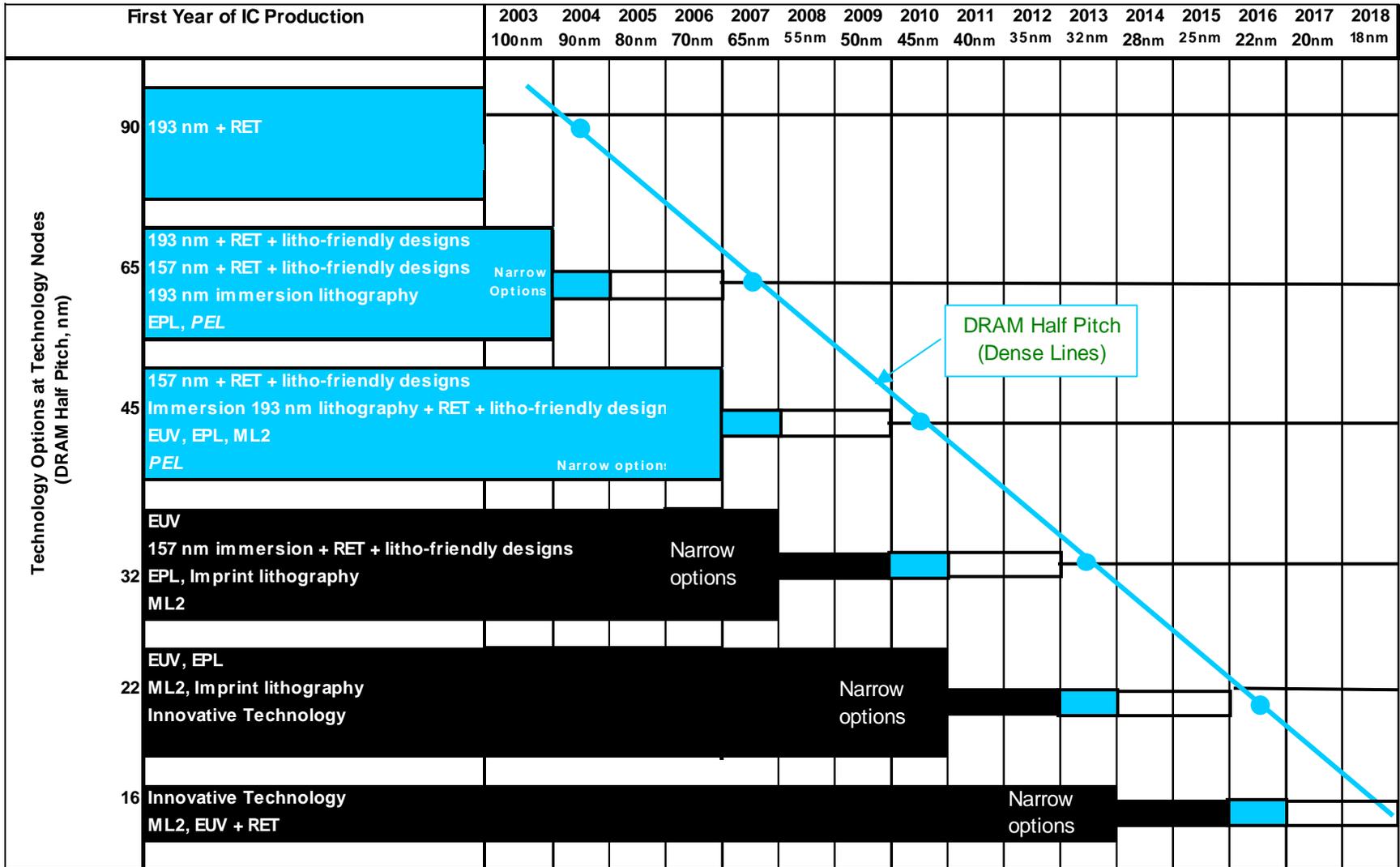
## 2003年版での主な変更点 2

- リソ フレンドリー デザインの必要性を追加
  - 近未来の光リソグラフィ
  - EPL
  - 22 nm 及び 16 nmノード以降のすべての技術候補
- 65 nmノード以降の重ね合わせ精度に対し楽観的な見通しを示した。
- 2004に“赤”となる項目
  - MPU の線幅制御
  - コンタクト用マスクの寸法制御
    - バイナリーマスクが前提でMEFが大きい
  - レジスト中の欠陥
    - 測定の問題と考える。

# リソグラフィの課題はCDコントロール

<i>Year of Production</i>	2003	2004	2005	2006	2007	2008	2009
<b>DRAM</b>							
<i>DRAM 1/2 Pitch (nm)</i>	100	90	80	70	65	57	50
<i>Contact in resist (nm)</i>	130	110	100	90	80	70	60
<i>Contact after etch (nm)</i>	115	100	90	80	70	65	55
<i>Overlay</i>	35	32	28	25	23	21	19
<i>CD control (3 sigma) (nm)</i>	12.2	11.0	9.8	8.6	8.0	7.0	6.1
<b>MPU</b>							
<i>MPU 1/2 Pitch (nm) (uncontacted gate)</i>	107	90	80	70	65	57	50
<i>MPU gate in resist (nm)</i>	65	53	45	40	35	32	30
<i>MPU gate length after etch (nm)</i>	45	37	32	28	25	22	20
<i>Contact in resist (nm)</i>	130	122	100	90	80	75	60
<i>Contact after etch (nm)</i>	120	107	95	85	76	67	60
<i>Gate CD control (3 sigma) (nm)</i>	4.0	3.3	2.9	2.5	2.2	2.0	1.8
<b>Chip size (mm<sup>2</sup>)</b>							
<i>Minimum field area</i>	704	704	704	704	704	704	704

# 解決策候補

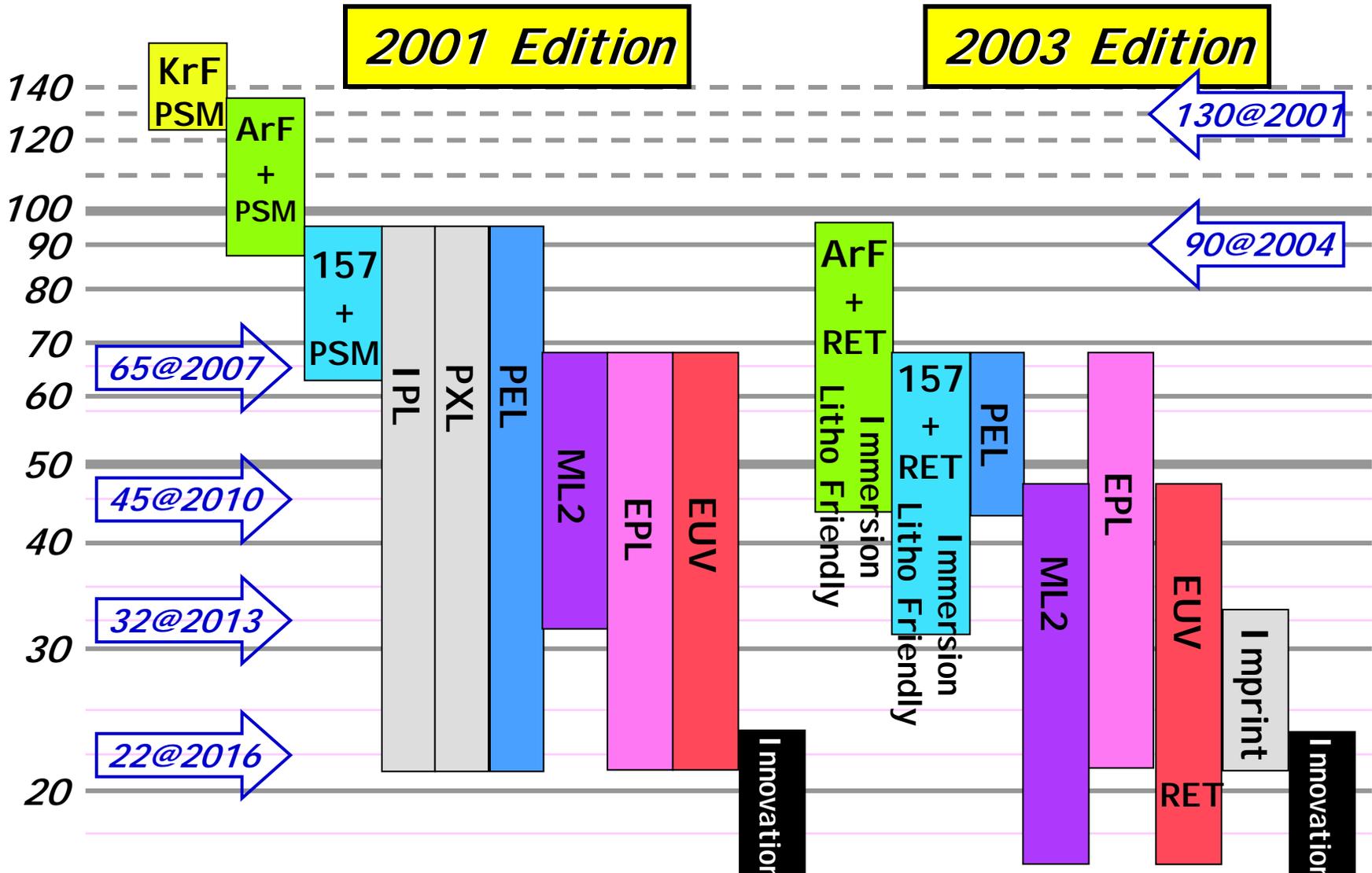


ML2 = Maskless Lithography    EUV = Extreme Ultra Violet    PEL = Proximity Electron Lithography  
 EPL = Electron Projection Lithography    RET = Resolution Enhancement Technology

# 解決策候補の改定

- **主要な変化. 2001 2003**
  - X-ray と ion projection lithography は削除された。
  - 液浸リソグラフィ (Immersion lithography) が加えられた。
  - 今後数年のデータが今後の技術動向を決める。
  - インプリントリソグラフィ (Imprint lithography) が加えられた。

# リソグラフィ解決策候補の変遷



# 困難な技術課題 - 短期

2009年 ≥ 50 nm までの 5つの困難な課題	課題の要約
解像力向上のための 光リソグラフィマスクと 光以降のリソグラフィ用マスク	<ul style="list-style-type: none"> <li>• 位置精度、線幅精度、欠陥密度、157nm用ペリクル、 そして無欠陥EUVマスクとEPLマスク</li> <li>• 装置のインフラ整備 (描画装置、検査装置、リペアー等)</li> </ul>
コスト抑制と投資利益率 (ROI: Return on Investment)	<ul style="list-style-type: none"> <li>• 装置価格と生産性を現在と同等以上に維持する</li> <li>• 採算に合うRET対応光マスクと光以降のリソグラフィ用マスク</li> <li>• 十分なライフタイムを持つリソグラフィ技術</li> <li>• 複数のリソグラフィを同時に開発できる開発体制</li> <li>• 高輝度、高効率のEUV光源</li> </ul>
プロセス制御	<ul style="list-style-type: none"> <li>• ゲート寸法をばらつきを 1.8 nm (3σ)以下に制御するプロセス技術</li> <li>• &lt; 19 nm 総合重ね精度を達成するための新規あるいは改良された アライメント技術と重ね合わせ技術</li> <li>• OPC (Optical Pattern Correction) 精度</li> </ul>
ArF、液浸、F2用レジスト	<ul style="list-style-type: none"> <li>• アウトガス、LER、SEM照射による寸法変化、欠陥サイズ ≥ 30 nm.</li> </ul>
蛍石(CaF <sub>2</sub> )	<ul style="list-style-type: none"> <li>• 歩留まり、価格、品質</li> </ul>

# 困難な技術課題- 長期

2010年 <45 nm 以降の 5つの困難な課題	課題の要約
マスク製作とプロセス制御	<ul style="list-style-type: none"> <li>• 無欠陥NGL用マスク</li> <li>• 装置のインフラ整備 (描画装置、検査装置、リペアー等)</li> <li>• マスクプロセス制御方法</li> </ul>
計測と欠陥検査	<ul style="list-style-type: none"> <li>• 7nmの線幅への対応、7.2nmまでのオーバーレイを計測する技術、およびパターンが形成されたウェハ上での &lt;30nmの欠陥検査</li> </ul>
価格維持とROI	<ul style="list-style-type: none"> <li>• 装置価格と生産性を現在と同等以上に維持する</li> <li>• 採算に合う光以降のリソグラフィ用マスク</li> <li>• 十分なライフタイムを持ち業界のROIを満足するリソグラフィ技術</li> </ul>
ゲート寸法制御の向上と プロセス制御とレジスト材料	<ul style="list-style-type: none"> <li>• LERを適正に保持してゲート線幅ばらつき &lt;1 nm (3 sigma)を達成できるプロセスの開発</li> <li>• &lt;7.2 nmの総合重ね合わせ精度をそれぞれの次世代リソグラフィ技術で達成するための新規アライメント技術と重ね合わせ技術の開発</li> </ul>
量産用装置	<ul style="list-style-type: none"> <li>• ロードマップの要求する時期に合った次世代露光装置の開発</li> </ul>

# 解決策候補レビュー

**I. 背景**

**II. 光の限界**

**III. Immersion Lithography**

**IV. Next Generation Lithography**

**i. F2**

**ii. EUVL**

**iii. EPL**

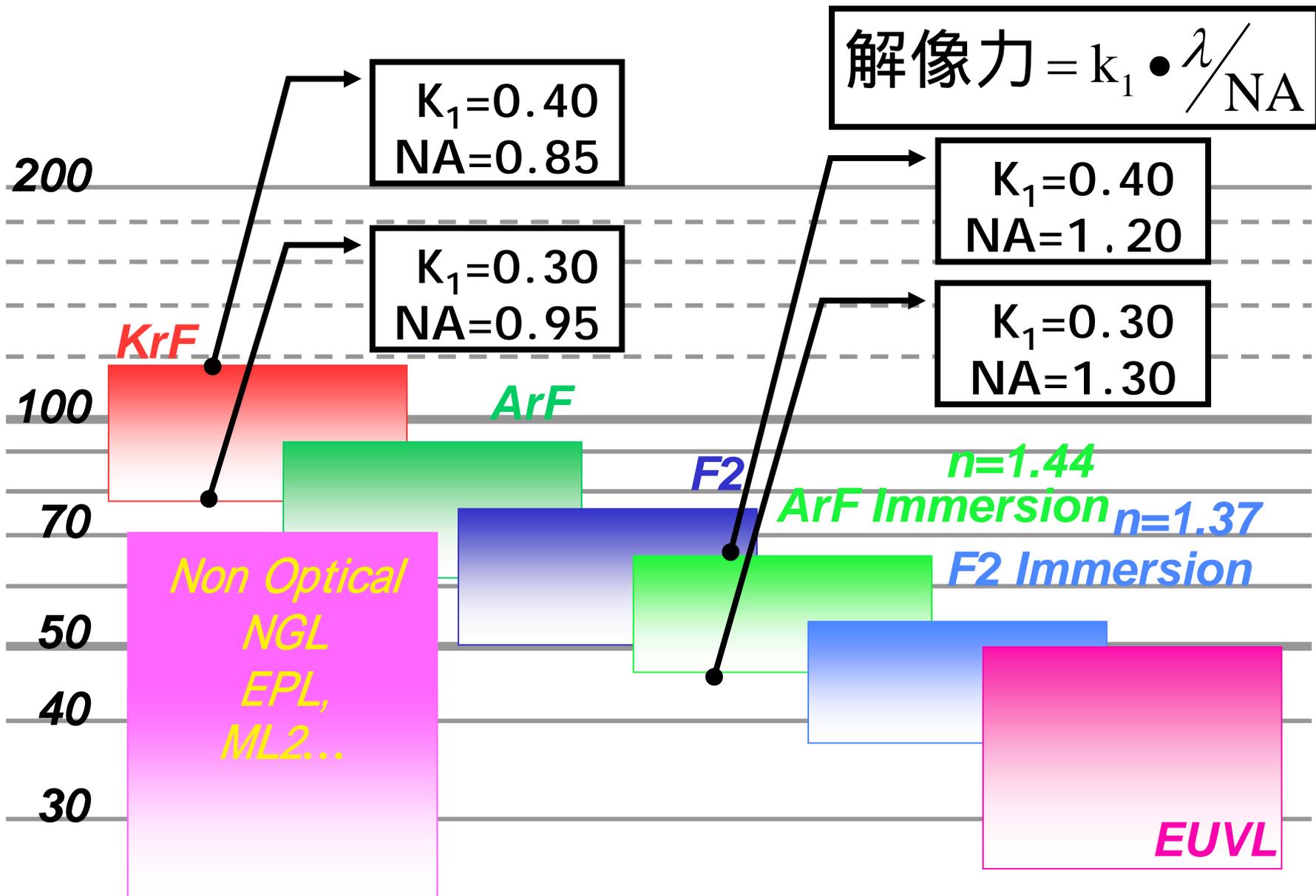
**iv. LeepI**

**v. ML2: Maskless Lithography**

**vi. Imprint**

**vii. Innovative Technology**

# 期待される解像力



# **ArF**

*The status of ArF*

# 従来ArFの限界

## 解像力

- ArFの解像力を伸ばす為に殆どすべての“トリック”が既に使われている。延命の余地は少ない
- 微小なコンタクト(穴)を開ける能力は既に限界に直面

## 焦点深度の確保が難しくなっている

## プロセスとマスク・コスト

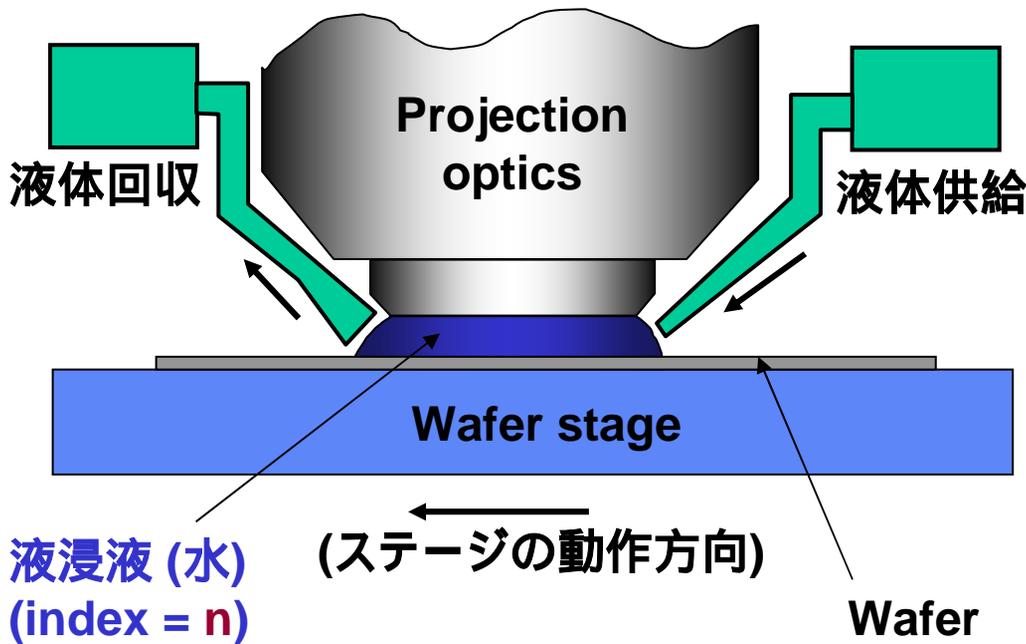
- 位相マスクとOPCがマスクコストを押し上げている
- Mask Error Factorが歩留まりを直撃
- プロセスウィンドーが十分に取れない

## レンズ上への異物の付着

# *Immersion*

*The status of Immersion*

# 液浸とは



$$NA = n \sin \theta$$

$$\begin{aligned} \text{解像力} &= k_1 \lambda / NA \\ &= k_1 \lambda / (n \sin \theta) \\ &= k_1 (\lambda/n) / \sin \theta \end{aligned}$$

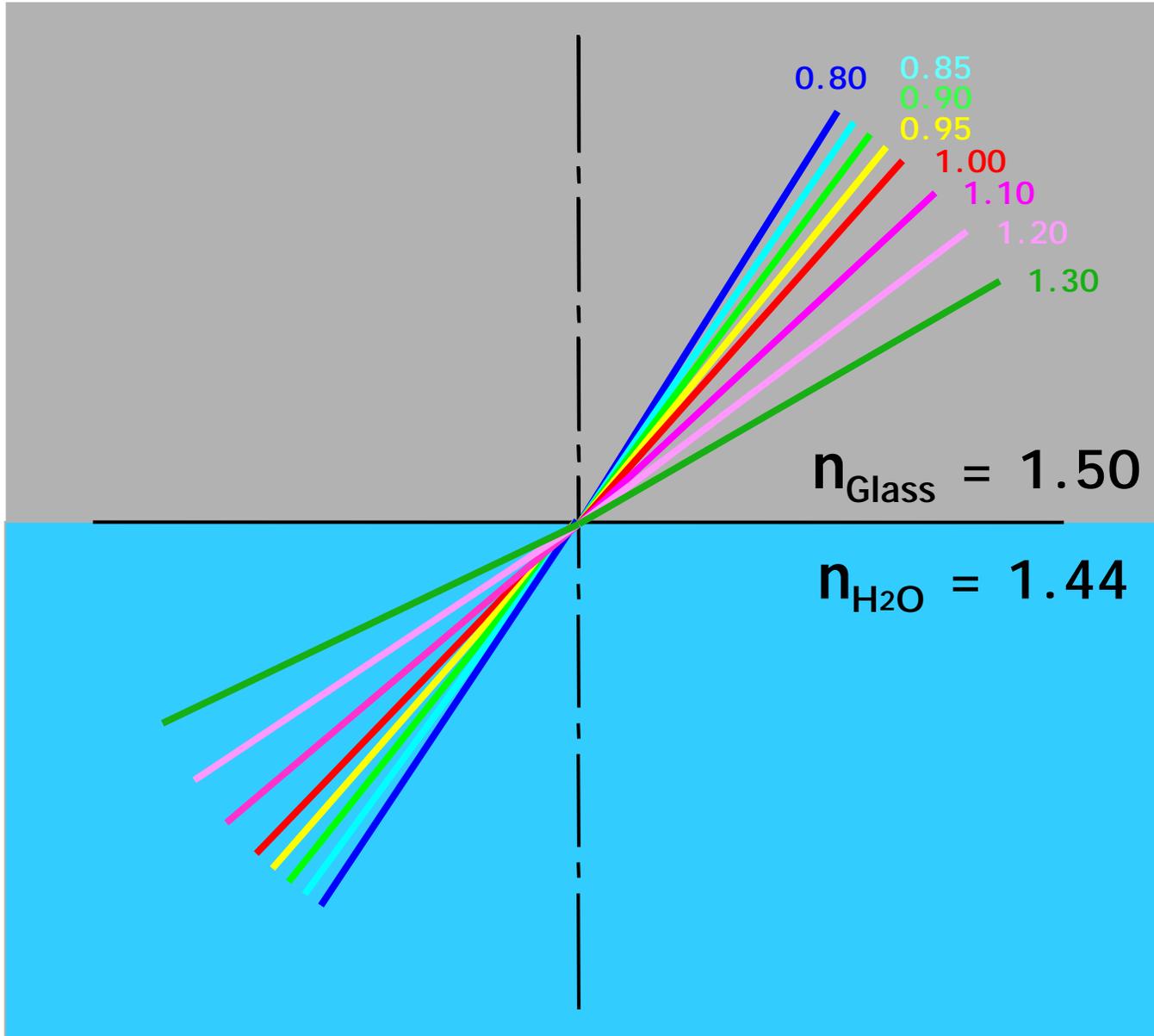
→ 解像力の向上

$$\begin{aligned} \text{DOF} &= k_2 (\lambda/n) / 2 (1 - \cos \theta) \\ &\sim k_2 (\lambda/n) / \sin^2 \theta \\ &= k_2 n \lambda / NA^2 \end{aligned}$$

→ 焦点深度の改善

→ 液浸は解像力と焦点深度の両方の改善に有効

# 液浸の原理 1

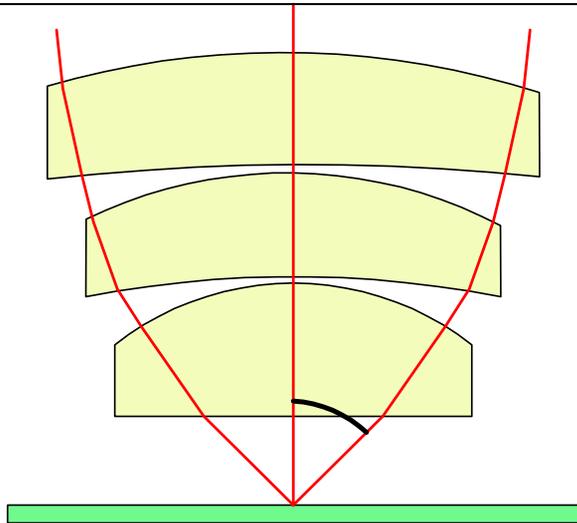


# 液浸リソグラフィの原理と優位点

解像度  $\propto NA$ ,  $NA$ の定義 =  $n \cdot \sin$  (  $n$ は 媒質屈折率 )

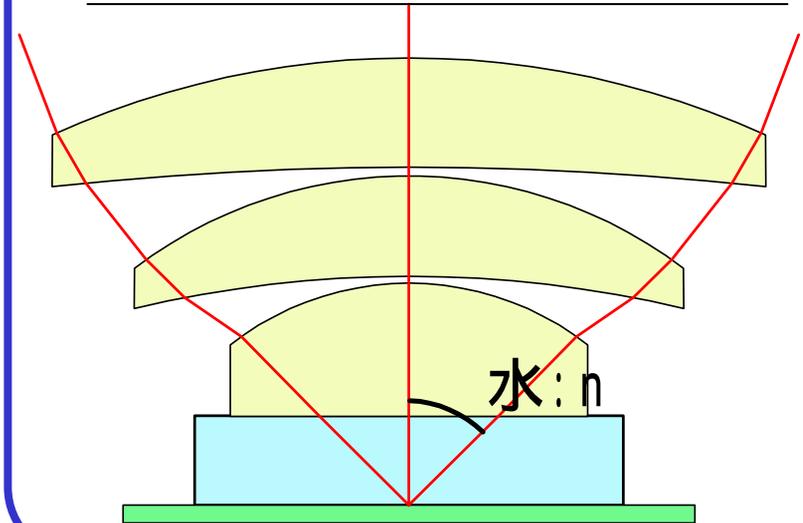
( 解像度  $\propto \sin$  とするなら、液浸の効果は  $\propto n$  による 波長の縮小 )

ドライ光学系:  $NA = \sin$

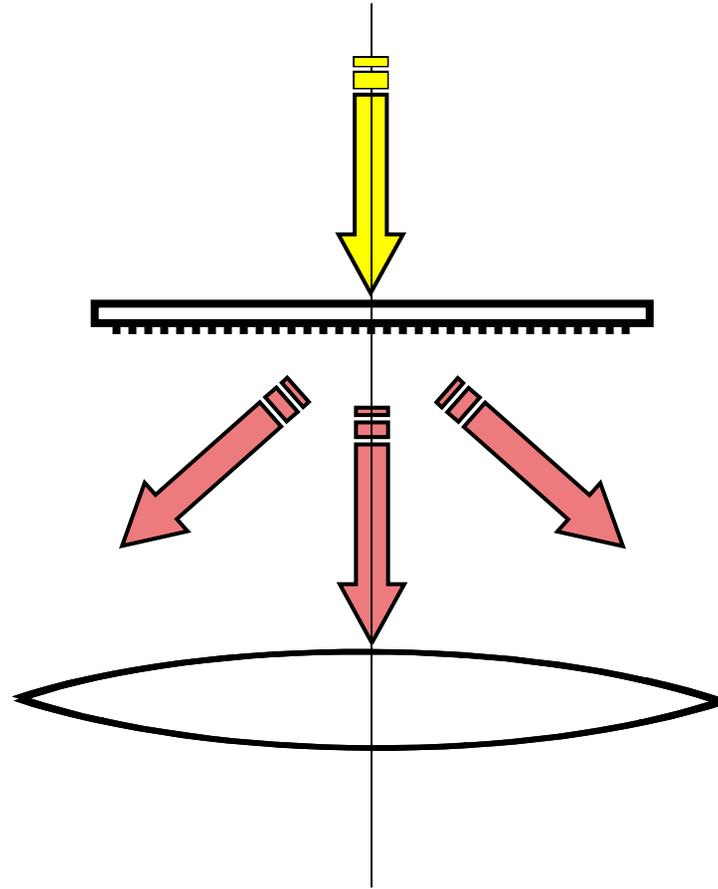


液浸光学系:  $NA = n \cdot \sin$

ArF + 水では、 $NA$ が  $n=1.44$ 倍 増大



# 既存レンズを液浸にしてもNAは増えない!



# 実効波長 ( $\lambda/n$ )

$$NA = n \sin \theta$$

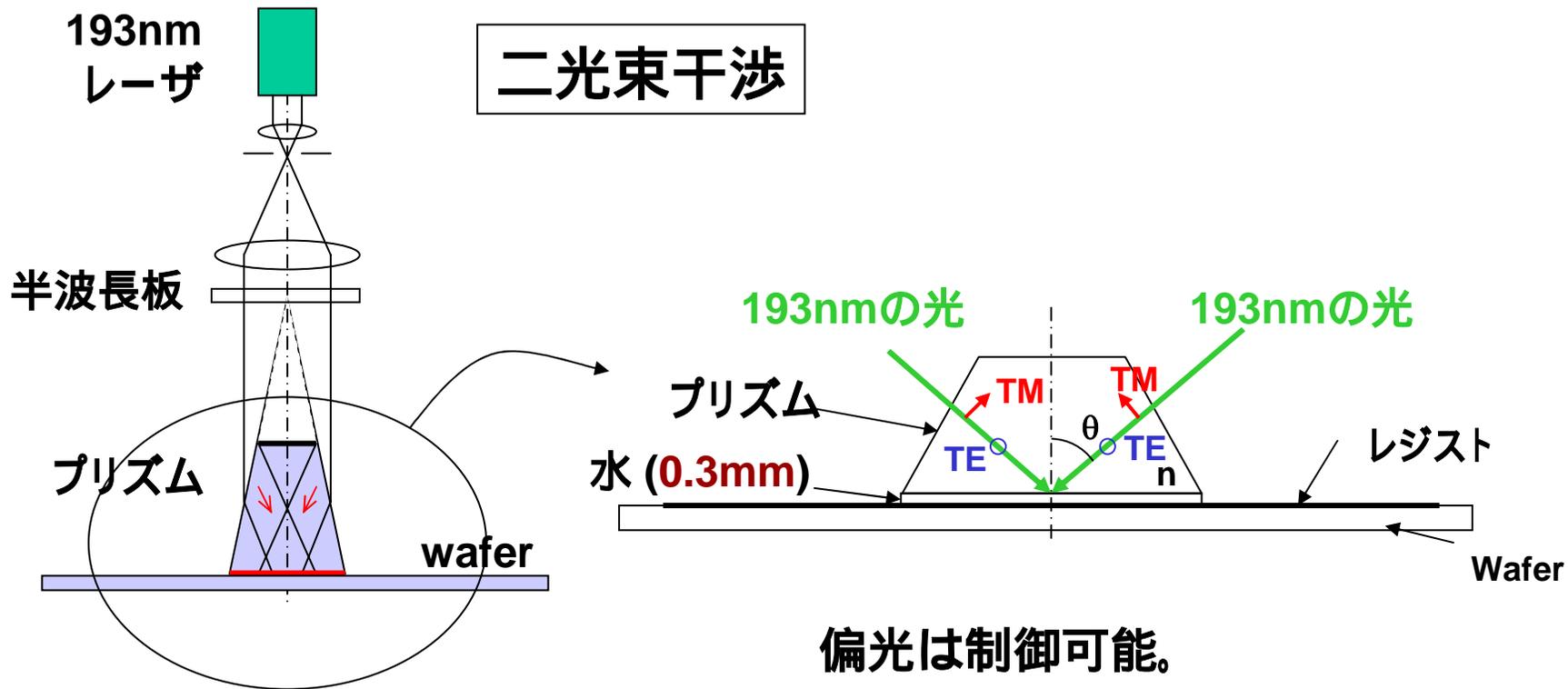
$$\begin{aligned} \text{Resolution} &= k_1 \lambda / NA \\ &= k_1 \lambda / (n \sin \theta) \\ &= k_1 (\lambda/n) / \sin \theta \end{aligned}$$

	媒体	屈折率	$\lambda/n$	比
ArF ドライ	Air	1.0	193nm	1.00
KrF 液浸	H <sub>2</sub> O	1.36	182nm	0.94
F2 ドライ	N <sub>2</sub>	1.0	157nm	0.81
ArF 液浸	H <sub>2</sub> O	1.44	134nm	0.69
F2 液浸	PFPE	1.37	115nm	0.60

ArF液浸は波長 **134nm** のリソグラフィ

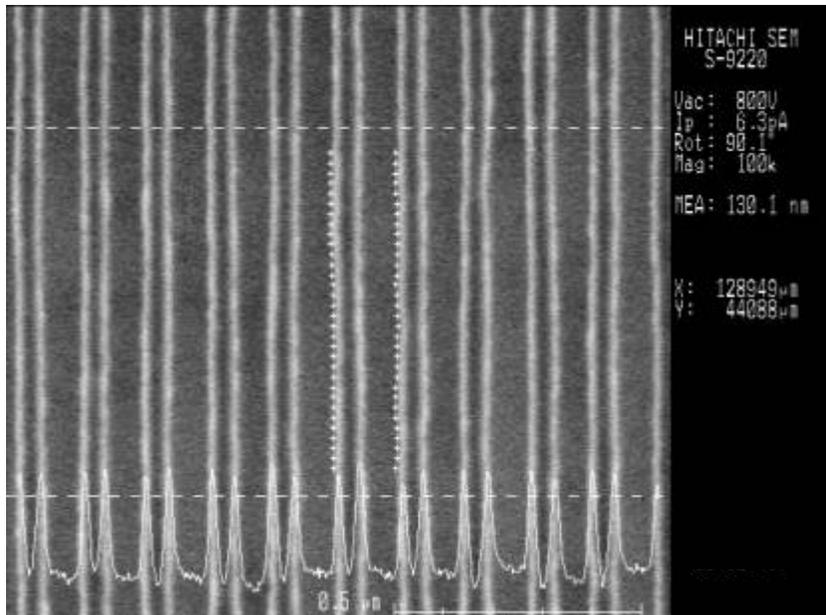
F<sub>2</sub>液浸は波長 **115nm** のリソグラフィ とも考えることができる。

# ArFレジストの液浸への適用

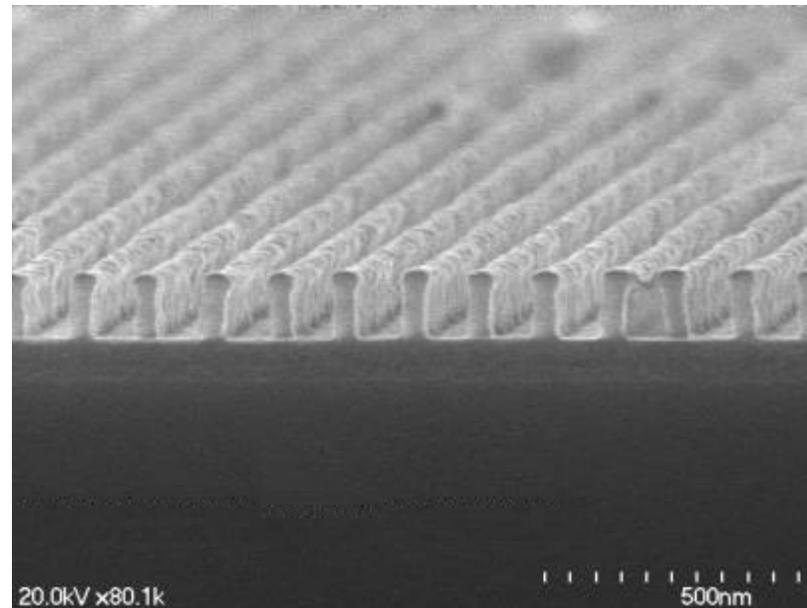


# ArFレジストの液浸への適用 1

液浸露光:  $\lambda=193\text{nm}$



65nm L/S

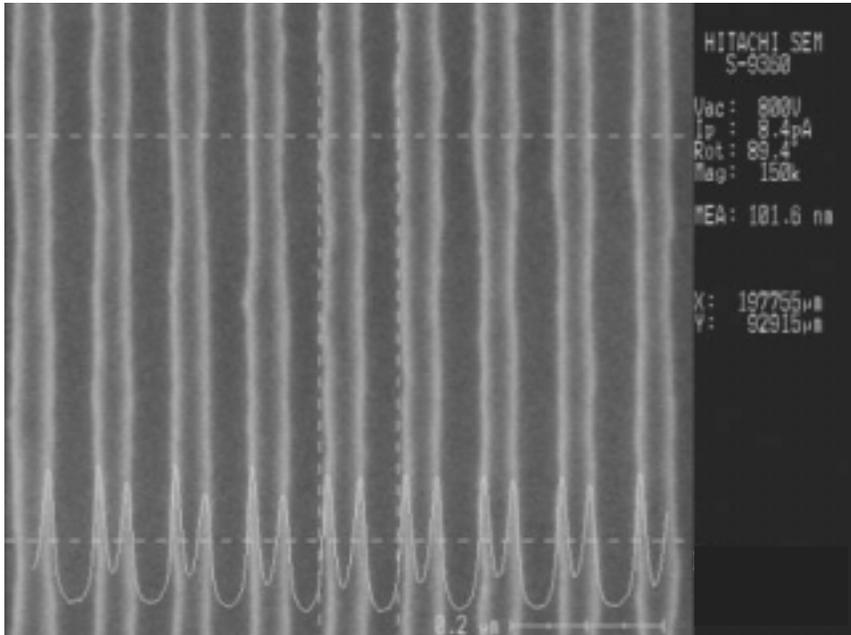


65nm L/S

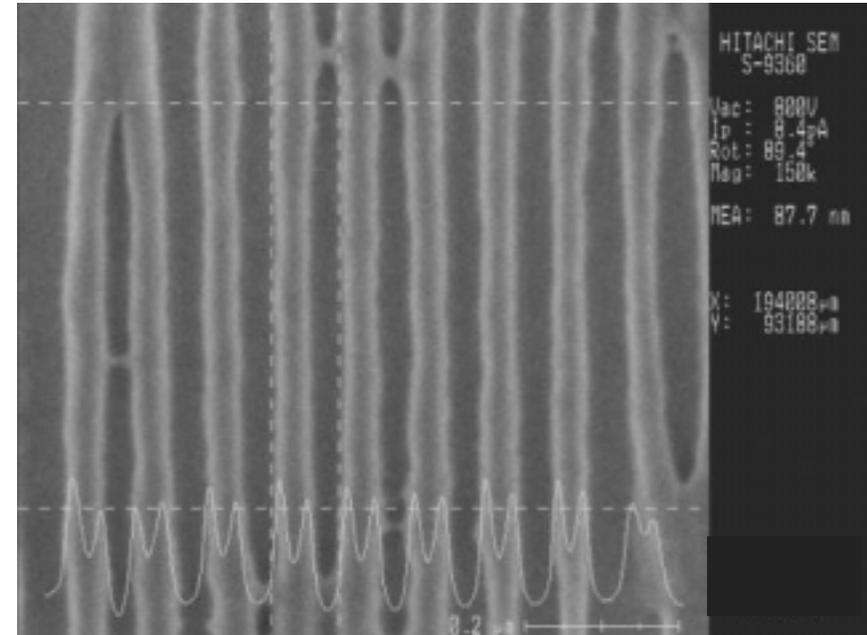
レジスト厚 = 140nm  
レジスト: 東京応化

# ArFレジストの液浸への適用 2

液浸露光:  $\lambda=193\text{nm}$



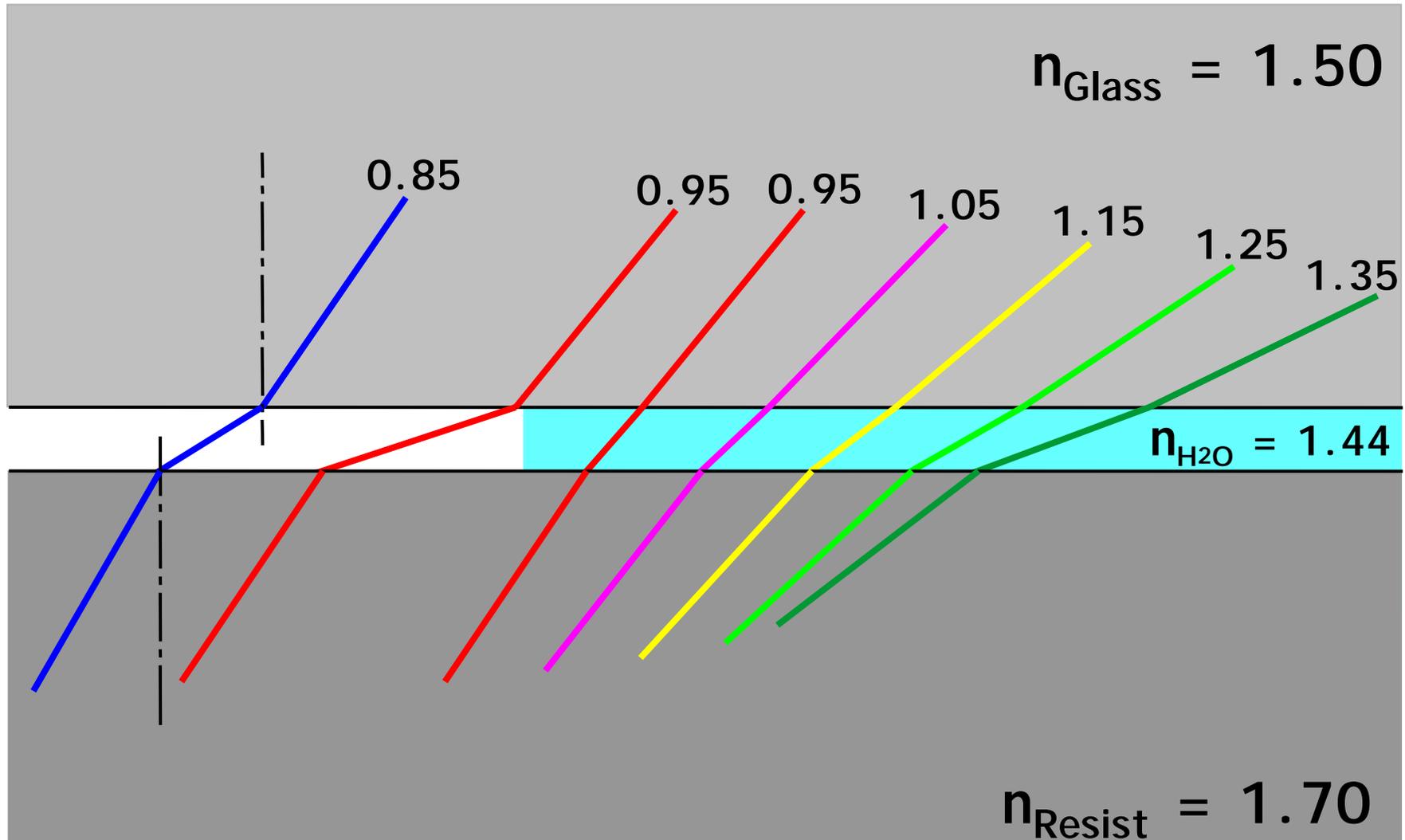
50nm L/S



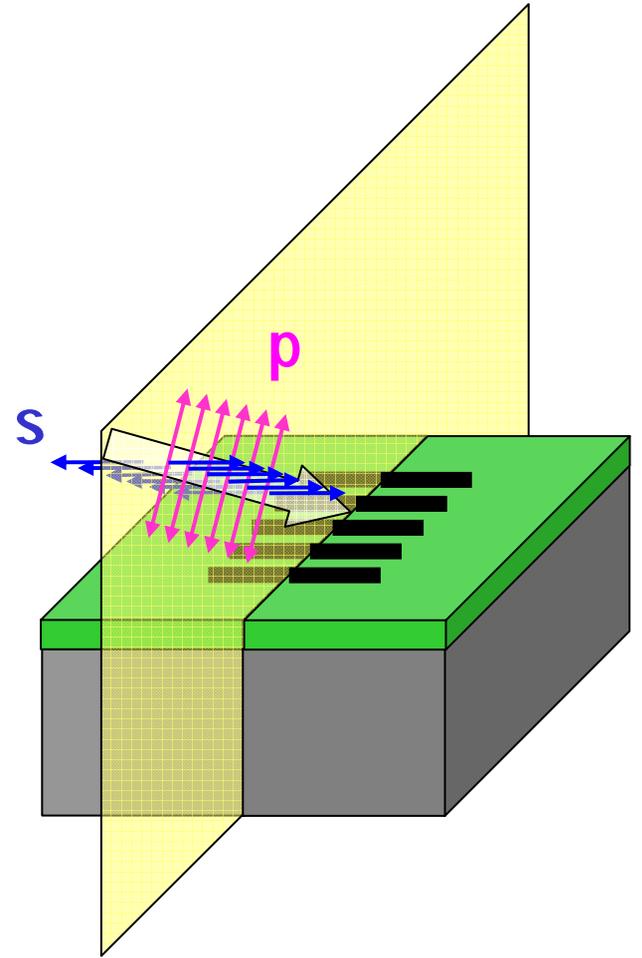
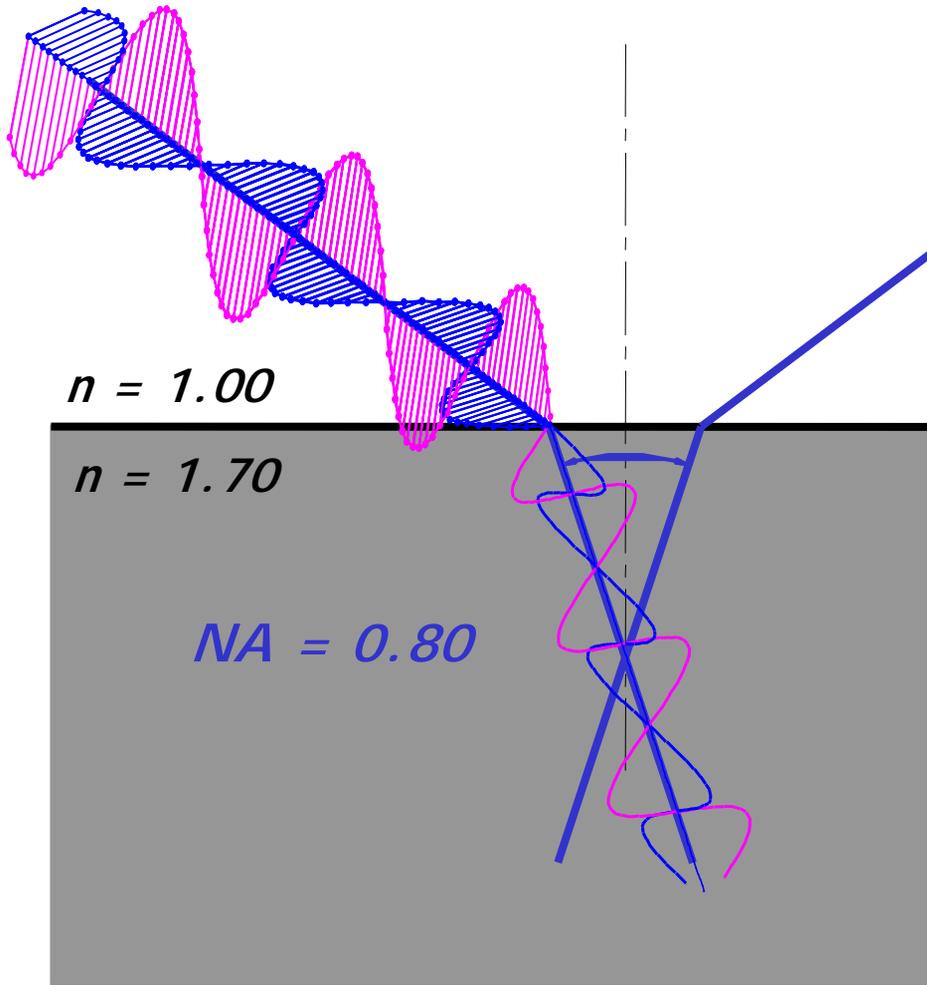
45nm L/S

レジスト厚 = 110nm  
レジスト: 東京応化

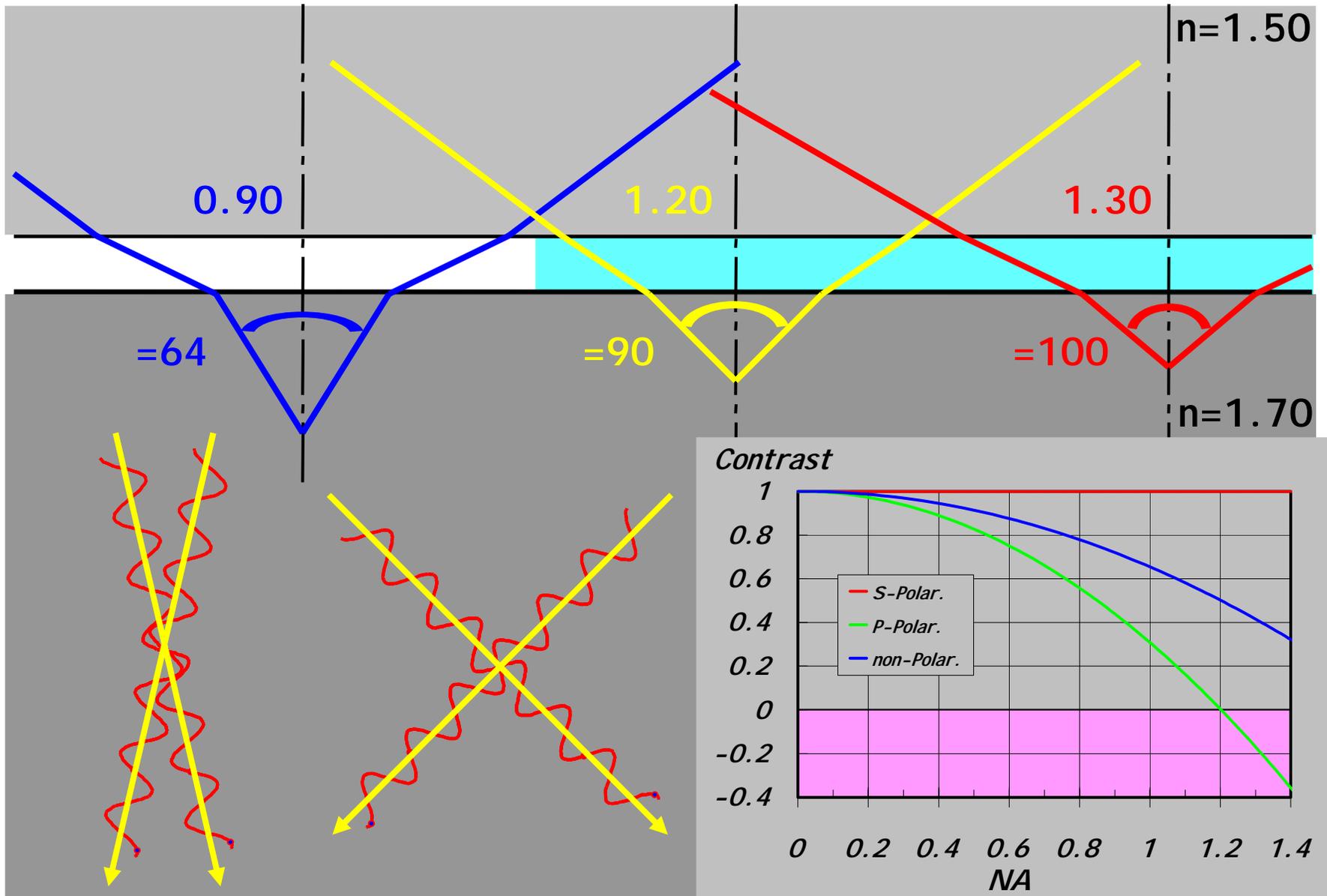
# 液浸リソグラフィの利点 2



# 偏光效果 1



# 偏光效果 2



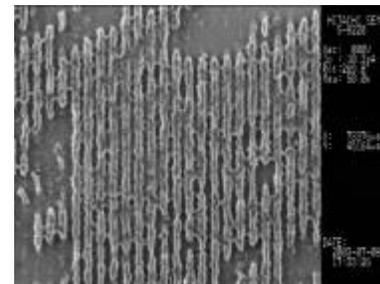
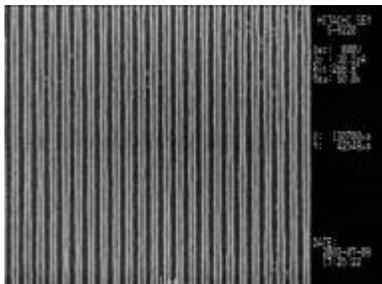
# 偏光効果 (二光束干渉による実験結果)

TE-偏光  
コントラスト 1.0

TEとTM偏光を混合  
コントラスト 0.5

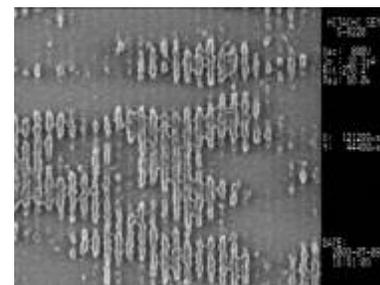
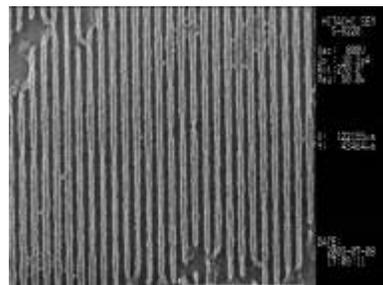
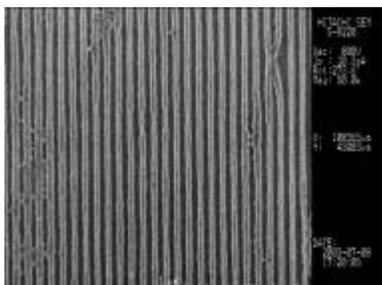
TM-偏光

55nm



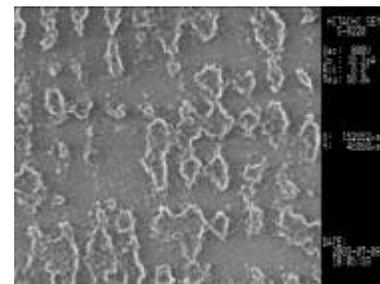
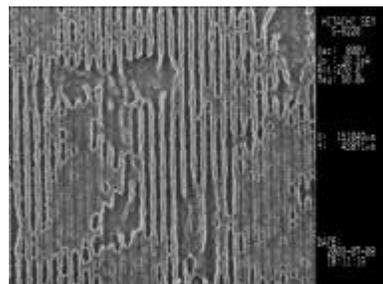
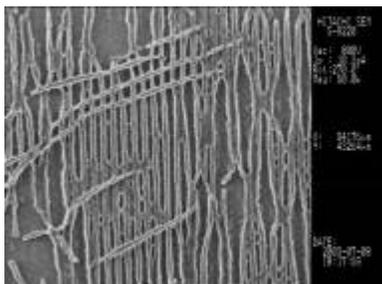
p-polarization  
contrast  
0.47

50nm



0.35

45nm



0.20

レジスト: 東京応化

# 期待されるArF液浸の解像力

ArF 液浸 NA=1.05	↔	F2 ドライ NA=0.85
ArF 液浸 NA=1.23	↔	F2 ドライ NA=0.93

Optics	Mask	Binary	Alt-PSM	Alt-PSM + 偏光照明
	ArF NA=1.0 液浸		65nm L/S	55nm L/S
ArF NA=1.2 液浸		60nm L/S	50nm L/S	45nm L/S

# 液浸リソグラフィの課題

## 液体

- ・液浸の方式 (Local fill)
- ・水の供給と回収
  - ・泡
  - ・温度管理

## 光学系

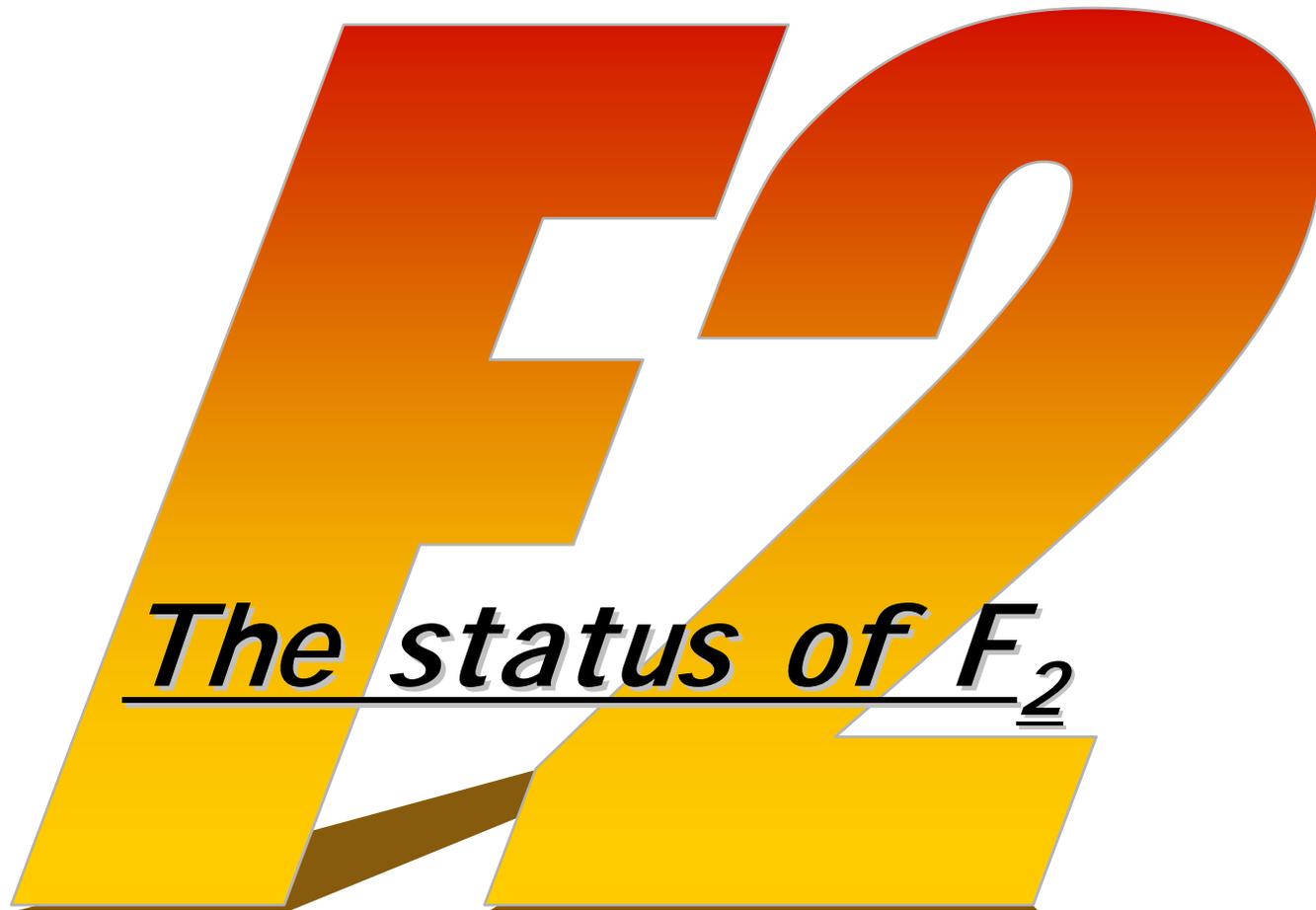
- ・超高NA縮小投影レンズの実現
- ・偏光効果と偏光照明
- ・フォーカスセンサー

## ステージ機構

- ・エッジショット
- ・液体給排水ノズルとステージの機構

## プロセス

- ・レジスト
- ・コーター/デベロッパ



*The status of  $F_2$*

# F<sub>2</sub> 開発の現状

- 1997年に提案      2003年技術開発完
- ArFの後継として期待されている
- 現状 露光装置各社は量産装置を作れる or 作った
  - 蛍石の品質
  - 蛍石の複屈折
  - パージ
  - 反射屈折型縮小投影レンズ 等々...
- 懸念点
  - レジスト
  - マスク      ペリクル
  - 装置価格、CoO
  - ケミカルコンタミネーション

**F<sub>2</sub> vs. 液浸**



*The status of EUVL*

# The Advantages of EUVL

## ● 光リソグラフィの後続として最小の変化

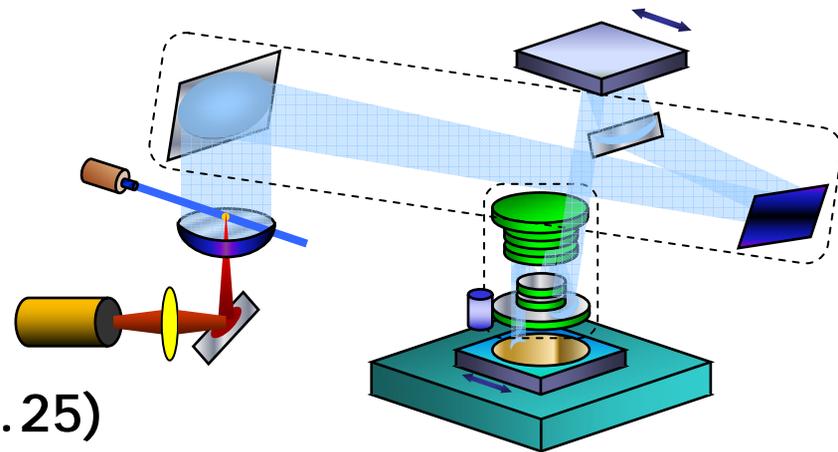
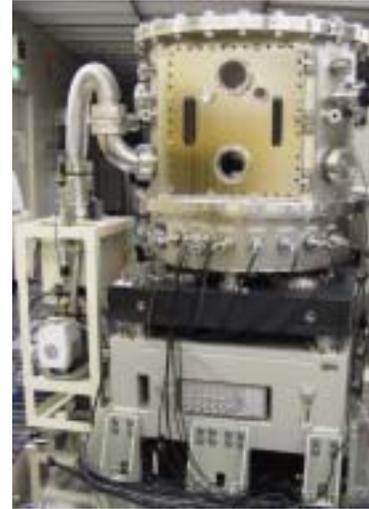
- インフラとプロセスへの影響最小
- 光と同じ理論が適用できる
- 光リソグラフィと同様の処理能力達成の可能性を持つ

## ● 開発加速に向け開発の世界協調が行われている

- EUVA, ASET, EUV LLC,  
International SEMATECH,  
MEDEA+.
- 世界中で多くの研究者・技術者が  
開発に従事

## ● Extendibility

- High  $k_1$  Lithography  
45nmノードでも  $k_1=0.85$  ( $NA=0.25$ )

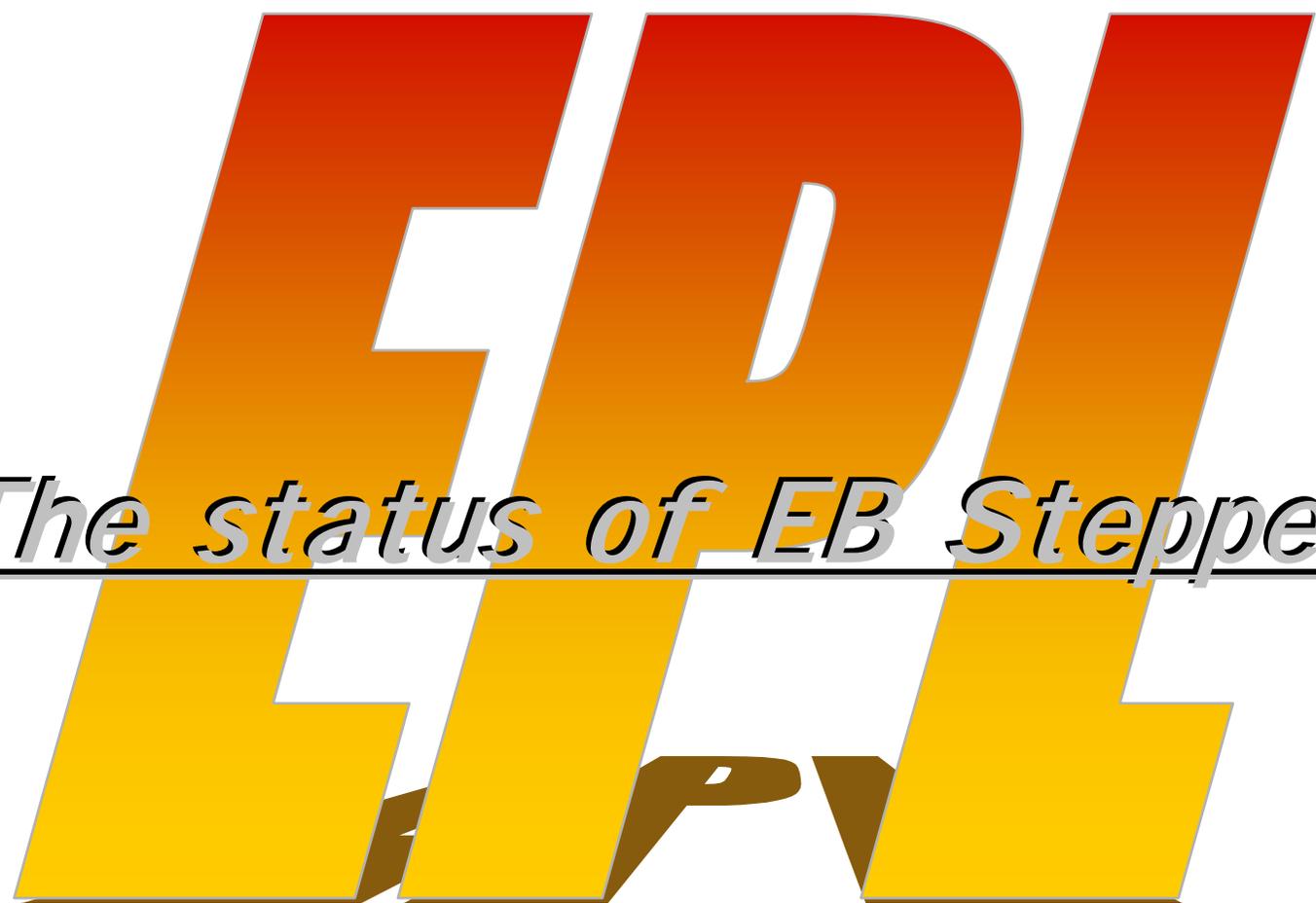


# EUVL開発の現状

- EUVLの開発は45nmノード@2010 (ITRS)を目標に行われており、25nmのゲートの露光が要求される。
- レジスト感度  $5\text{mJ}/\text{cm}^2$ で60-80wphの処理枚数が期待されている。ある半導体メーカーは120wph(最低でも100wph)を\$20Mの装置価格で要求している。
- 現在の非球面ミラー加工精度は0.1-0.15nmであり、既に要求精度を満たしている。既に小フィールドの実験用露光装置が完成し、結増実験に使用されている。
- 非球面ミラー計測技術がASETで開発されている。
- 投影光学系用の露光波長での波面収差測定器も開発中。
- EUVAとMIRAIで国内の活動が行われている。EUVAでは2005年にEUVLの投影レンズ完成を目指し、ニコンとキヤノンが共同開発を行っている。

# **EUVL開発の課題と今後**

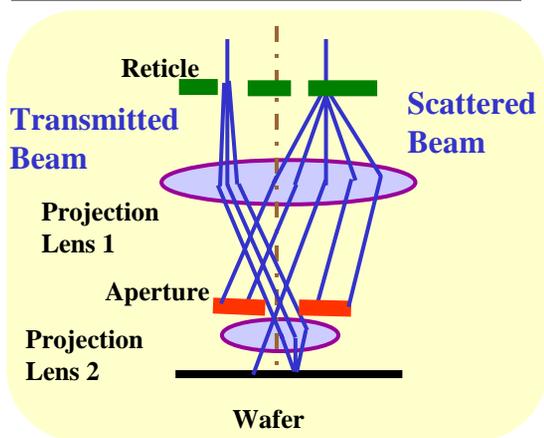
- EUVL開発には今後更に巨額の投資が必要。
- 国及び半導体業界からの開発投資が不可欠
- EUV光源：量産露光機として必要な生産性確保にEUV出力向上が必要(100Wの要求に対し現状10-20W)
- Chemical Contamination：EUV光学系の保護の為に高レベルの環境制御が必要。光学系内部の化学的清浄度の基準が必要。
- EUV光学系の熱安定性：EUV光学系のミラーの反射率は60-70%。1/3のEUV光はミラーに吸収され熱に変わる。6枚ミラーでは90%のEUV光が熱に変わる。光学系の熱マネジメントが必要。



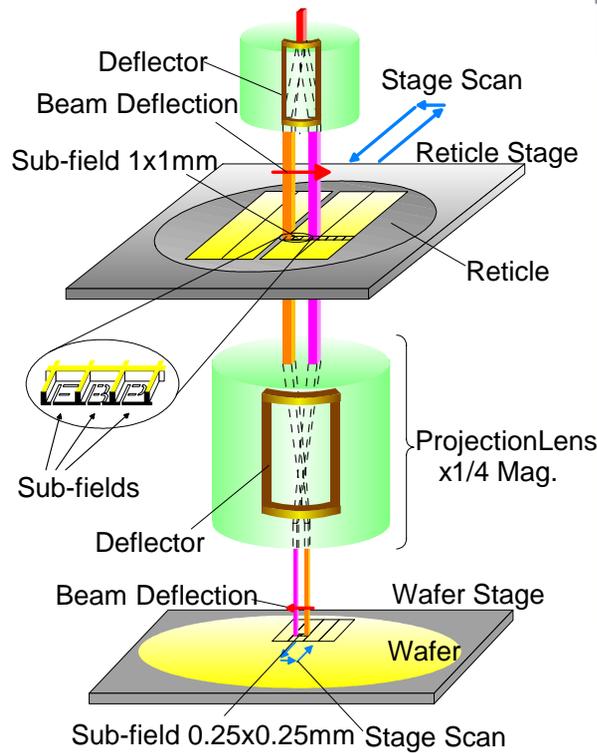
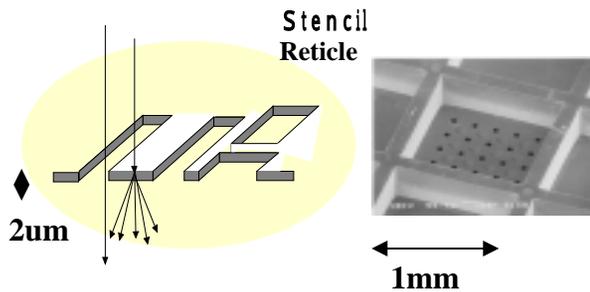
*The status of EB Stepper*

# EPL System Concept (4X Binary Mask)

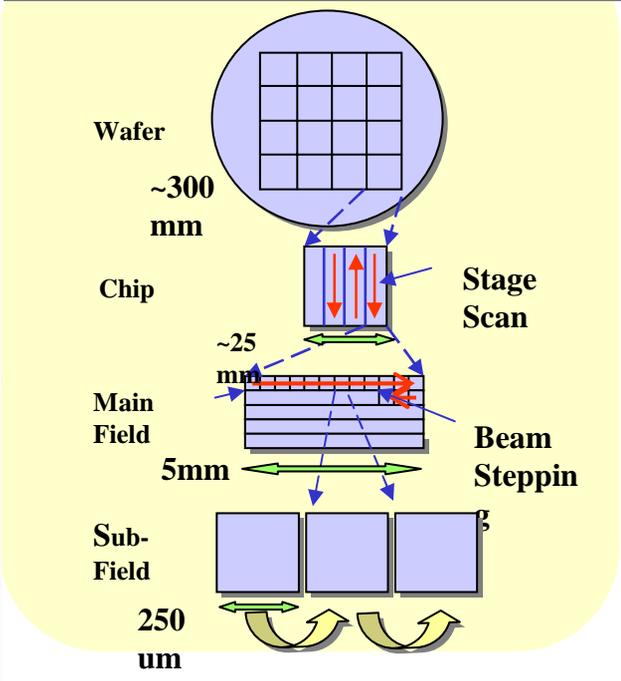
## Scattering Contrast



## Stencil Reticle



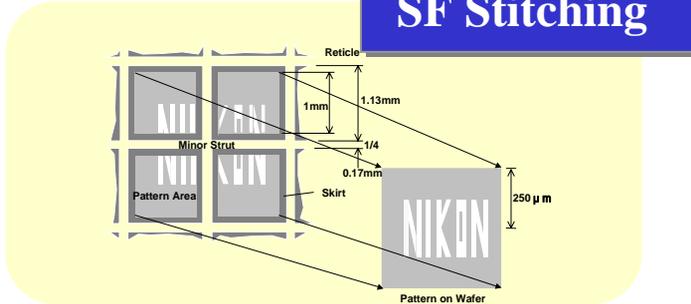
## Beam step/ Stage scan



➤ Field size from one 200mm reticle

- 10mm x 25mm (Complementary)
- 20mm x 25mm (Non-complementary)

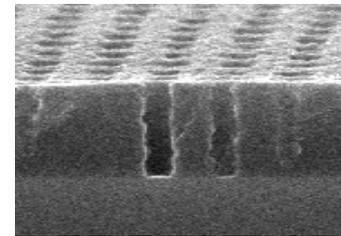
## SF Stitching



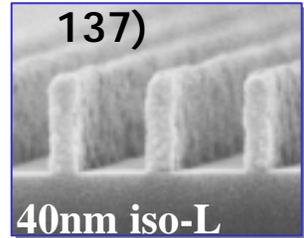
# The Advantages of EPL



200mm EPL Reticle



50nm CH  
(FEP-  
137)



40nm iso-L

## ● 高解像力

- プロセスマージン大 (光露光に対して約100倍のDOF)
- コンタクトホールの露光は得意 (光が不得意とするコンタクトホールの露光では圧倒的に有利)

## ● 4x MASK

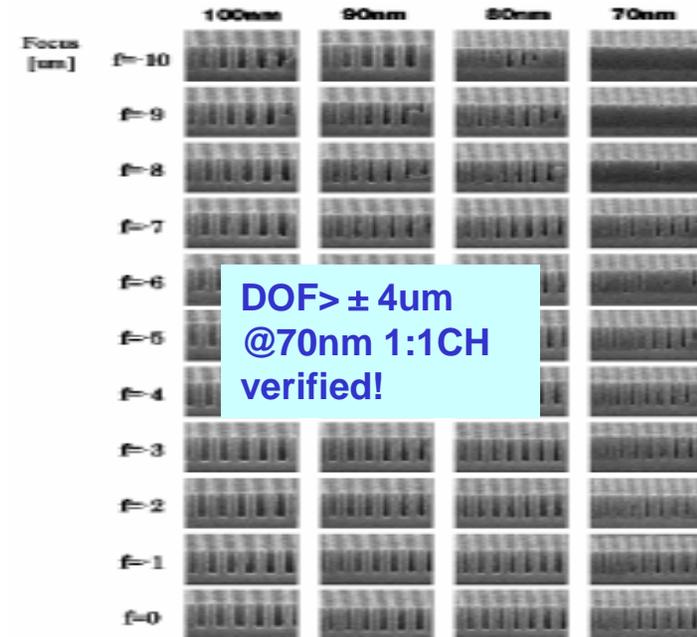
- 光と同じ4倍マスクの使用が可能。

## ● インフラの整備も進む

- SELETEEがマスク、レジスト、データ処理技術を促進し成果が出揃っている。

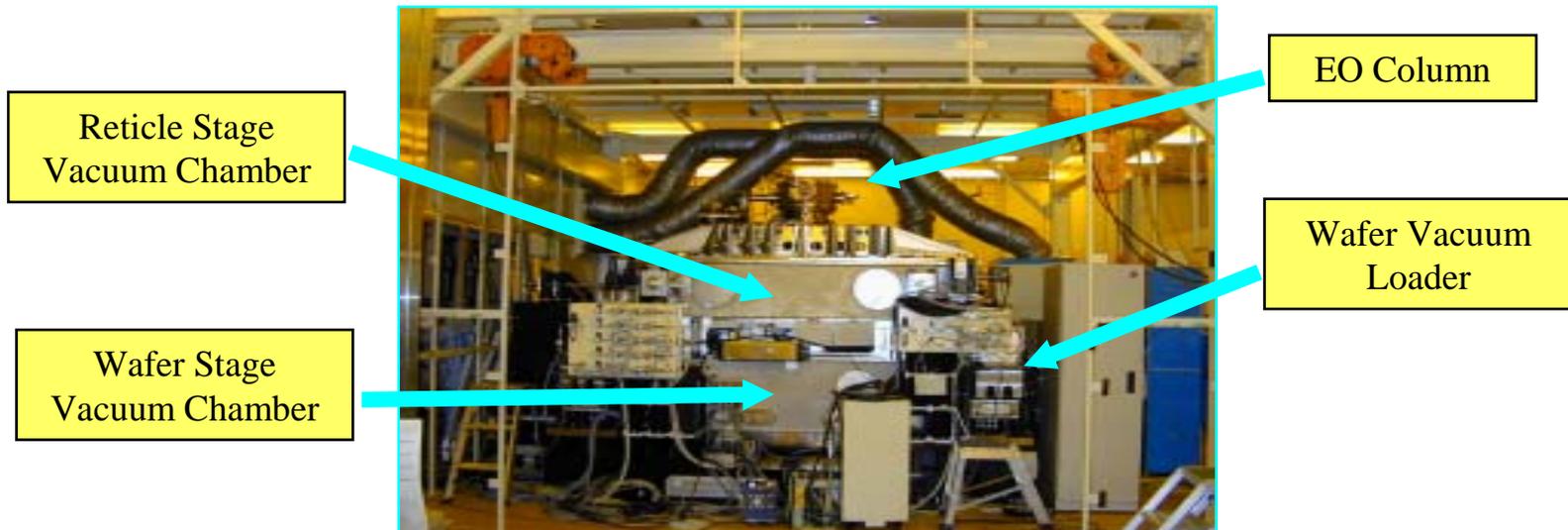
## ● EPL露光装置

- 実験機が既にSELETEEに納入され、実証データが示されている。

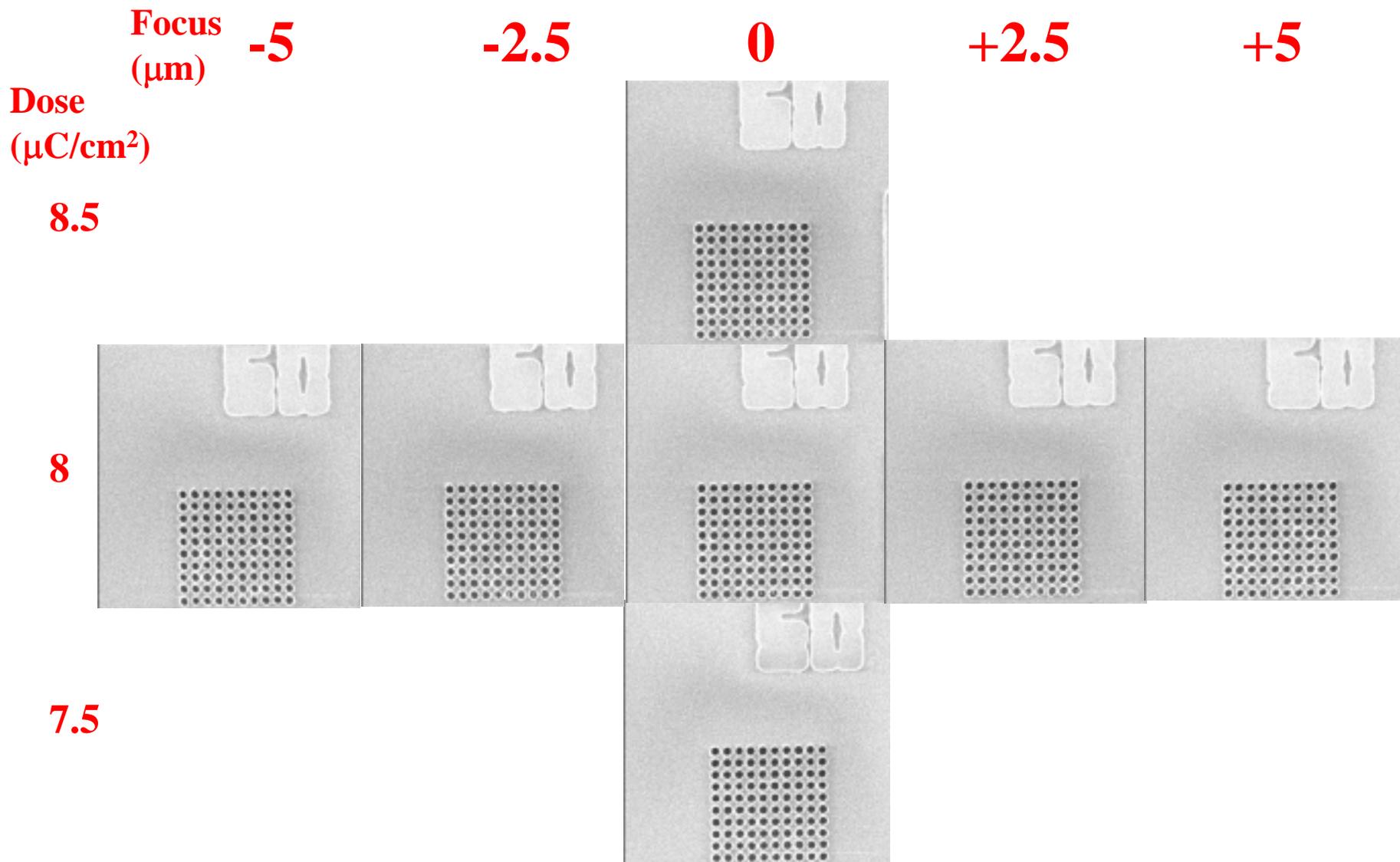


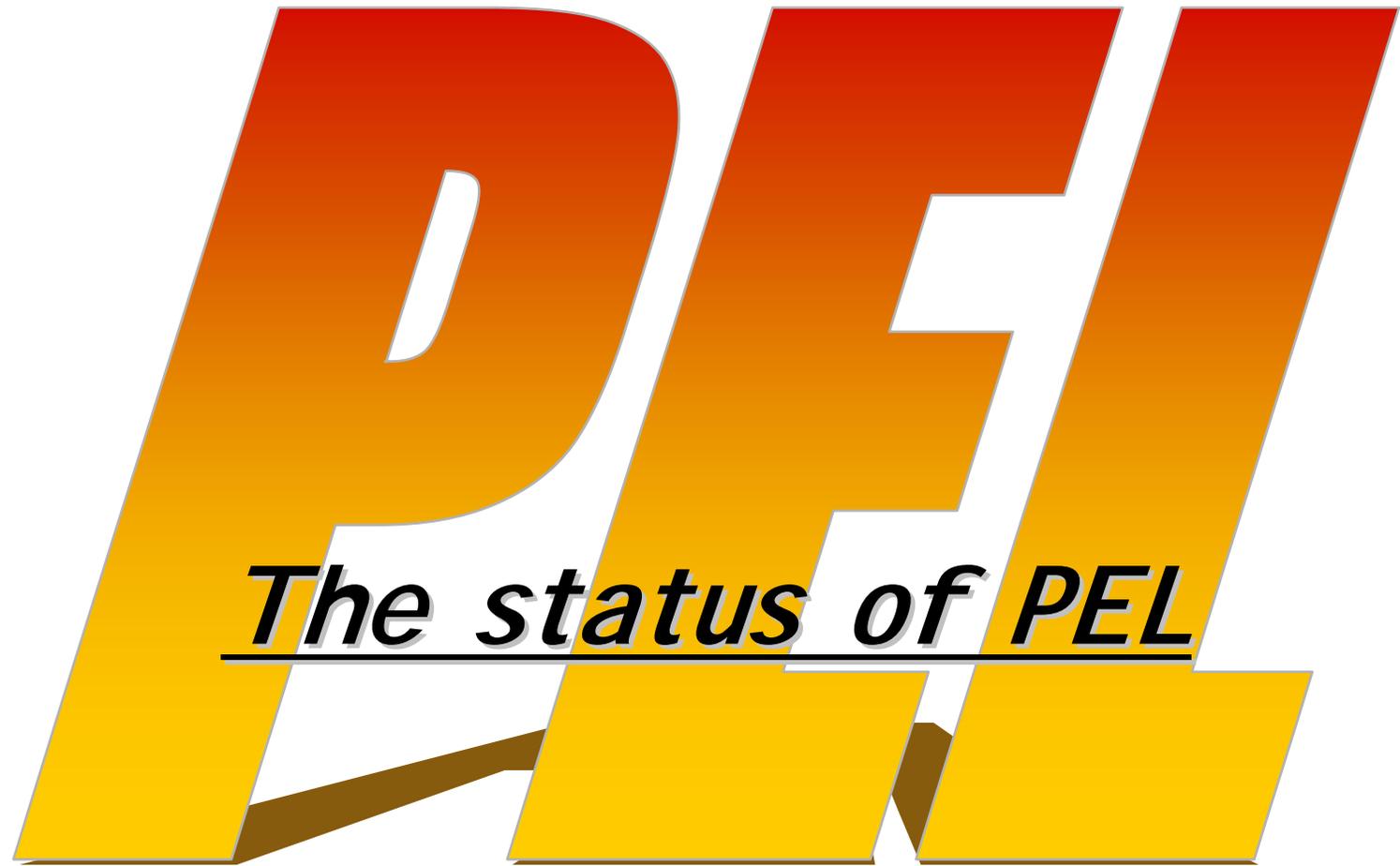
# EPL開発の現状

- 最初の実験号機が昨年6月SELETEに納入され、実証データが出始めている。
- 懸念されたStitchingに関しても良好な結果が出始めている。
- SELETEとI-SEMATECHがマスク、レジストやその他のインフラ整備の促進を行っている。
- EPLマスクは安定性を含め、大きな進展を見せている。



# EPL60nm コンタクトホール

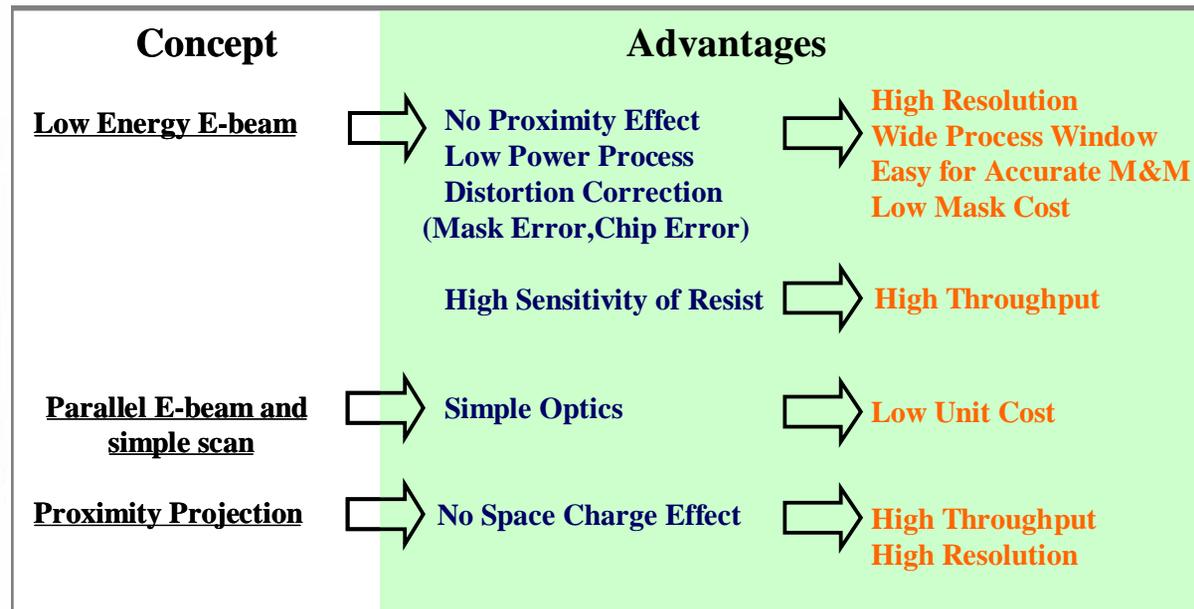




*The status of PEL*

# The Advantages of PEL

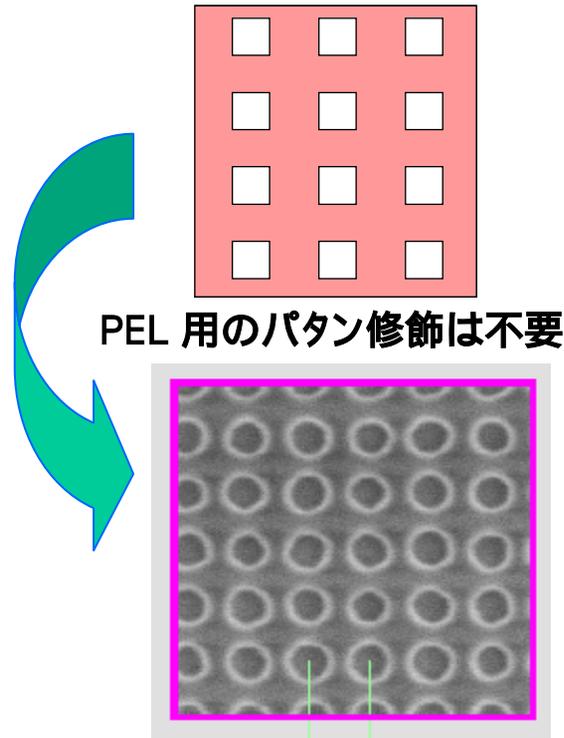
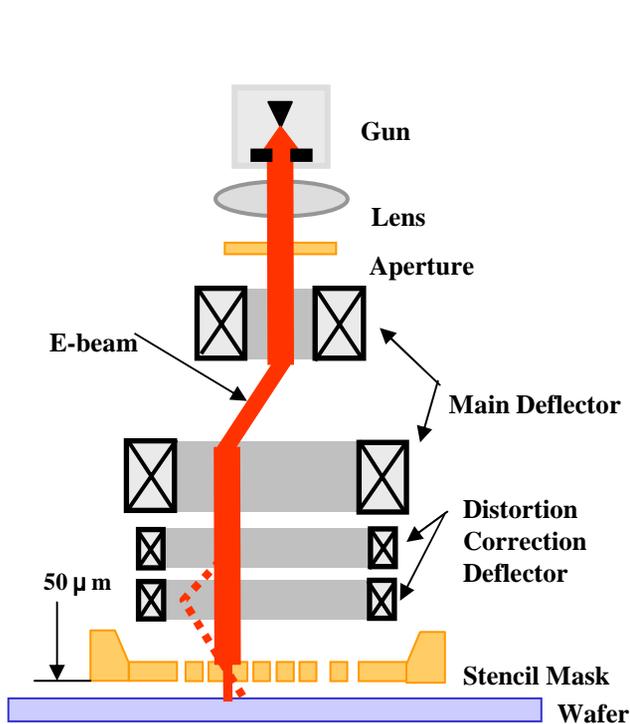
- 電子ビームの低加速(2kV)化による近接効果レス、マスクパタンの単純化
- 電子ビームの低加速化によるレジストの高感度化
- 副偏向器による倍率・パターン位置歪み補正(マスク、ウェハ)
- 近接転写方式による空間電荷効果レス



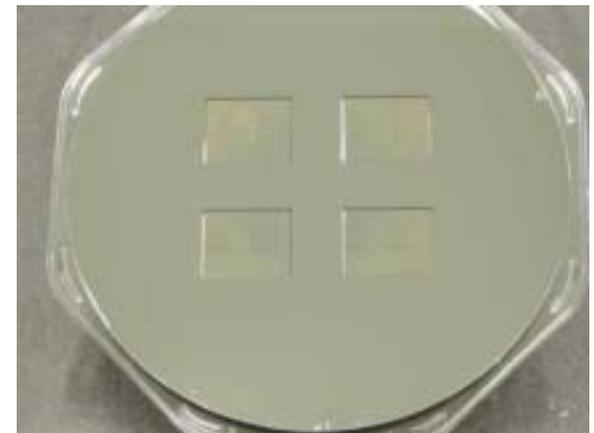
狭ピッチ化が容易      チップシュリンクの加速が可能

# PEL開発の現状

- 露光機: 65nm世代の量産機の開発を完了、デバイスへの適用実証中。
- マスク技術: Siメンブレンマスクのプロセス開発完了、欠陥検査機の開発を完了、FIB/FEB欠陥修正機の応用が可能な見通し、洗浄技術の検証中。
- レジスト: 2層、3層レジストプロセス用上層レジストの特性向上化開発中。



CH size:65nm/Pitch:130nm



26mm X 33mmの  
広フィールド&シャトルマスク

# PEL開発の課題と今後

- 転写によるマスクへのコンタミ膜の堆積：真空中のHC分圧の低減、In-situ洗浄機の搭載。
- ペリクルレスによるマスク上へのパーティクル付着：枚葉装填式真空ポッドの採用、In-situパーティクル検査機の搭載、マスク洗浄技術の開発。
- マスクの品質 (CD、IP、欠陥) 補償技術の確立：インフラ技術の整備充足

CY	2001	2002	2003	2004	2005	2006	2007	2008	2009
ITRS Design Node	130	115	100	90	80	70	65	60	55
PEL	65nm		β tool	Production Tool					
	45nm			β tool	Production Tool				



*The status of*  
*Mask Less Lithography*

# 沢山の選択肢

シングルビーム	ポイントビーム		ポイントビーム
	可変矩形ビーム		可変矩形ビーム
	部分一括露光	高電圧	Cell Projection
		低電圧	Character Projection
マルチビーム	ポイントビーム		BLOCK露光
			LEEBDW
			Mapper
			マルチFEアレイ
			BAA
	光電子技術 (光学技術)		CLA
			MCA
			ETEC/レーザーEB
	可変矩形ビーム		DMD利用技術
			DUV、EUV
部分一括露光	等倍	DIVA	
	縮小	MCC-VS	
	縮小	MCC-BLOCK	

## ML2開発の課題と今後

- 実用的な処理能力が達成可能か！？

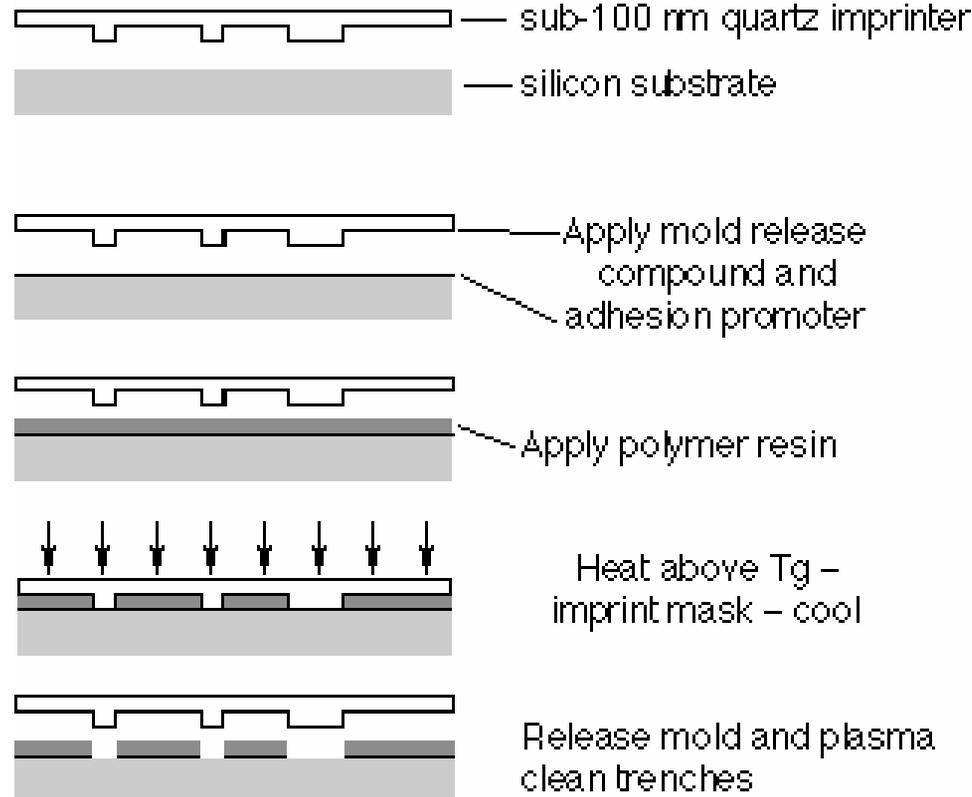
5wph or 10wph ?

- コンセプトの整理と選択が急務

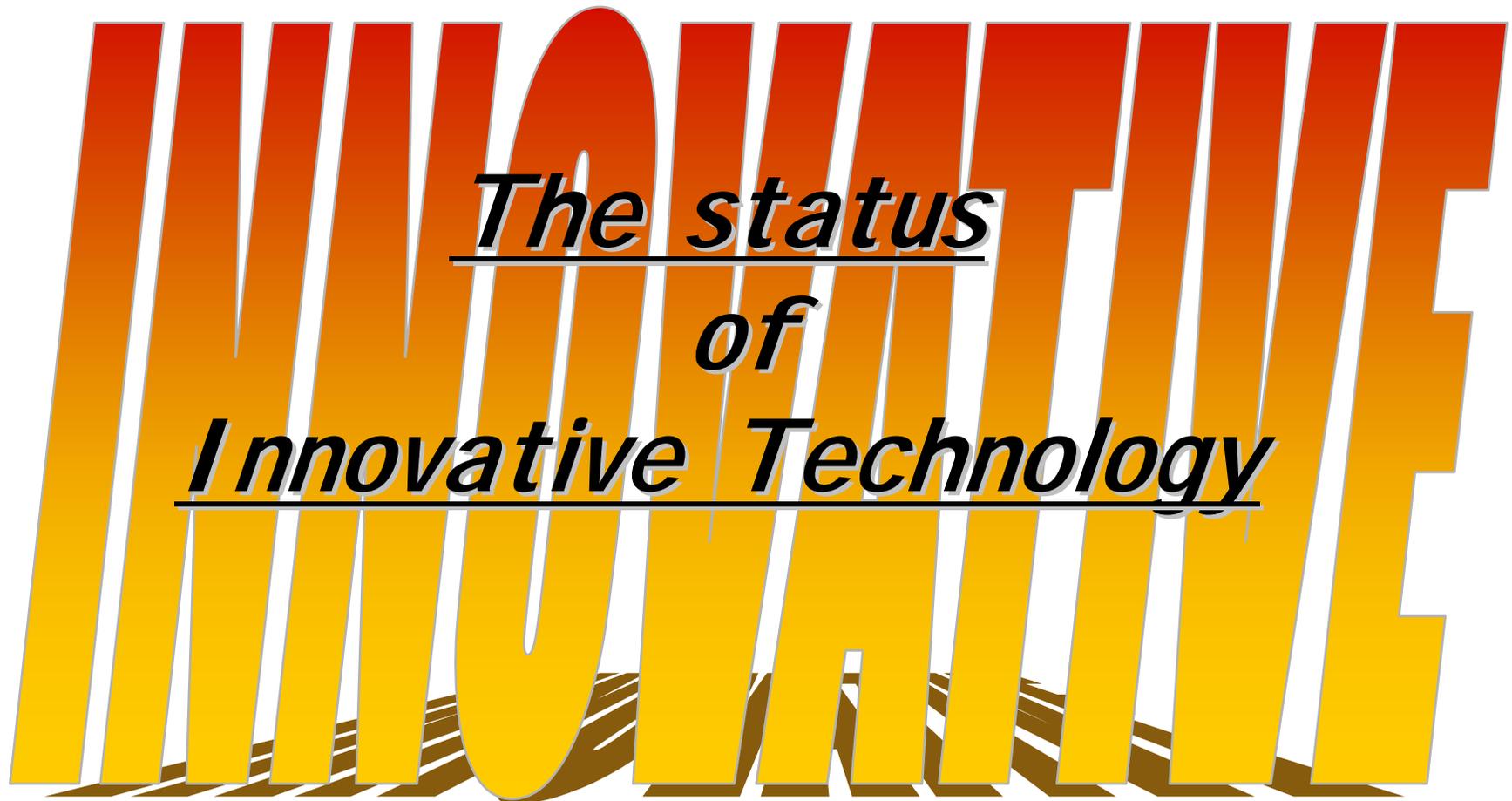
# **IMPRINT**

*The status of Imprint*

# *Imprint*



- リソグラフィとして本当に安いのか(マスク価格)？
- 半導体プロセスに応用可能か？
- 欠陥の管理方法
- アライメント手法
- 重ね合わせ精度

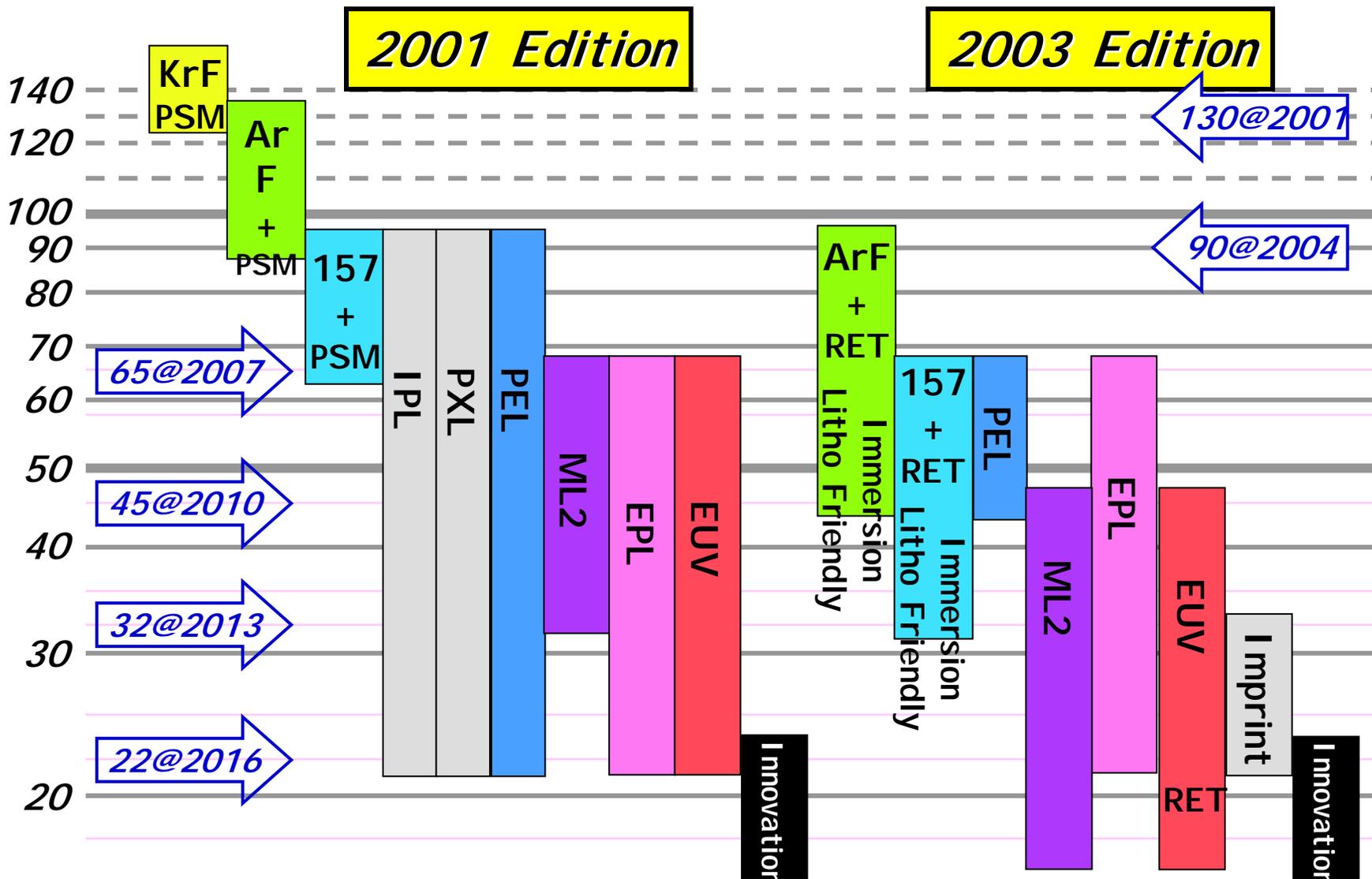


*The status*  
*of*  
*Innovative Technology*

# *Innovative Technology for $\leq 22\text{nm}$*

- 現在具体的なアイデアは何も無い。
- アイデア自体が求められている。

# リソグラフィ解決策候補



# Outline

## 1. はじめに

- ITRS Lithography Roadmap

## 2. 解決策候補 (Potential Solution)

- ArF (193nm), ArF液浸
- F<sub>2</sub> (157nm), EUVL
- PEL (LeepI), EPL, ML2
- Imprint, Innovation

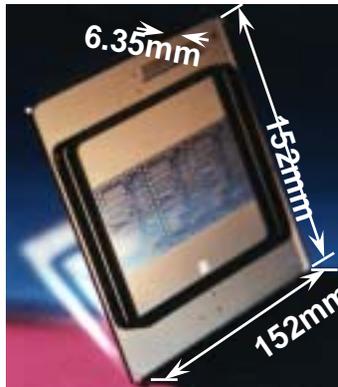
## 3. 技術課題

- 計測技術
- CDコントロール
- リソ フレンドリー デザイン
- マスク
- レジスト

## 4. まとめ

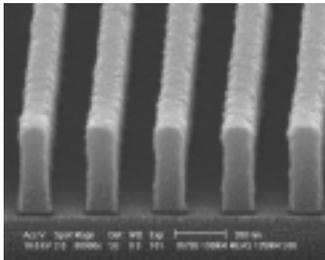
# リソの計測技術

Importance of Mask CD Tables  
CD Control Starts at the Mask

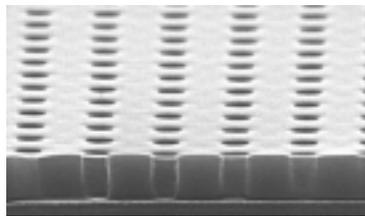


40 nm mask line width  
20 nm scattering bars

CD Control after Etch

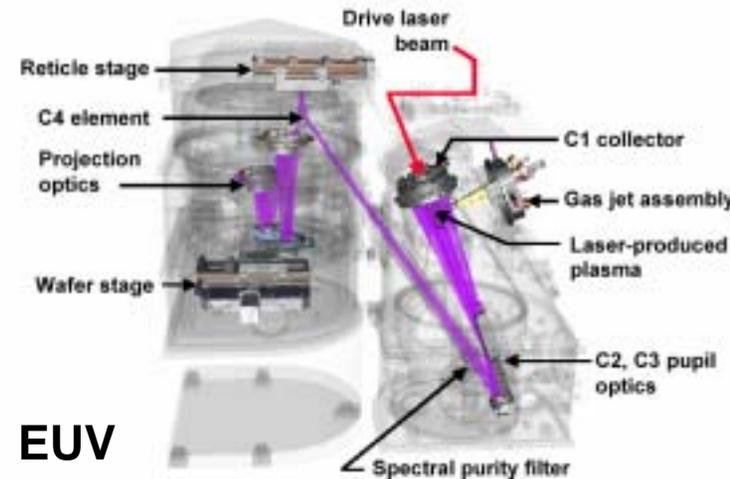


7 nm physical line width



16 nm Node - 2018

Overlay and CD Control after Exposure



EUUV

10 nm printed line width

・計測できなければ作れない！  
・すぐに0.1nmの精度で多数を測定  
することが必要になる。

## Commercially available

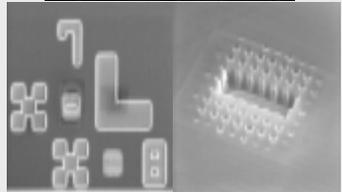
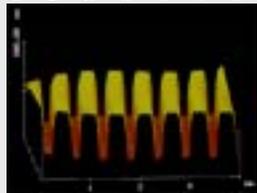
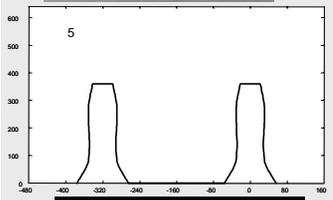
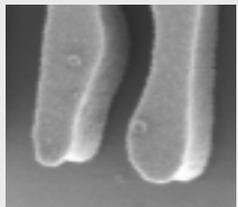
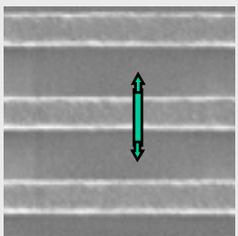
Software comparison of top down line scan of edge to golden image

Tilt Beam SEM

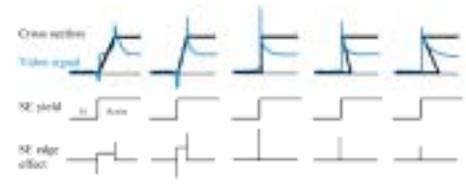
Scatterometry

CD-AFM

Dual Beam FIB  
(destructive)



## R&D



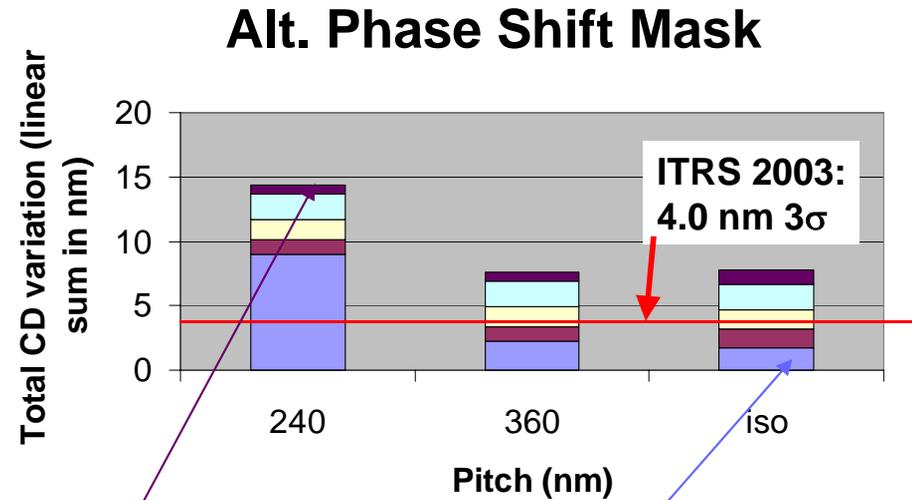
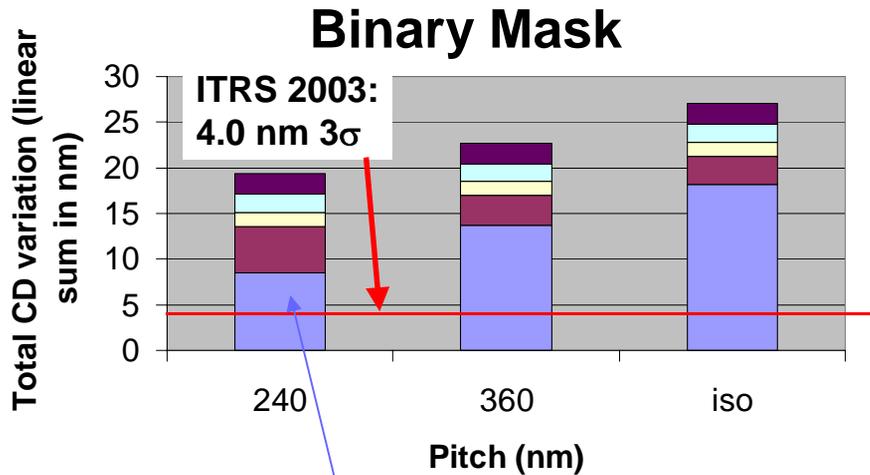
Software to convert top down image to 3D image

All suppliers appear to offer tilt beam now



# 線幅バラツキのバジェット

90 nmノード 65 nm 孤立線



$\sigma_1$  = mask CD variation

$R_1$  = Mask Error factor

$R_2$  = Lens Error

$R_3$  = Bake Temp  $\Delta CD / \Delta T \times \Delta T$

$R_4$  = Focus and Dose Variation

Sergei Postnikov and Scott Hector: Motorola for Litho TWG

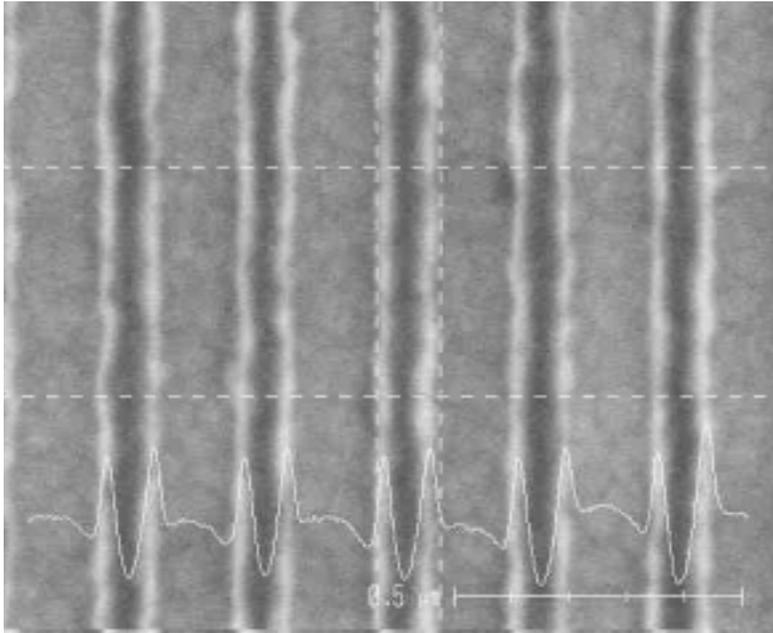
# 線幅ばらつき: リソとエッチの取り合い

- 取り合い

対象	プロセスレンジ $3\sigma$	Litho/Etchの分配
- 孤立ゲート	10%	Litho 4/5 Etch 1/5
- 密集線	15%	Litho 2/3 Etch 1/3
- コンタクトホール	10%	Litho 2/3 Etch 1/3

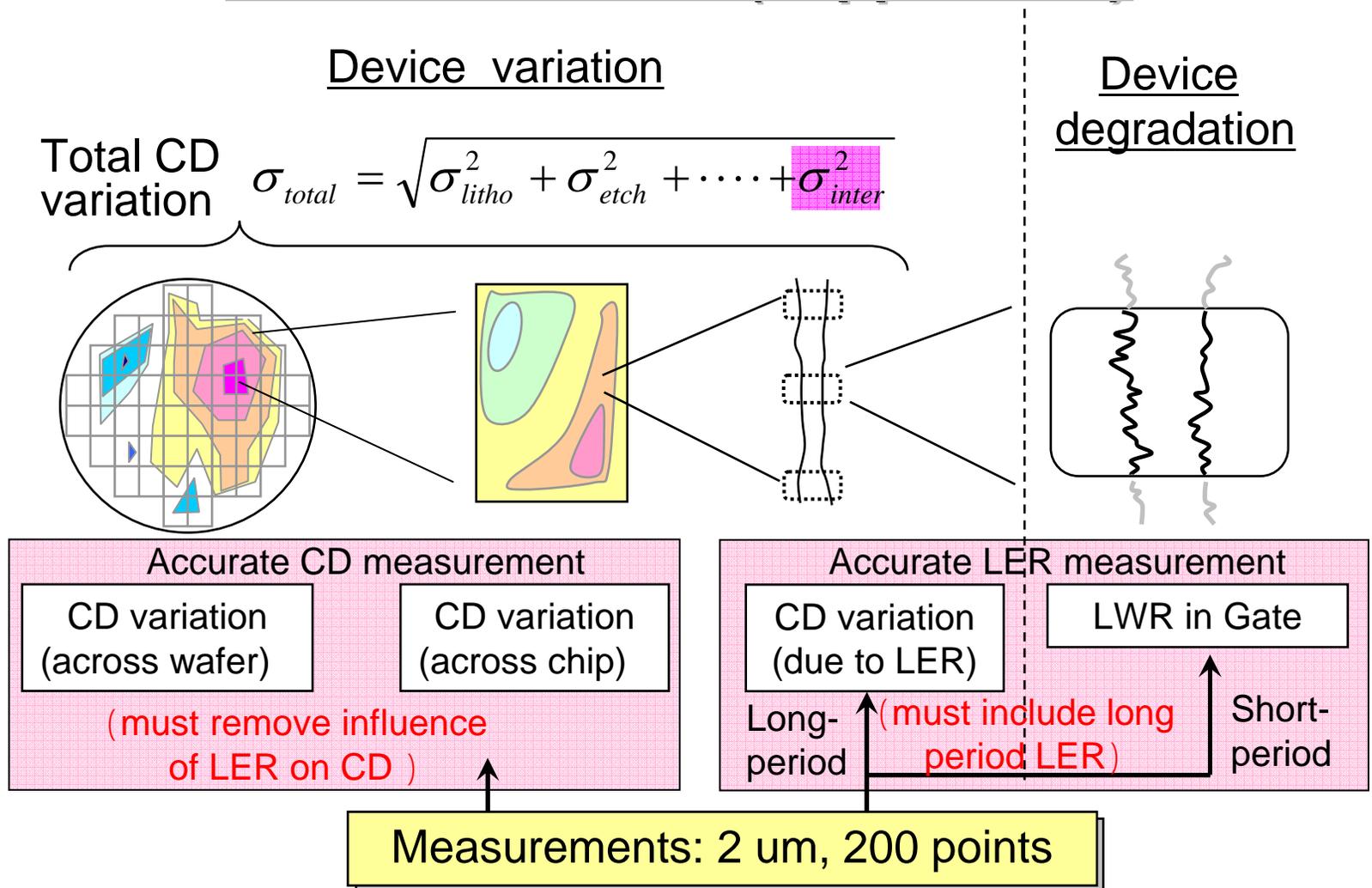
- プロセスに許容される値は最終値(エッチング後のゲート長)が基準になっている。
- 計算は二乗和

# LER/LWR



- $LER = \sqrt{2}LWR$
- LERも線幅バラツキの一部
- LERの低減必要

# Proposal (2): Re-definition of CD variation and CD measurement (supplement)



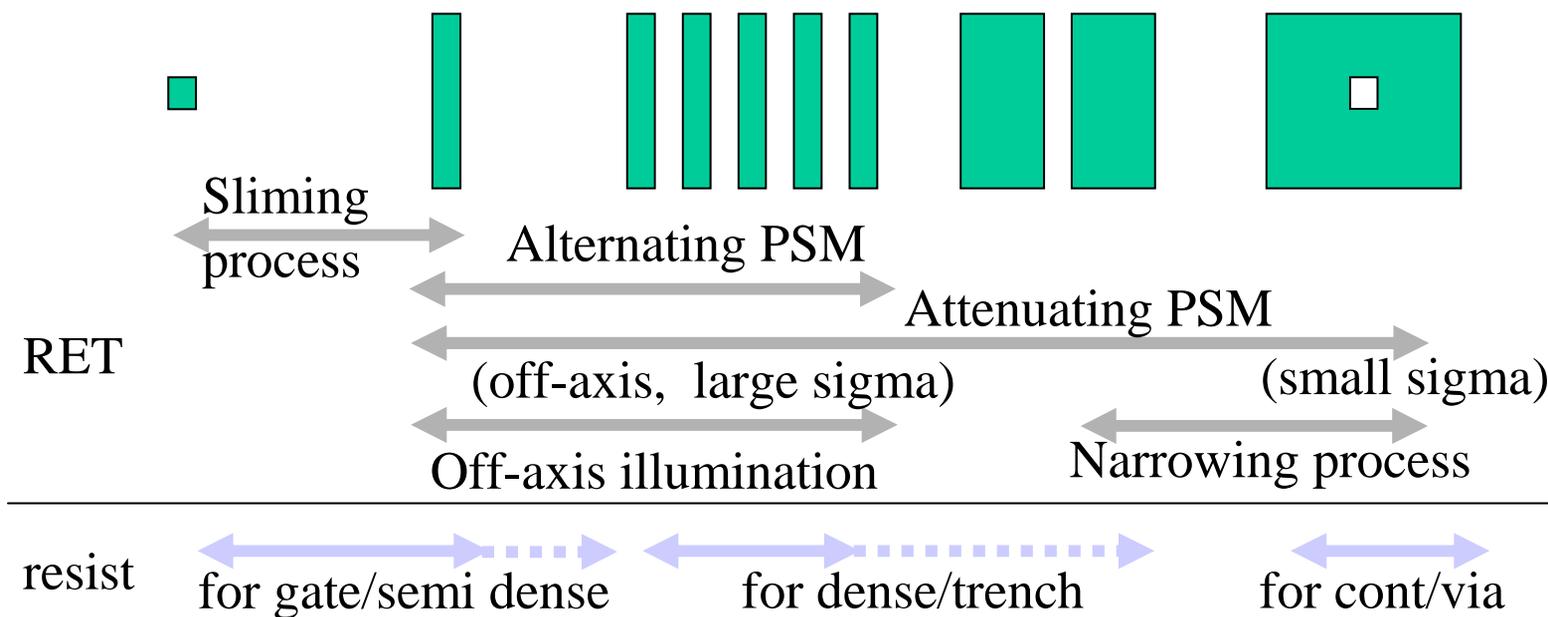
# リソ フレンドリー デザイン

## 設計と製造 大きな潮流

- 80年代(DRAMの時代):
  - IDM(Integrated Device Manufacturer)
- 90年代: Fabless と Foundryの分業時代
- 技術限界 設計と製造、再び不可分に
- Logicでリソを延命するには不可欠
  - Manufacturing friendly design
    - Lithography friendly design
      - Mask friendly design
      - RET/OPC friendly design
      - Process/aberration friendly design

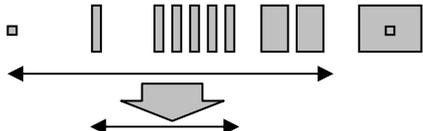
# RETの適用にリソフレンドリーデザインは不可欠

- すべてのパターンに同時に適用可能なRETは無い。
- RETが適用可能か / RETの効果はパターンの種類で決まる。

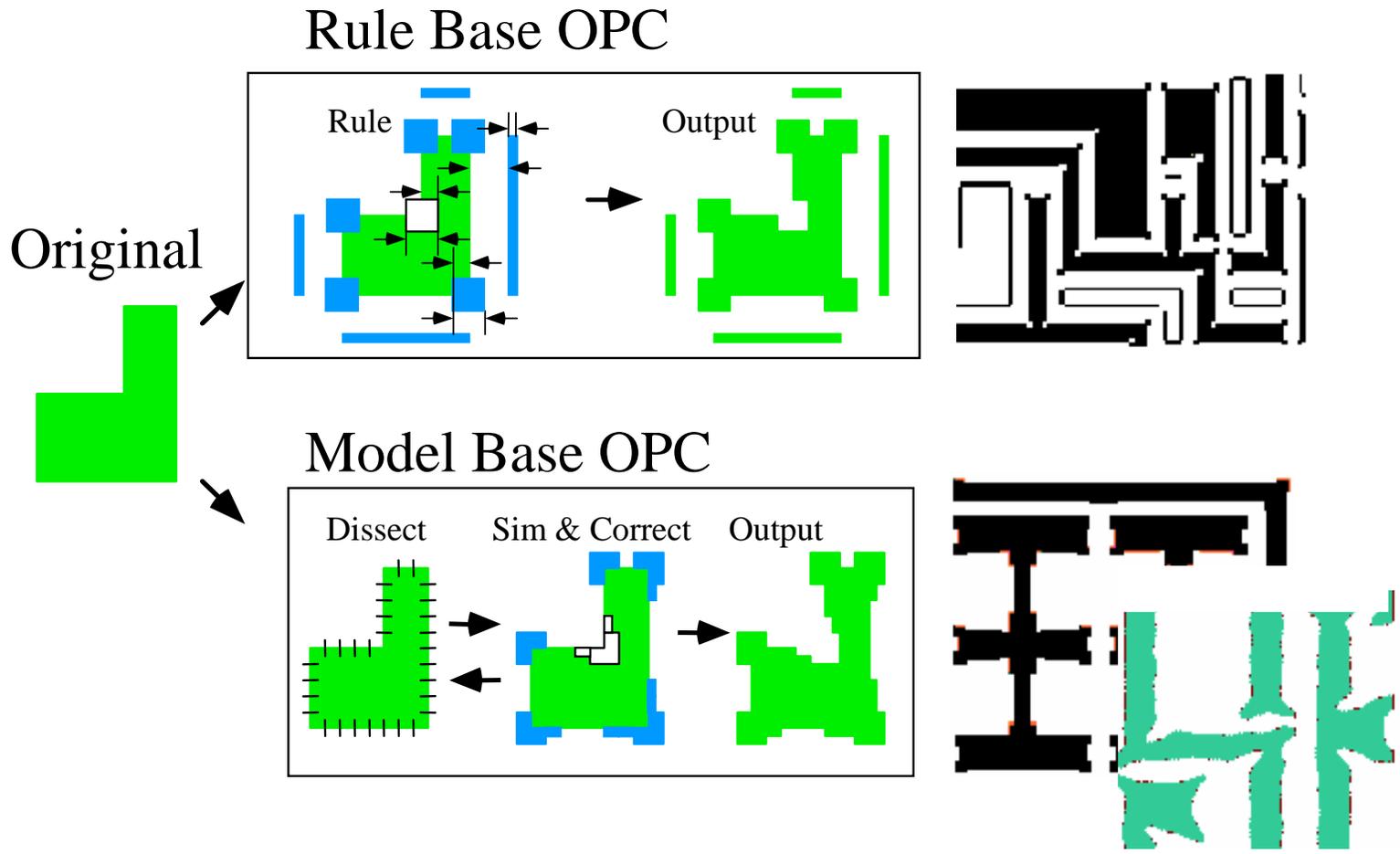


# リソ フレンドリー デザイン

究極は一方向、ピッチ固定 (One pitch, one direction)

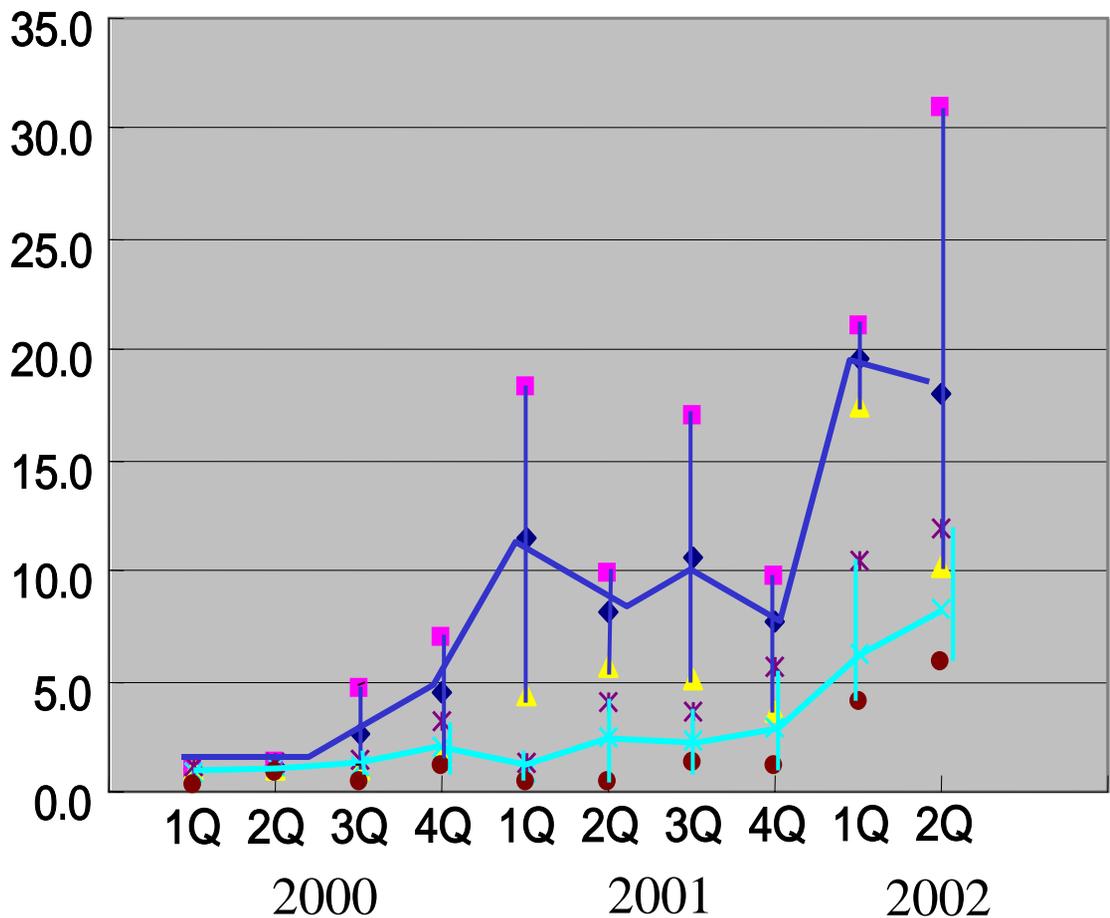
	内容	例	目的
強 ↑ 制約の強さ ↓ 弱	方向の限定	層毎方向限定 (X architecture拡張?)	<ul style="list-style-type: none"> <li>強いRET適用性向上</li> <li>超高NA対応</li> <li>対収差Robust化</li> </ul>
	グリッドの固定	on-grid wire 現状>M2 all wire (poly含) 現状>V1 all via (cont含)	<ul style="list-style-type: none"> <li>強いRET適用性向上</li> </ul>
	許容ピッチの限定	gate pitch=一定 (or n x 基本)	<ul style="list-style-type: none"> <li>対収差・プロセス変動Robust化</li> <li>OPC簡略化(ルール数削減、近接効果の均質化)</li> </ul>
	ピッチの範囲限定	Forbidden pitch指定	<ul style="list-style-type: none"> <li>RET適用性向上</li> </ul>
	異種パターン間の分離	ゲートとポリ配線間スペース	<ul style="list-style-type: none"> <li>RET適用性向上 (シフト、アシストバー配置容易化)</li> </ul>
	パターンタイプ(極性)の範囲限定		<ul style="list-style-type: none"> <li>最適RET &amp; 最適レジストの採用が可能</li> </ul>

# OPCによるマスクの複雑性の増加



# OPCによるマスク描画データの推移

MEBES Format Data [GB]



**With Aggressive OPC**

◆ Average

■ Max

▲ Min

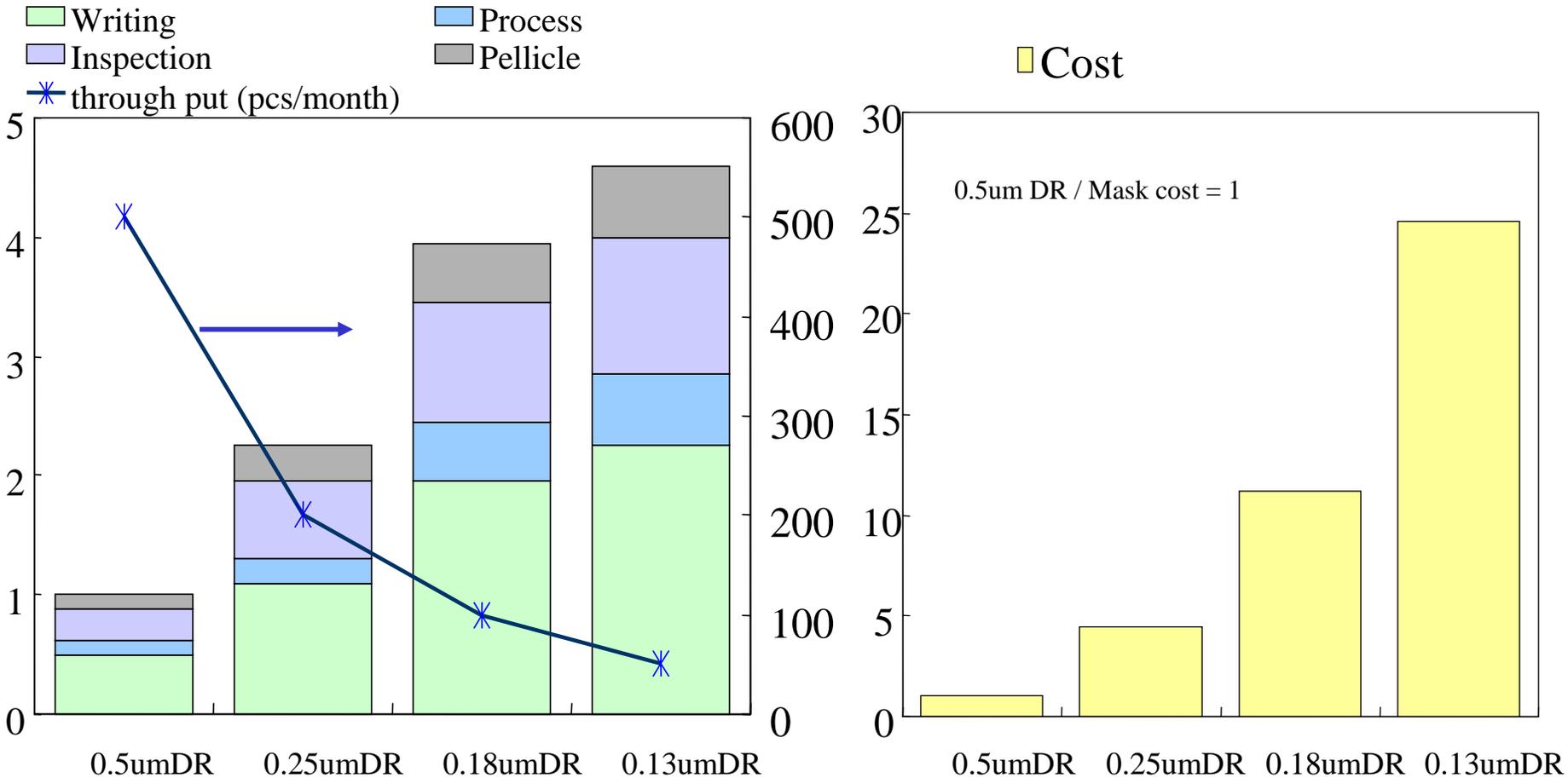
**With Nominal OPC**

× Average

× Max

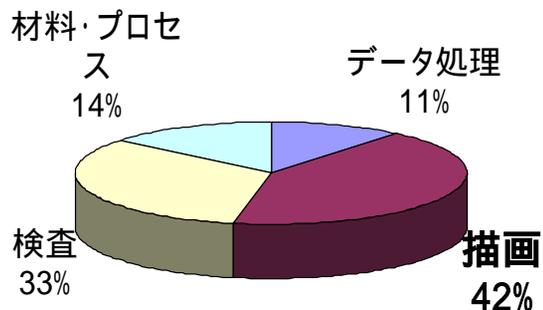
● Min

# マスク製造装置の価格上昇、スループット低下によるマスクコストの増加

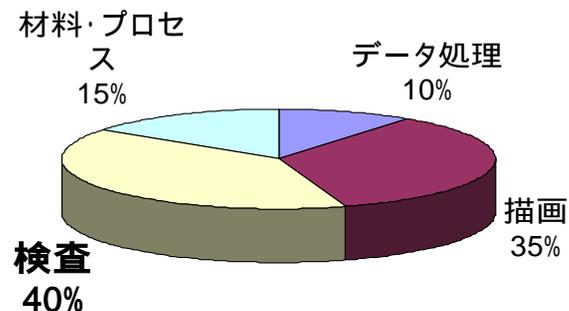


# マスク製造コストの内訳

2001(Foundry内作)



2003 (SPIEパネルディスカッション)



- ・描画 + 検査コストで75%
- ・最近では検査コストの割合がトップ

# Table 79a Optical Mask Requirements

Table 59a Optical Mask Requirements

reduction	2003	2004	2005	2006	2007	2008	2009
Node		lp90				lp65	
Pitch (nm)	100	90	80	70	65		
1/2 Pitch (nm)	107	90	80	70	65		
Gate Length (nm)	65	53	45	40	35		
Local Gate Length (nm)	45	37	32	28	25		
Minimum half pitch (nm)	100	90	80	70	65		
Minimum line (nm, in resist) [A]	65	53	45	40	35		
Minimum line (nm, postetch)	45	37	32	28	25		
	35	32	28	25	23		
Minimum contact hole (nm, post etch)	115	100	90	80	70		
Area [B]	4	4	4	4	4		
Minimum inverse size (nm) [C]	260	212	180	160	140		
Minimum primary feature size [D]	182	148.4	126	112	98		
Clear feature size (nm) clear	200	180	160	140	130		
Resolution feature size (nm) opaque [E]	130	106	90	80	70		
Minimum (nm, multi-point) [F]	21	19	17	15	14		
Minimum allocation to mask (assumption)	0.4	0.4	0.4	0.4	0.4		
Minimum lines, binary [G]	1.4	1.4	1.4	1.4	1.6		
Minimum (nm, 3 sigma) isolated lines (nm), binary mask [H]	4.6	3.8	3.3	2.9	2.2		
Minimum lines, alternating phase shift [G]	1	1	1	1	1		
Minimum (nm, 3 sigma) isolated lines (nm), alternating phase shift mask [H]	6.4	5.3	4.6	4.0	3.6		
Minimum lines [G]	2	2	2	2	2.5		
Minimum (nm, 3 sigma) dense lines (DRAM half pitch), binary or attenuated mask [J]	9.8	8.8	7.8	6.9	5.1		
Minimum [G]	3	3	3	3	3.5		
Minimum (nm, 3 sigma), contact/vias [K]	5.0	4.4	3.9	3.5	2.6		
Minimum [L]	15.2	13.7	12.2	10.6	9.9		
Minimum to target (nm) [M]	8.0	7.2	6.4	5.6	5.2		
Minimum (nm) [N] *	80	72	64	56	52		
Minimum factor			152 x 152 x 6.35				
Minimum (nm, peak-to-valley) [O]	480	410	365	320	298		
Minimum uniformity to mask	1	1	1	1	1	1	1
Minimum clear feature ( $\pm 0.3$ sigma)							

2004

- CD uniformity (nm, 3 sigma) isolated lines (MPU gates), binary mask [H]
- CD uniformity (nm, 3 sigma) isolated lines (MPU gates), alternating phase shift mask [I]
- CD uniformity (nm, 3 sigma), contact/vias [K]

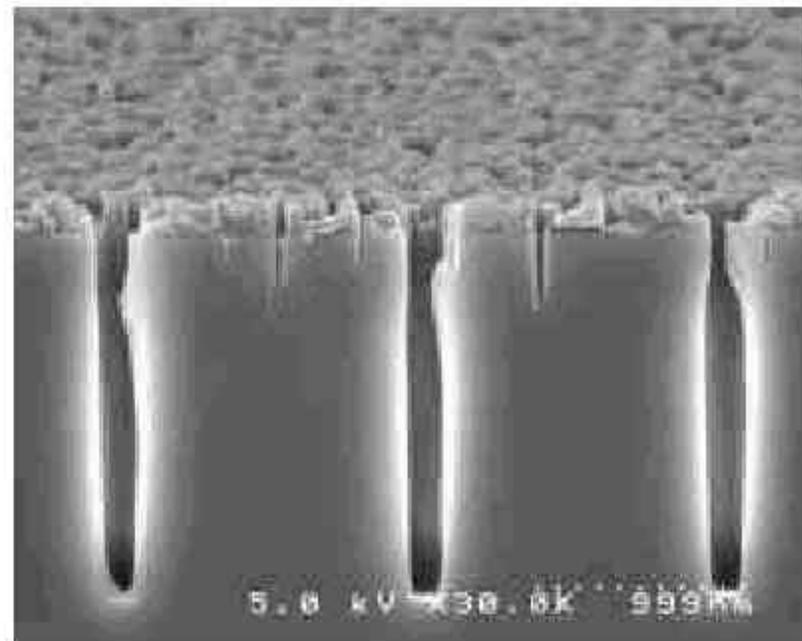
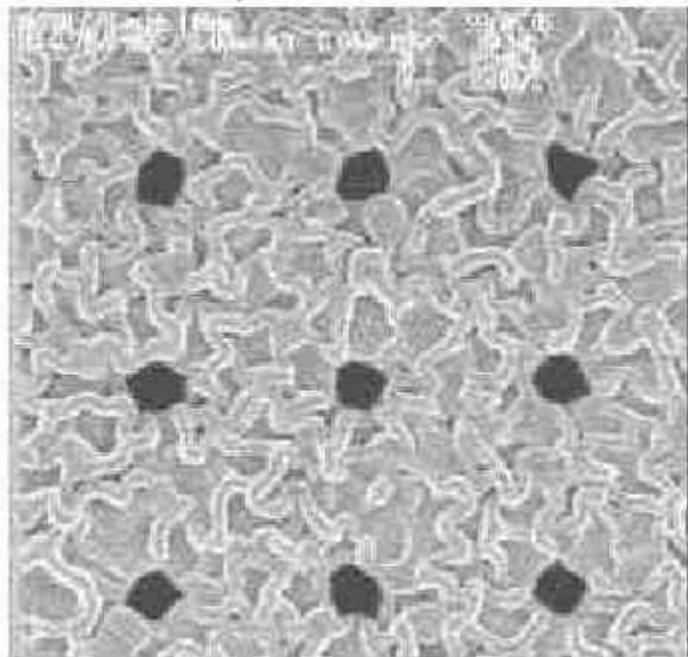
2005

- Mask minimum primary feature size [D]
- Defect size (nm) [N] \*

# レジストの課題

1. LER/LWR
2. 化学増幅レジストの原理的限界
  - 酸の拡散長から解像力と感度の両立が難しくなる  
50nm以降
3. レジスト分子の大きさが解像力に近くなる
4. パターン倒れ
5. エッチング耐性
  - エッチング時の表面荒れ
6. レジストからのアウトガス
7. 開発費の高騰と価格

# エッチング時の表面あれ



# STRJ WG5 リソグラフィ 今後の活動

- “Lithography Requirements”のUpdate.
  - 線幅バラツキが最大の論点。
    - “CD Uniformity”の課題を明確化する。
    - LER/LWRの定義を明確化しSEMI Standard化。
    - 重ね合わせ精度要求のUpdate。
- “Potential Solution”のUpdate.
  - 液浸の導入で環境が大きく変わった。
- “Difficult Challenges”のUpdate.
  - Litho Friendly DesignとAPC
- マスクテーブルのUpdate.
- レジストテーブルのUpdate.
- リソグラフィ・コストの議論

# まとめ

- 次はArF液浸で業界のコンセンサスが纏まりつつある。  
65nmノードは液浸！ 45nmノードも液浸？
- NGLの導入は遅れる。開発息切れに懸念。
- CD Uniformityの確保が今後の最大の課題。
- リソ フレンドリー デザイン：リソだけで問題が解決できなくなる。デザインとの協調が課題。
- 計測：測定精度と速さの両立が課題、そしてAPC。
- マスク：精度向上と価格が大きな課題。
- レジスト：短期的には楽観できそうだが、長期的には原理的な問題がある。