

## 2012年度STRJ Workshop

### STRJ-WG4(配線)活動報告

### ～Cu配線の微細化限界とブレイクスルー技術～

2013年3月8日

WG4 磯林 厚伸  
株式会社 東芝

## 1. はじめに

- 主な略語について
- STRJ-WG4 構成メンバー
- 2012年度活動内容概要

## 2. 2012年度活動内容

### ITRS2011/2012改訂のトピックス

- フラッシュロードマップ、Low-kロードマップ
- 信頼性: Jmaxの緩和

### Cu微細化の限界とブレークスルー

- Ta(N)/CuとULKの標準構造における微細化の障壁
- Geometrical Scaling – 極薄膜バリアメタル、代替材料候補
- Equivalent Scaling – 3Dのロードマップと標準化状況

## 3. 2012年度活動まとめと今後の活動予定

# 主な略語について



ALD	Atomic Layer Deposition	原子層堆積
AR	Aspect Ratio	アスペクト比:(深さ または 高さ)/(幅 または 径)
BM	Barrier Metal	拡散防止金属膜
CNT	Carbon Nano-Tube	カーボンナノチューブ
EM	Electro-migration	エレクトロマイグレーション
ILD	Inter-layer dielectric	層間絶縁膜
J	Current Density	電流密度
$J_{\max}$	Maximum Current	最大電流密度
$J_{EM}$	J Limited by EM Lifetime	EM寿命保証可能な最大電流密度
k	Dielectric Constant	比誘電率
Low-k	Low Dielectric Constant	低誘電率
PMD	Pre-Metal Dielectric	第1配線層下(コンタクト部の)層間絶縁膜
TSV	Through-Silicon Via	シリコン貫通ビア
ULK	Ultra Low-k	極低誘電率
3D	Three-dimensional	3次元

# STRJ-WG4 2012年度構成メンバー



リーダー	中村 友二	[富士通セミコンダクター]
サブリーダー	柴田 英毅	[東芝]
	筑根 敦弘	[大陽日酸]
国際対応	山崎 治	[シャープ]
	磯林 厚伸	[東芝]
幹事	今井 正芳	[SEAJ:荏原製作所]
委員	松本 明	[ルネサスエレクトロニクス]
	伴 功二	[ルネサスエレクトロニクス]
	高橋 新吾	[ソニー]
	中尾 雄一	[ローム]
関連会社	武田 健一	[日立]
特別委員	上野 和良	[芝浦工業大学]
	伊藤 浩之	[東京工業大学]
	嘉田 守宏	[ASET]
	小林 伸好	[SEAJ:日本ASM]
	辻村 学	[荏原製作所]
	早川 崇	[SEAJ:東京エレクトロン]
	池田 敦	[パナソニック]

# 2012 ITRS INTC Team



Category	US	Europe	Far East
Scope			
Introduction & executive summary, D/C Challenge Technology Requirement	<b>Paul Zimmerman</b>		山崎 治, 磯林 厚伸, 柴田 英毅
Dielectrics/ Air Gap	Mike Corbet, Boyan Byanov, Geraud Dubois, Mehul Naik	Didier Louis, Michele Stucchi	<b>磯林 厚伸</b> , 小林 伸好, 筑根 敦弘, 柴田 英毅, Tien-I Bao
Etch, Strip and Cleans	(from IBM and others...), Mehul Naik, Diane Hymes, <b>Dave Maloney</b>	Didier Louis,	早川 崇
Surface Prep (FEP included)			今井 正芳
Reliability	<b>Boyan Boyanov</b> , Paul Ho	Lucile Arnaud, Heinrich Koerner, Michele Stucchi, Zsolt Tokei	上野 和良, 中村 友二
Planarization	<b>Paul Feeney</b>	Didier Louis	辻村 学
Conductors, Nucleation (seed), Barrier	Dan Edelstein, Boyan Boyanov	Cindy Goldstein	松本 明, 中尾 雄一, 筑根 敦弘, 柴田 英毅, <b>中村 友二</b> , 高橋 新吾, Winston Shue,
Systems and Performance	<b>Urmi Ray</b>	Hans Barth, Alexis Farcy, Michele Stucchi	伊藤 浩之
New Concept/Emerging	Azad Naeemi, <b>Boyan Boyanov</b>		上野 和良
Passive Devices		<b>Hans Barth</b>	
3D	Jon Candelaria, Sitaram Arkalgud, Sesh Ramaswami, Philip Garrou, James Lu	Michel Stucchi, <b>Eric Beyne</b>	嘉田 守宏, 伴 功二, 武田 健一, Shin-Puu Jeng
Flash			<b>磯林 厚伸</b> , 柴田 英毅
DRAM			<b>Gilheyun Choi</b> , Sang Hoon Ahn, Nohjung Kwak, Jaeyoung Yang, Hanchon Lee

# Interconnect scope

---



- Conductors and dielectrics
  - Starts at contacts
  - Metal 1 through global levels
  - Includes the pre-metal dielectric (PMD)
- Associated planarization
- Necessary etch, strip and cleans
- Embedded passives
- Global and intermediate TSVs for 3D
- Reliability and system and performance issues
- “Needs” based replaced by – scaled, equivalently scaled or functional diversity drivers.

- 2012年版アップデートに向けた活動
  - ・見直し検討実施するも変更無し
    - M1ピッチ、Low-k値、 $J_{max}$ 値
  - ・2013年度版にて表記方法の見直しを決定
    - Metallization Potential Solution
  
- 日本独自活動として以下を行った
  - ・グラフェン配線技術のベンチマーク
    - 文献からの性能予測と技術的課題調査
  - ・3D配線のベンチマーク
    - 製造装置とプロセス技術、課題の調査
    - アプリケーションやサプライチェーン、各機関における標準化への取り組みの調査

## 1. はじめに

- 主な略語について
- STRJ-WG4 構成メンバー
- 2012年度活動内容概要

## 2. 2012年度活動内容

### ITRS2011/2012改訂のトピックス

- フラッシュロードマップ、Low-kロードマップ
- 信頼性: Jmaxの緩和

### Cu微細化の限界とブレークスルー

- Ta(N)/CuとULKの標準構造における微細化の障壁
- Geometrical Scaling – 極薄膜バリアメタル、代替材料候補
- Equivalent Scaling – 3Dのロードマップと標準化状況

## 3. 2012年度活動まとめと今後の活動予定



# M1微細化ロードマップにFlashを追加

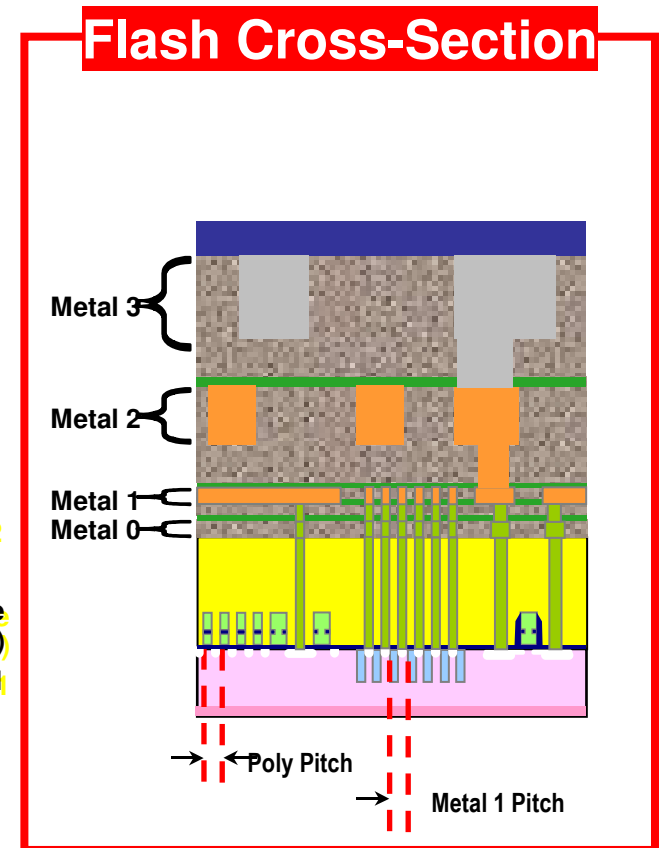
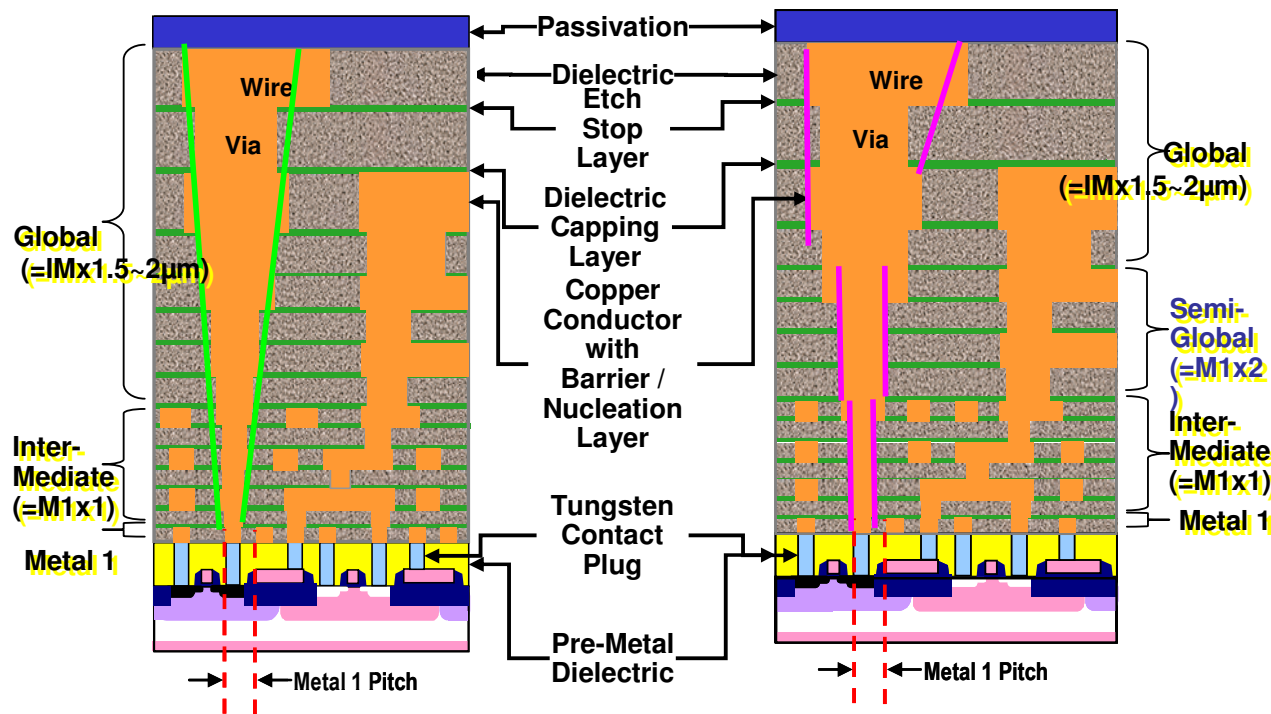
ITRS2011改訂



MPU Cross-Section

ASIC Cross-Section

Flash Cross-Section



## Flash追加の背景

- M1微細化のTechnology Driver
- Airgapの先行導入 – セル間干渉低減と高電圧動作に対応

# Flashデバイス配線の技術要求

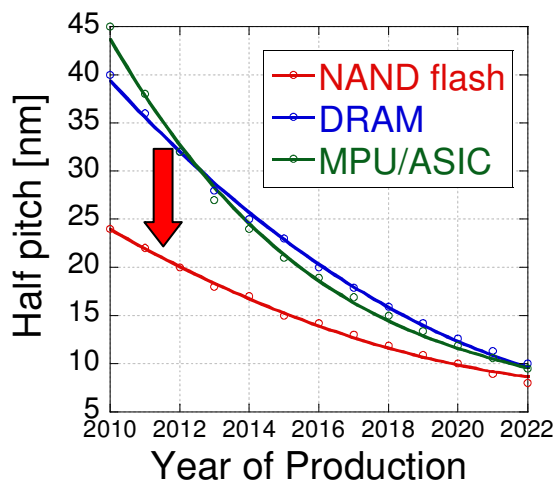
ITRS2012改訂



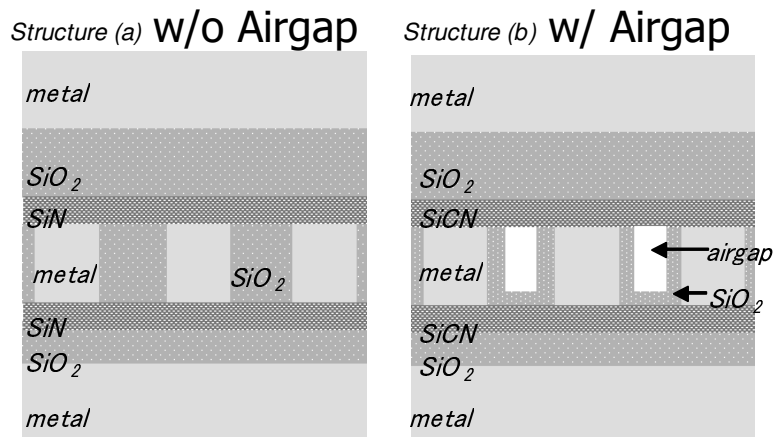
Table INTC3 Flash Interconnect Technology Requirements

Year of Production	2012	2013	2014	2015	2016	2017	2025	2026
Flash 1/2 Pitch (nm) (un-contacted Poly)	20	18	17	15	14.2	13.0	8.0	8.0
DRAM 1/2 Pitch (nm) (contacted)	32	28	25	23	20.0	17.9	7.1	6.3
MPU/ASIC Metal 1 1/2 Pitch (nm)(contacted)	32	27	24	21	18.9	16.9	6.7	6.0
Number of metal layers	3-4	3-4	3-4	3-4	3-4	3-4	3-4	3-4
Metal 1 wiring 1/2 pitch (nm) *	20	18	17	15	14.2	13.0	8.0	8.0
Interlevel metal 1 insulator – max. effective dielectric constant ( $\kappa$ ) **	4.61	4.62	4.62	4.62	4.62	4.63	4.61	4.61
Interlevel metal 1 insulator – min. effective dielectric constant ( $\kappa$ ) ***	2.69	2.71	2.68	2.66	2.66	2.67	2.65	2.65
Metal 1 A/R (for Cu)	2.0	2.0	2.0	2.0	2.0	2.0	2.1	2.1
Conductor effective resistivity ( $\mu\Omega\text{-cm}$ ) (for Cu)	7.0	7.5	7.9	8.5	9.1	9.7	14.4	14.4
Specific via resistance ( $\Omega\text{-cm}^2$ )	9.7E-09	8.9E-09	8.2E-09	7.5E-09	6.9E-09	6.3E-09	3.9E-09	3.9E-09
Contact A/R	29	31	34	37	41	44	72	72
Specific contact resistance ( $\Omega\text{-cm}^2$ )	5.0E-07	5.0E-07	5.1E-07	5.1E-07	5.2E-07	5.2E-07	5.3E-07	5.3E-07

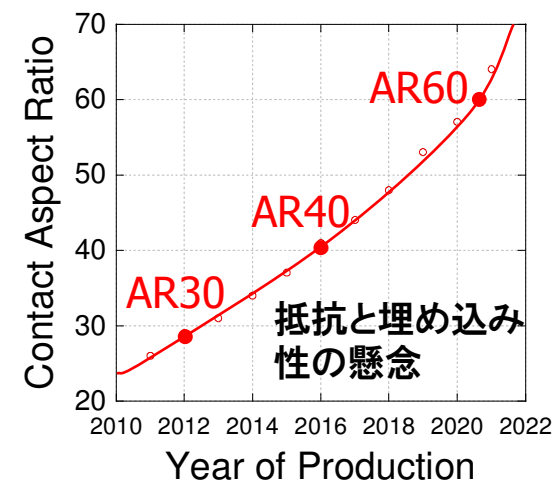
## M1 Scale Trend



## M1 Interlayer Structure



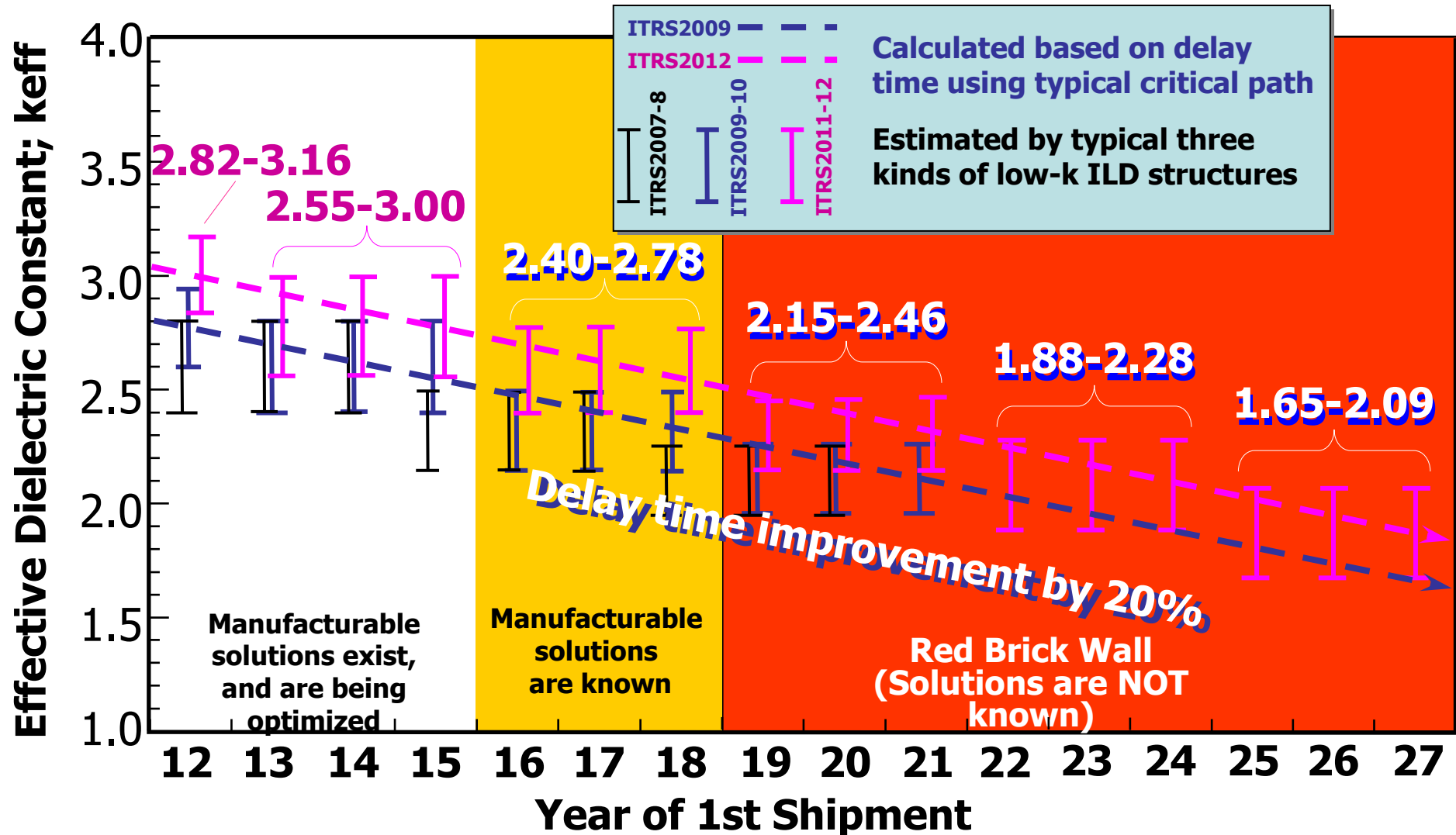
## Contact Aspect Ratio



ピッチの他にM1比抵抗やAirgap適用時のkeff、コンタクト等も記載

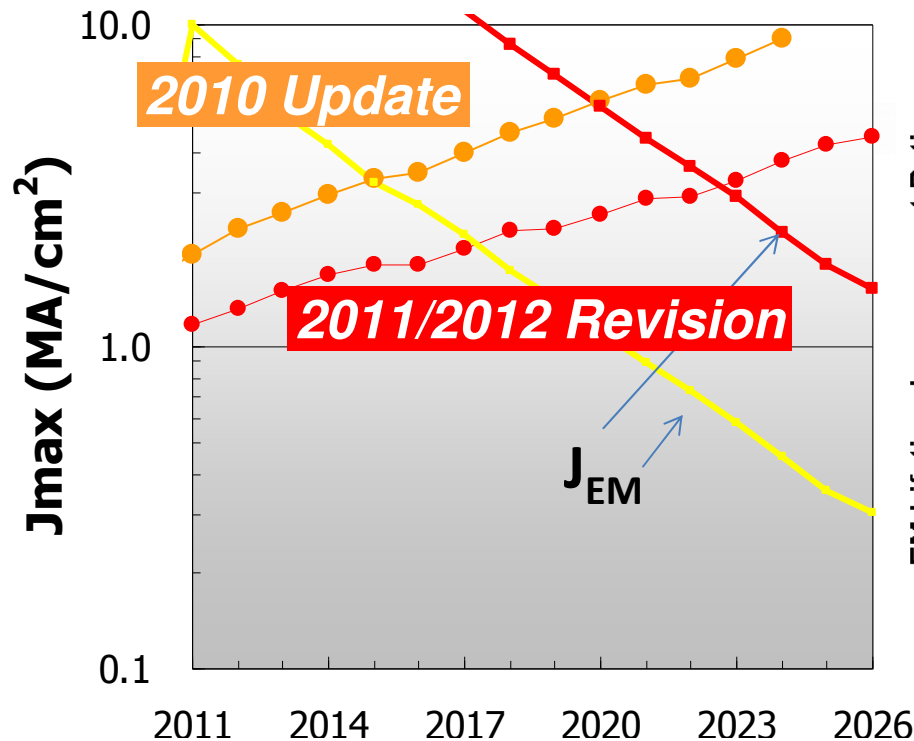
# Low-k Roadmap

ITRS2012改訂

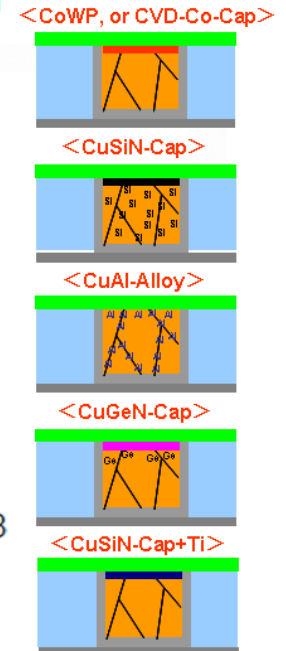
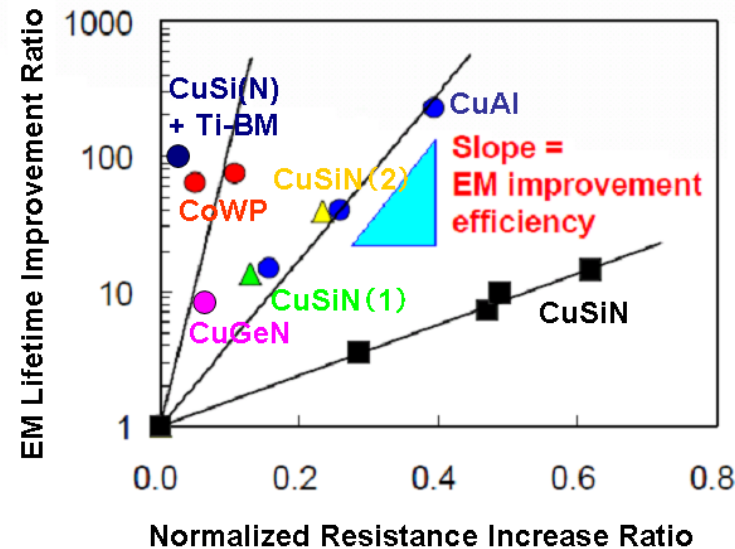


**微細化と低誘電率化の両立の課題多く、微細化優先で進んでいる**

# 信頼性: Jmaxの緩和



## EM耐性向上技術と抵抗上昇率



- ・  $J_{max}$  は使用するクロック周波数の低下により緩和
- ・  $J_{EM}$  (J limited by EM) はEM耐性向上技術(CuAl合金、CoWP キャップ等)により改善されたと考えられる

## 1. はじめに

- 主な略語について
- STRJ-WG4 構成メンバー
- 2012年度活動内容概要

## 2. 2012年度活動内容

ITRS2011/2012改訂のトピックス

- フラッシュロードマップ、Low-kロードマップ
- 信頼性: Jmaxの緩和

Cu微細化の限界とブレークスルー

- Ta(N)/CuとULKの標準構造における微細化の障壁
- Geometrical Scaling – 極薄膜バリアメタル、代替材料候補
- Equivalent Scaling – 3Dのロードマップと標準化状況

## 3. 2012年度活動まとめと今後の活動予定

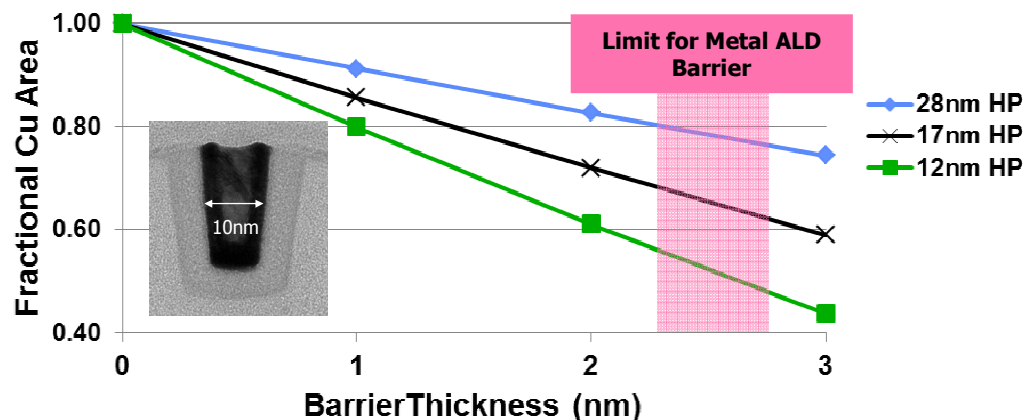
## Ta(N)/CuとULKを標準構造とした従来の微細化に立ちはだかる障壁

### 抵抗上昇

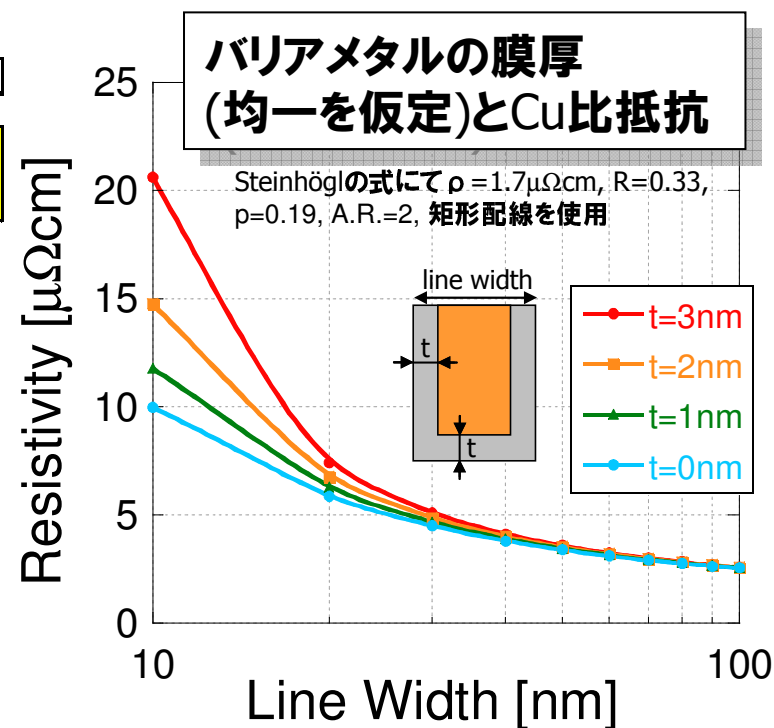
- (i) 界面散乱増大による細線効果の加速
- (ii) バリアメタルの膜厚限界とそれに伴う細線効果の助長

Table INTC2 MPU Interconnect Technology Requirements

Year of Production	2012	2013	2014	2015
<b>METAL 1</b>				
Barrier/cladding thickness (for Cu Metal 1 wiring) (nm) [3]	2.6	2.4	2.1	1.9



Source: James Clarke and Boyan Boyanov, Intel Corp.

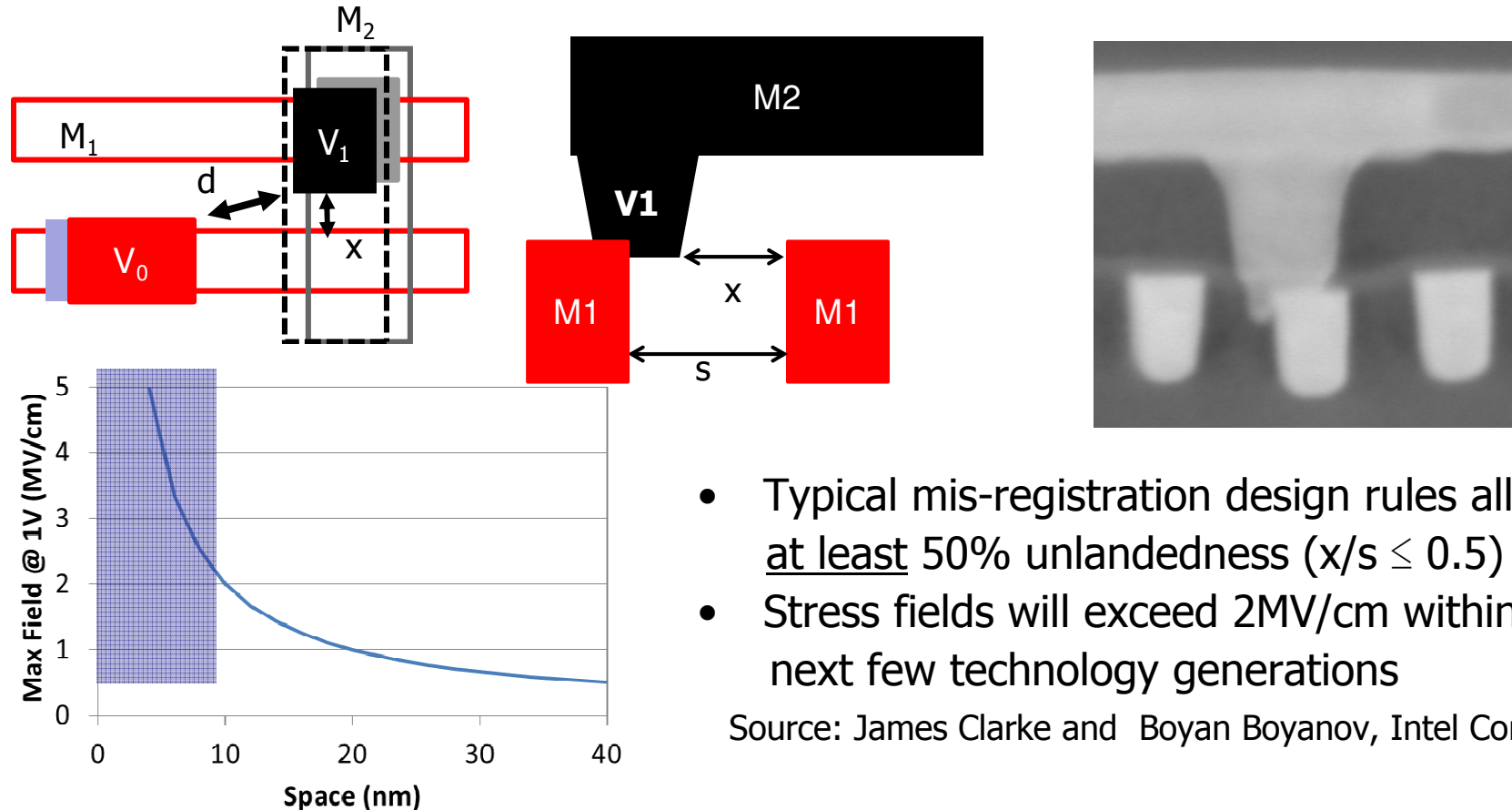


1nm厚まで延命できる新しいバリアメタル材料や、新しい導電材料の探索が今後求められる。ERMとのWorkshopも今年度より開始

# Cu配線の微細化限界論 (2) ULKの延命



- (i) 合わせズレや加工ダメージなどによるビア層と下層配線間への高電界印加
- (ii) Ultra Low-k膜使用によるリーク特性や配線間信頼性の更なる劣化の懸念



配線間特性の懸念点をどのようにロードマップ化していくか今後議論

# 極薄膜バリア材料の検討

ITRS2013向け活動

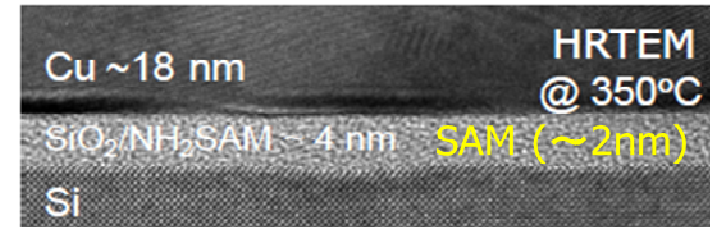
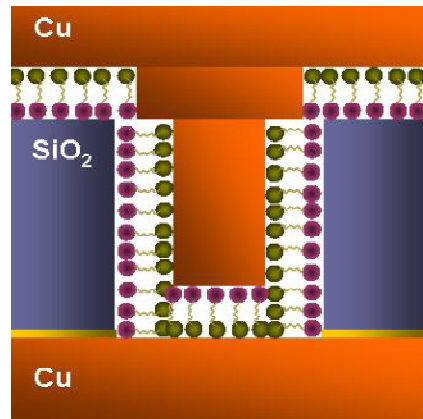


## ERMとの合同ワークショップでの報告例

### (1) SAM(Self-assembled Monolayer)



Source: Arantxa Maestre Caro,  
Intel Corp. at IMEC



#### 実験結果:

- (1) 脱ガス(TDS) 350°CまでH<sub>2</sub>O
- (2) 密着力(4pt-bending) Cu/SiO<sub>2</sub>の2.3倍
- (3) TDDDB(Cu/SAM/SiO<sub>2</sub>/Si) 10yrs/5MV/cm

課題: Low-kとの融和性、再現性の改善

### (2) グラフェン

#### 耐酸化性

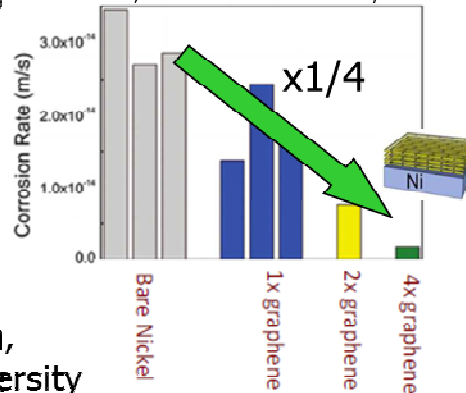
Chen et al., ACS Nano 5, 1321 (2011)



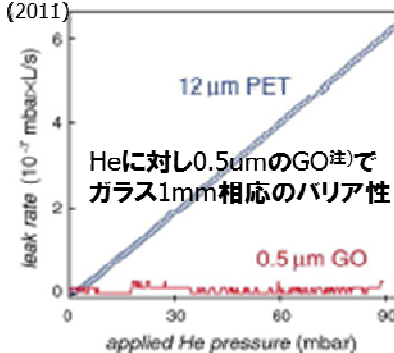
Source: Kirill Bolotin,  
Vanderbilt University

#### 耐腐食性

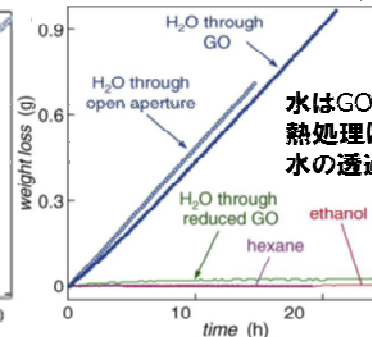
Prasal et al., ACS Nano DOI: 10.1021/nn203507y (2011)



#### 耐ガスバリア性と耐液体(水)浸透性



Nair et al, 335 442 (2012)



注) GO: graphene oxide

水はGO膜の層間を透過。  
熱処理によりGrapheneにすると水の透過性はなくなる。

課題: 配線応用は未報告

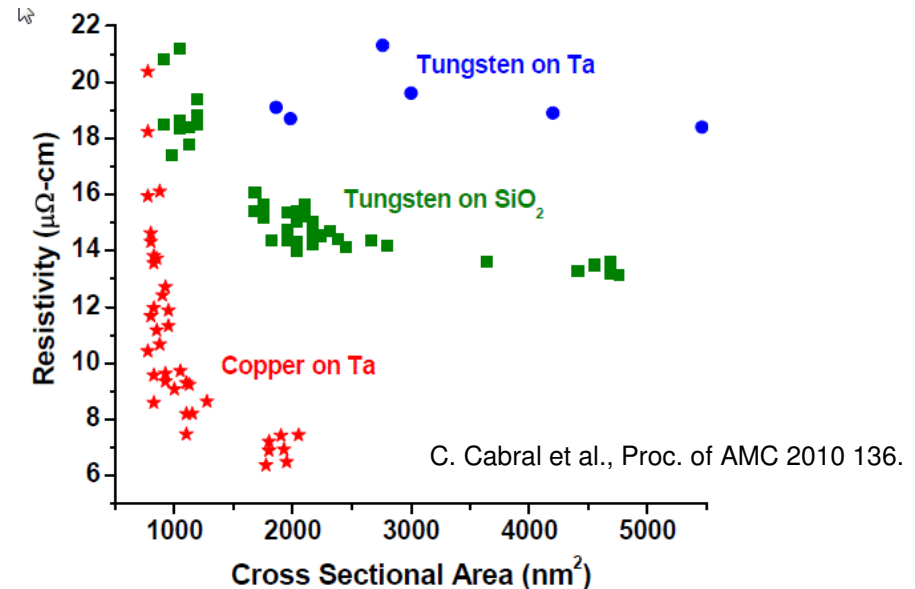
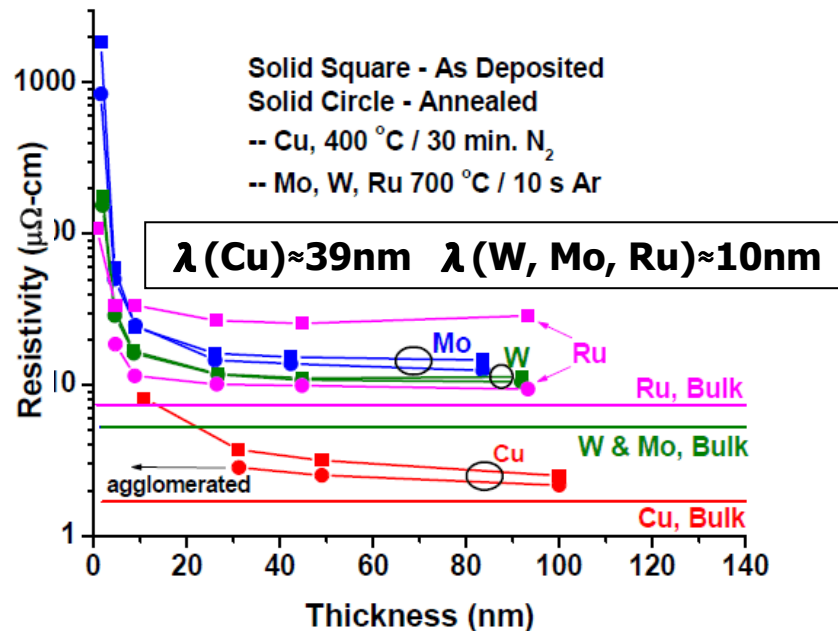
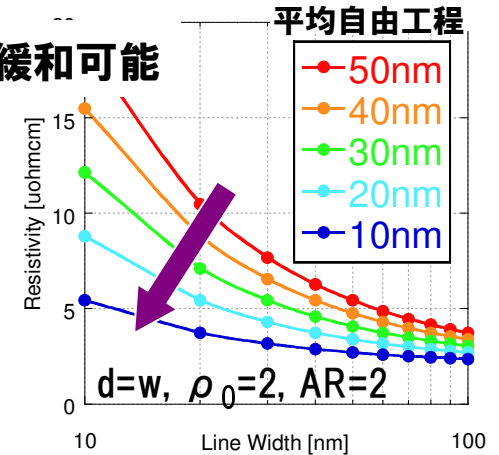
いずれも基礎研究段階にあり、実用化にほど遠く、  
ALDバリアメタルの技術革新が本命



# 代替配線材料の検討 (1)

Steinhöglモデル：理論的には平均自由工程 ( $\lambda$ )の小さい金属で上昇率を緩和可能

$$\rho = \rho_0 \left\{ \underbrace{\frac{1}{3} / \left[ \frac{1}{3} - \frac{\alpha}{2} + \alpha^2 - \alpha^3 \ln \left( 1 + \frac{1}{\alpha} \right) \right]}_{\text{Grain Boundary Scattering Term (Mayadas-Shatzkes Theory)}} + \underbrace{\frac{3}{8} C(1-p) \frac{1+AR}{AR} \frac{\lambda}{w}}_{\text{Surface Scattering Term (Fochs-Sonderheimer theory)}} \right\}$$



上記物理特性に加えて、プロセス起因の抵抗上昇を抑制可能な  
インテグレーションと親和性が高い金属材料が候補となる

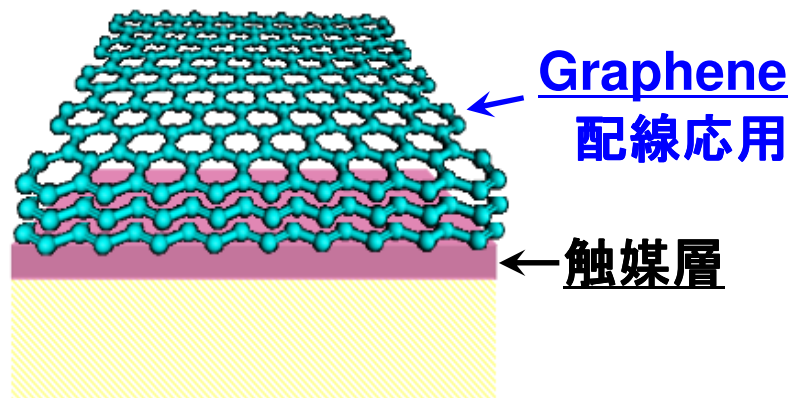
## ナノカーボン材料: グラフェン、カーボンナノチューブ

炭素の強固な六員環構造による特異なバンド構造・長い平均自由行程等により、微細化してもバリスティックな量子細線として低抵抗が期待される

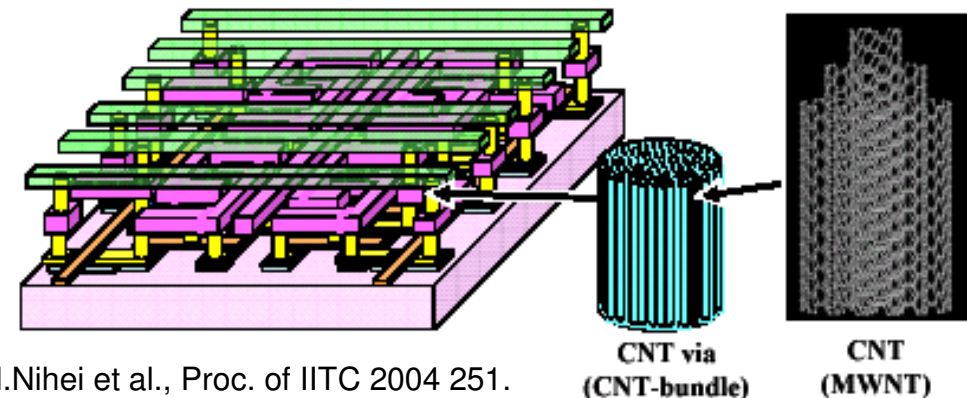
### <優れた電気特性>

	Cu	多層CNT
最大電流密度 (A/cm <sup>2</sup> )	$< 1 \times 10^7$	$> 1 \times 10^9$
熱伝導率 (W/mK)	385	3000
平均自由行程 (nm) @300K	40	$> 25000$

K. Banerjee et. al, 8th IEEE Conference on Nanotechnology (2008)



### CNT ビア応用



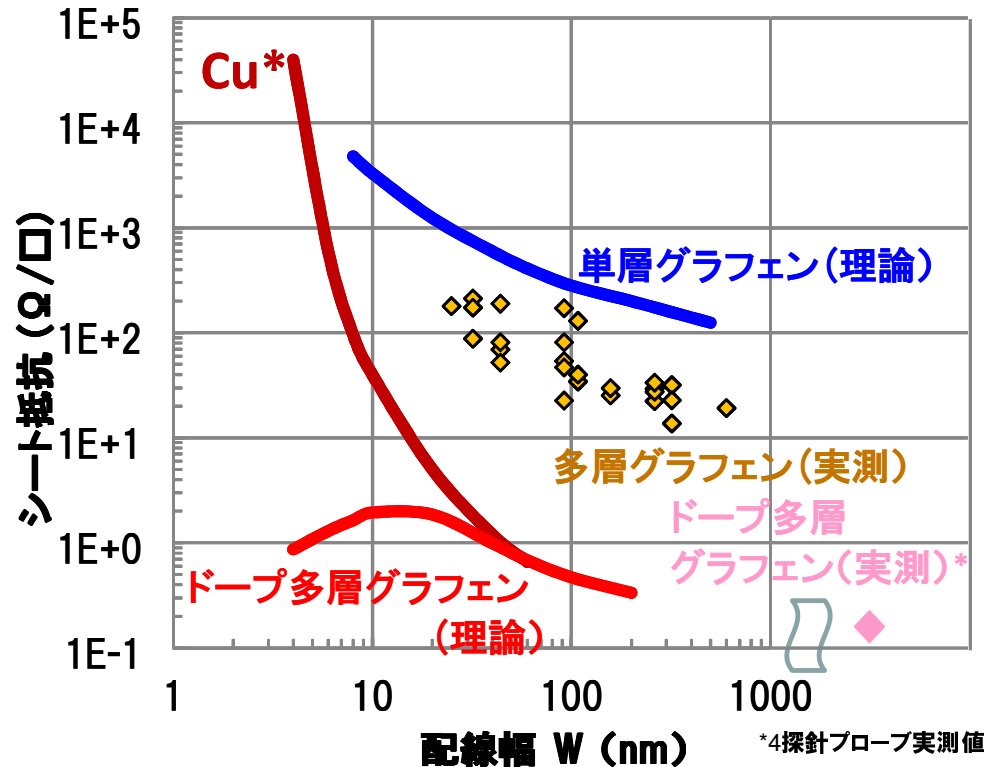
M.Nihei et al., Proc. of IITC 2004 251.

# ナノカーボンによる低抵抗配線

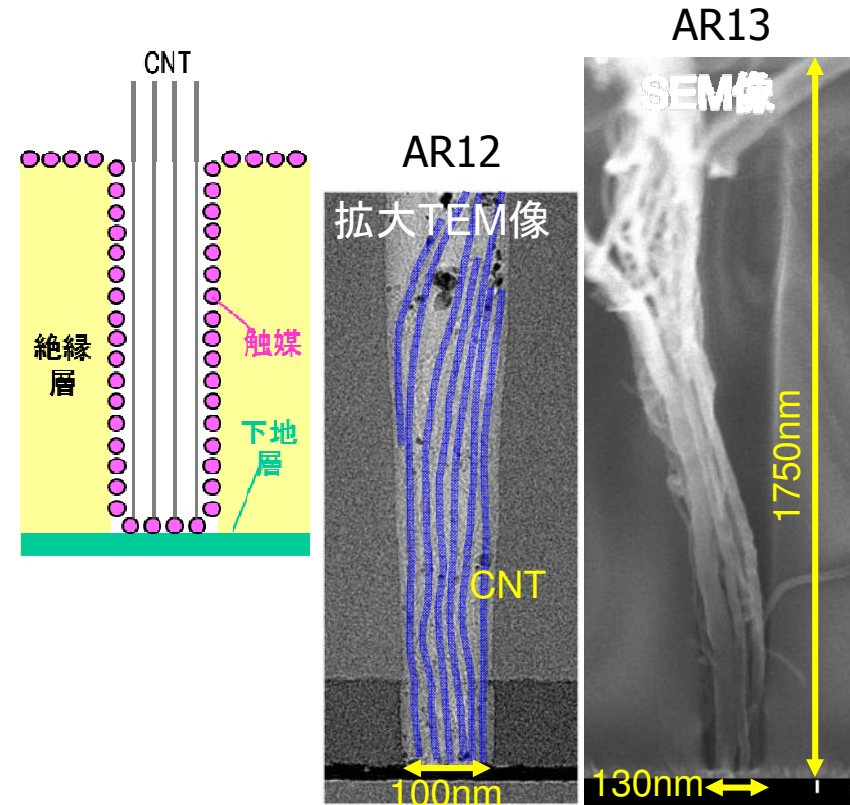
STRJ2012独自活動



## ドーピング多層グラフェン配線による低抵抗化



## 高ARビアでのCNT成長



Source: LEAP「低炭素社会を実現する超低電圧デバイスプロジェクト成果報告会」(第2回 2012年)

**バリスティック伝導を利用した低抵抗ナノカーボン配線によってMore Mooreを更に推進できる可能性**

# 新探求配線材料：今後の取り組み

STRJ2012独自活動



材料	潜在的利点	実用化に向けての懸念事項
Cu以外の金属(W, Ag, シリサイド)	微細構造での低抵抗の可能性	粒界拡散, インテグレーション, 信頼性。
CNT ( <i>Native</i> )	細線でのバリスティック伝導とEM耐性	量子接触抵抗, 配向性制御, 低密度, ばらつき。
グラフェンナノリボン (GNR)	極薄膜上でのバリスティック伝導と平面成長	エッジ制御, 成膜, 積層, 基板との相互作用。
光配線(チップ間)	<b>2013年度以降の調査対象</b>	
光配線 (チップ内)	配線長の長い領域, WDMの高帯域での遅延と電力低減	チップパッケージ間の接続, 配列, 光電変換。
ナノワイヤ ( <i>Native</i> )	細線でのバリスティック伝導	量子接触抵抗, 配向性, 低密度, 基板との相互作用。
トポロジカル絶縁体 ( <i>Native</i> )	局所弾性散乱, 局在化スピン輸送。	非弾性の後方散乱制御, 単一層での使用。
ワイヤレス	現状の技術への適用	非常に限られた帯域。ダイ内部通信, 広範囲かつ電力の負担
超伝導体	ゼロ抵抗配線, 高Q値受動素子	極低音冷却, 周波数依存耐性, 欠陥, 低臨界電流密度

# 3D配線のロードマップ議論に向けて

STRJ2012独自活動

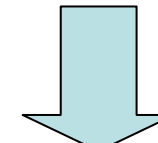


## ● ITRS2012 配線章記載のロードマップ

Global Level	2012-2014	2015-2018
Minimum TSV diameter	4-8 μm	2-4μm
Minimum TSV pitch	8-16 μm	4-8 μm
Minimum TSV depth	20-50 μm	20-50 μm
Maximum TSV aspect ratio	5:1 – 10:1	10:1 – 20:1
Bonding overlay accuracy	1.0-1.5 μm	0.5-1.0 μm
Minimum contact pitch (thermocmpression)	10 μm	5 μm
Minimum contact pitch (solder μbump)	20 μm	10 μm
Number of die per stack	2-5	2-8

現状、ITRSロードマップには  
配線章含め寸法・形状のみが記載

2013年度版では電気特性など  
他の項目も提案される予定



## ● 3D技術の研究開発と標準化団体

\*公開されている情報を元に独自に判断した分類

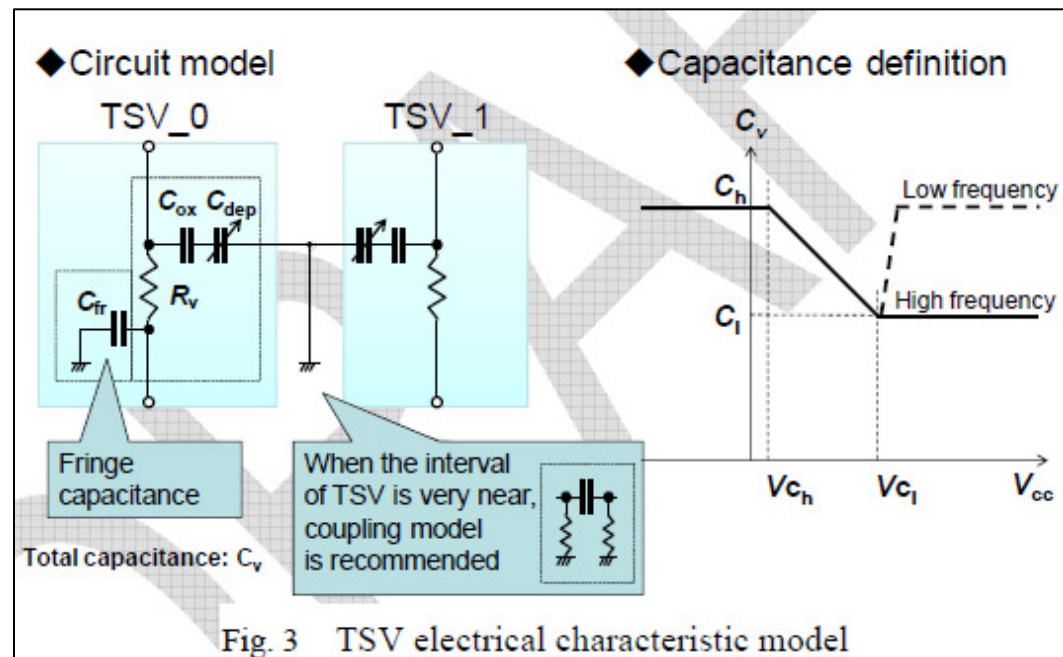
技術内容	技術段階	研究開発	標準化
TSV、μバンプ		SEMATECH ISMI SET imec	
Siインターポーザ		SEMATECH ISMI SET imec	
メモリI/F			JEDEC VLSI I2
チップ間I/F			JEITA 3D半導体SC
EDA・設計フロー			JEITA EDA Si
テスト		IEEE	JEDEC IEEE semi Si
PKG・信頼性		imec	JEDEC IEEE semi
製造技術		SEMATECH ISMI imec	semi Si

各団体での研究開発や標準化  
状況を理解しロードマップ化提案  
項目の妥当性を検証する必要性

Source: JEITA 半導体実装・製品技術専門委員会 集積回路製品技術小委員会

**今年度は研究開発状況や標準化動向の調査を実施**

- JEITAによる三次元集積回路に必要なチップ間インターフェース標準化
  - TSVリファレンス形状
  - TSV電気特性評価モデル仕様(CR回路モデル)とリファレンスパラメータ
  - TSV評価手法ガイドライン
  - $\mu$ バンプのピッチ、サイズ、及び、配線のL/Sについてリファレンス寸法規定



Source: JEITA 半導体実装・製品技術専門委員会 集積回路製品技術小委員会

各団体の標準化作業状況を注視し、来年度のロードマップ項目の整合性を検証していく

# 2012年度活動のまとめと2013年度計画



## □2012年版アップデートに向けた活動

- 見直し検討実施するも変更無し
- M1ピッチ、Low-k値、 $J_{max}$  値

## □日本独自活動として以下を行った

- グラフェン配線技術のベンチマーク
  - 文献からの性能予測と技術的課題調査
- 3D配線のベンチマーク
  - 製造装置とプロセス技術、課題の調査
  - アプリケーションやサプライチェーン、各機関における標準化への取り組みの調査

## □ 2013年度の活動予定

- 金属材料の限界, ナノカーボン材料実現技術の調査
- 3D配線
  - 困難な課題と候補技術の検討
  - 研究開発、標準化の動向調査
  - ロードマップ化提案事項の妥当性検証
- Metallization Potential Solutionの見直し作業