

2015年度STRJ Workshop

STRJ-WG4(配線)活動報告 配線技術の過去・現在・未来: より微細に、より多様に

2016年3月4日

WG4(配線)
磯林 厚伸((株)東芝)

1. はじめに

- 主な略語について
- STRJ-WG4 構成メンバー
- 2015年度活動内容概要

2. 2015年度活動内容

ITRS関連活動

- ITRS2015配線章内容
- ITRS2.0に関する活動

3. 配線ワーキンググループ活動まとめ

主な略語について

k (κ)	Dielectric Constant	比誘電率
Low-k	Low Dielectric Constant	低誘電率
RC	Resistance \times Capacitance	抵抗と容量の積
TSV	Through-Silicon Via	シリコン貫通ビア
ULK	Ultra Low-k	極低誘電率
SAM	Self Assembled Monolayer	自己組織化単分子膜
MOF	Metal Organic Frameworks	金属有機構造体
COF	Covalent Organic Frameworks	共有結合性有機構造体
2D	Two-dimensional	二次元
3D	Three-dimensional	三次元
IoT	Internet of Things	モノのインターネット
HBM	High Bandwidth Memory	高帯域幅メモリ
GPU	Graphics Processing Unit	画像処理装置
OSAT	Outsource Assembly and Test	後工程受託製造
SiP	System in a Package	複数のICチップを一つのパッケージにまとめたもの
2.5D	Two-and-a-half-dimensional	インターポーザ上にチップを実装したもの

STRJ-WG4 2015年度構成メンバー

リーダー	磯林 厚伸	[東芝]
サブリーダー	伊藤 浩之	[東京工業大学]
国際対応	中村 友二	[富士通セミコンダクター]
	武田 健一	[日立製作所]
幹事	筑根 敦弘	[大陽日酸]
委員	松本 明	[ルネサスエレクトロニクス]
	庄子 礼二郎	[ソニー]
	柴田 英毅	[東芝]
	蔭山 聡	[ローム]
特別委員	早川 崇	[SEAJ: 東京エレクトロン]
	上野 和良	[芝浦工業大学]
	嘉田 守宏	[AIST]
	李 康旭	[東北大学]
	辻村 学	[荏原製作所]
	今井 正芳	[荏原製作所]
	小林 伸好	[SEAJ: 日本ASM]
	山崎 治	[シャープ]
	古澤 健志	[日立化成]

2015年度活動内容概要

STRJ-WG4会議を9回開催

- 4/21, 5/13, 6/1, 7/24, 8/7, 9/7, 10/29, 12/25, 2/18

ITRS2015発行

- WG4メンバーとIMEC、IBMの委員を中心に加筆・修正を行い、2月に発行(予定)。

ITRS2.0活動

- ITRS会議での議論
(Focus Topics: Heterogeneous Integration, More Moore)

独自活動(開発動向ヒアリング): More than Mooreが中心

- 6/1 岩室先生(筑波大学): パワー半導体
- 8/7 藤本様(日立化成): 有機インターポーザ
- 10/29 田中先生(東北大): バイオセンサー
- 12/25 柴田委員(東芝): 日本の半導体業界の動向
- 2/18 小林先生(神奈川大学): 長期保存メモリ

ワークショップの題名から見るWG4活動の変遷

- 2004 微細Cu/Low-k配線の課題
- 2005 “More Moore” – Cu/Low-k微細化への道を切り拓く！！ –
- 2006 微細化の深耕とBeyond Cu/Low-kの展望
- 2007 微細化の深耕とBeyond Cu/Low-kの展望
- 2008 “More Moore～微細化の深耕～と～More than Mooreへの展開”
- 2009 さらなる配線微細化の実現に向けて
- 2010 微細化の深耕と3次元集積化への展開
- 2011 微細化の深耕とTSV実用化への展望
- 2012 Cu配線の微細化限界とブレイクスルー技術
- 2013 Cu配線の微細化課題とブレイクスルー技術
- 2014 微細化ブレイクスルー技術とITRS2.0への展開
- 2015 配線技術の過去・現在・未来:より微細に、より多様に

More Moore**に対する**More than Mooreの**重みとデバイスの多様性の増加を反映**

2015年度活動内容

ITRS活動

STRJ独自活動

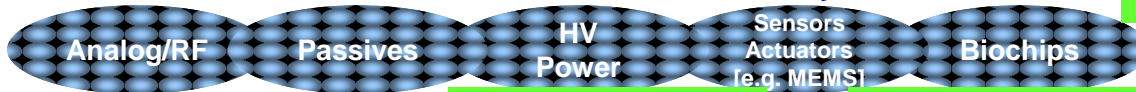


付加価値の追求

More than Moore: Diversification

日本の半導体動向

微細化追求



パワーデバイス

バイオセンサー

長期保存メモリ

Baseline CMOS: CPU, Memory, Logic

130nm
90nm
65nm
45nm
32nm
22nm
16 nm

More Moore: Miniaturization

Interacting with people and environment

Non-digital content
System-in-package
(SiP)

3D-TSV
2.5D Interposer
光配線(レーザー、プラズモン)

Information
Processing

Digital content
System-on-chip
(SoC)

Combining SoC and SiP: Higher Value Systems

有機Interposer
3D-TSV
学会動向調査

14nm node以降の先端微細配線技術(Cu/Low-k、Airgap、post Cu)

学会動向調査

Source: <http://www.itrs.net/Links/2012ITRS/2012Chapters/2012Overview.pdf>

□ MPU/SoC

- ✓ Metal Pitch: Mobile向けSoCの微細化要求を反映
- ✓ Low-k Roadmap: Airgapの量産化とLow-k化の停滞を反映
- ✓ Metallization Roadmap: Cu配線の微細化技術、post Cu候補を追加
- ✓ Process Technology: Cu延命技術、Low-kのCryo Etch技術を追加

□ NANDメモリ

- ✓ 2D-NANDの微細化ストップを反映し、3D-NAND情報を追加

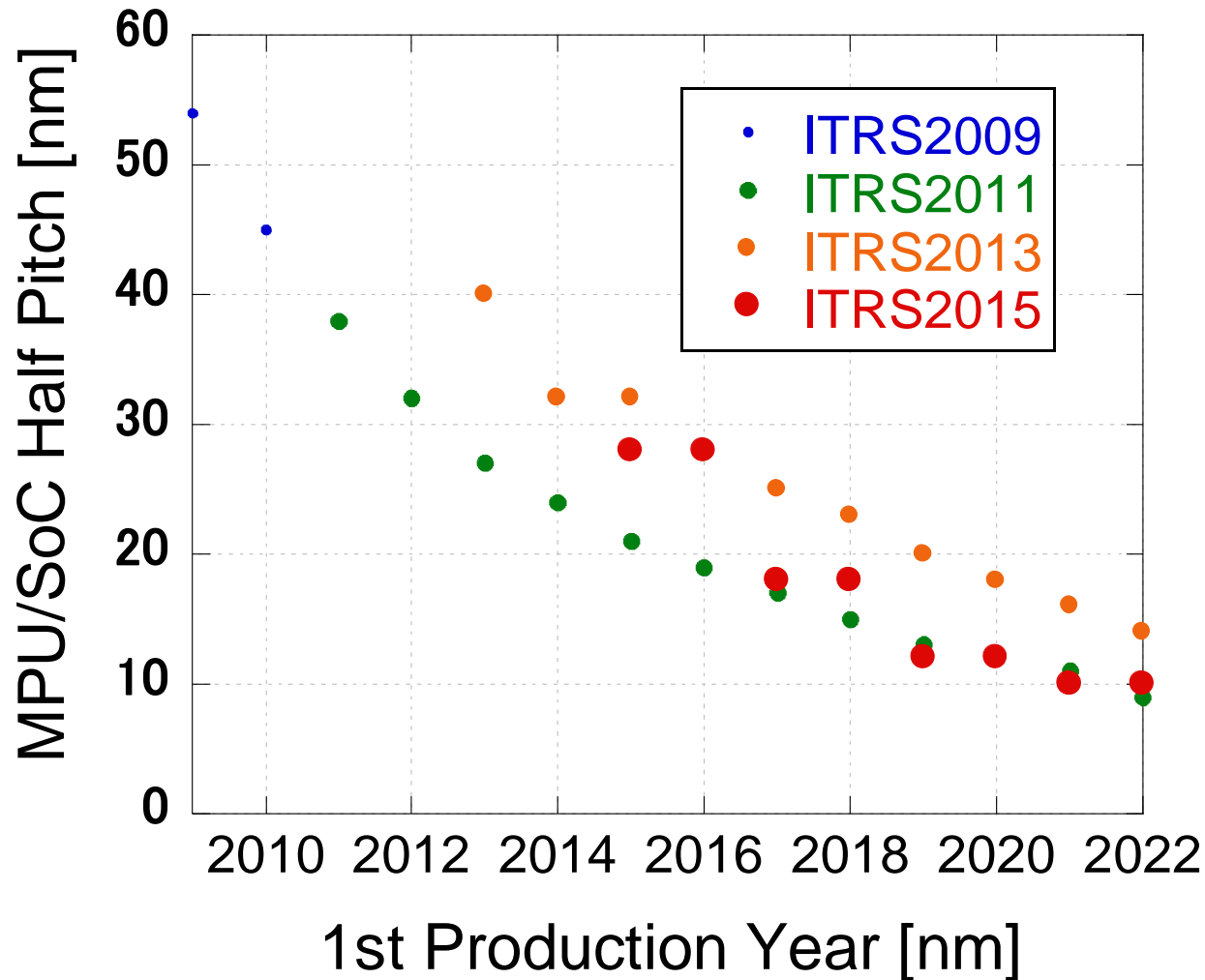
□ 3D-TSV

- ✓ DRAMの動向を元にピッチ情報を更新

Year of 1st Product shipment (Commercial Node (nm))	2015	2017	2019	2021	2024
Metal ½ Pitch (nm)	28	18	12	10	6
Number of metal levels	10	11	12	13	15
Wire peff($\mu\Omega\text{cm}$)	5.1	6.4	8.4	10.4	12.9
Barrier/cladding thickness(nm)	2.9	2.4	1.7	1.2	0.9
Interlevel metal insulator keff	2.6-3.0	2.4-2.8	2.2-2.5	2.2-2.5	1.9-2.3
k(bulk)	2.55	1.0-2.55	1.0-2.55	1.0-2.4	1.0-2.0
Cu diff. barrier and etch-stop bulk dielectric constant k	3.0-3.5	2.6-3.0	2.4-2.6	2.4-2.6	2.1-2.4

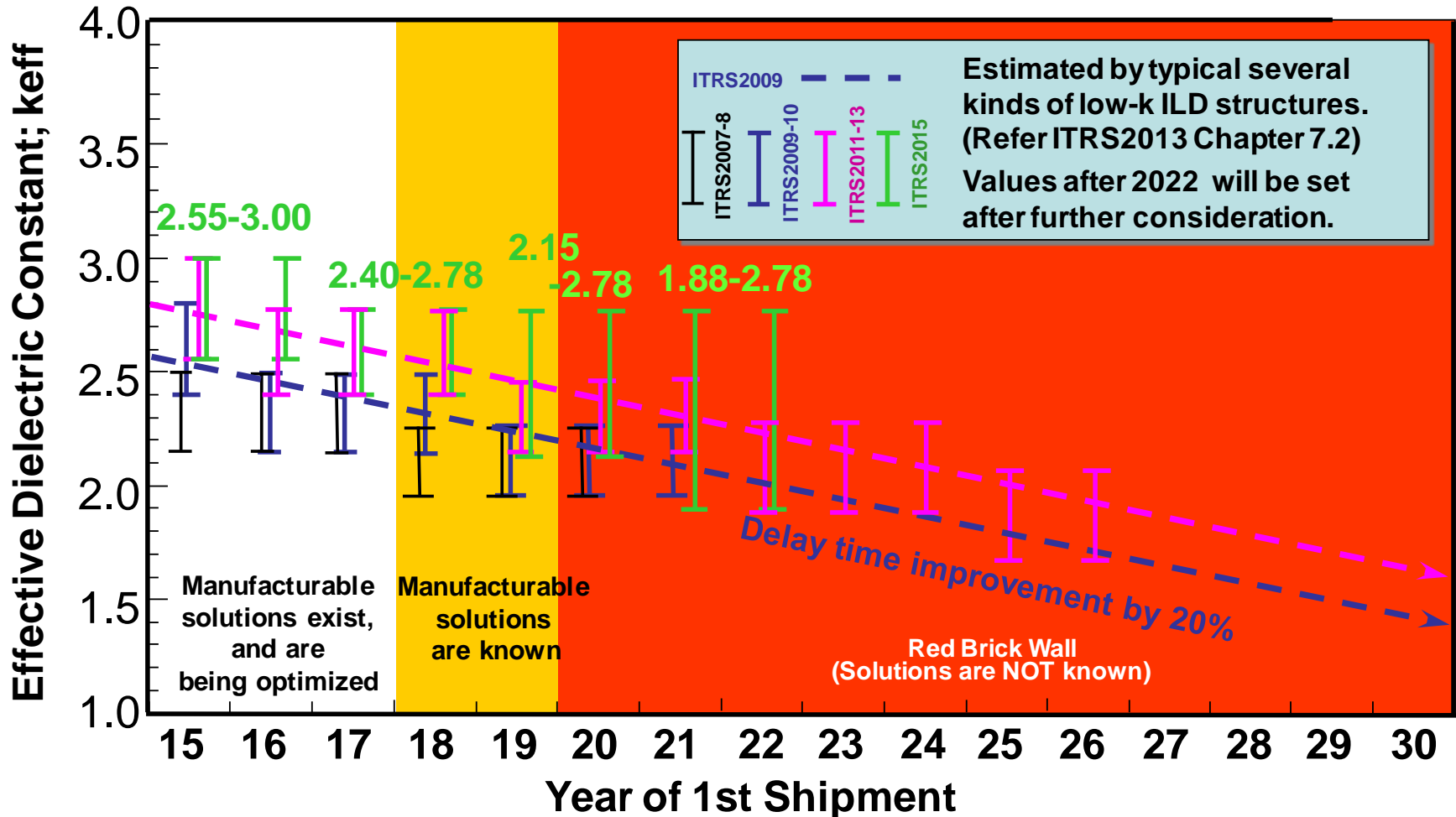
Red Lett.:Red Brick-wall

引き続きMooreの法則に従い微細化されるのに加え、RC遅延低減の要求は続く。一方で、低誘電率化や細線効果による抵抗上昇の問題が深刻となっている。



2009年時から大きな変化無し。モバイルの進化がMooreの法則を支持。

ITRS2015配線章 Low-k変遷

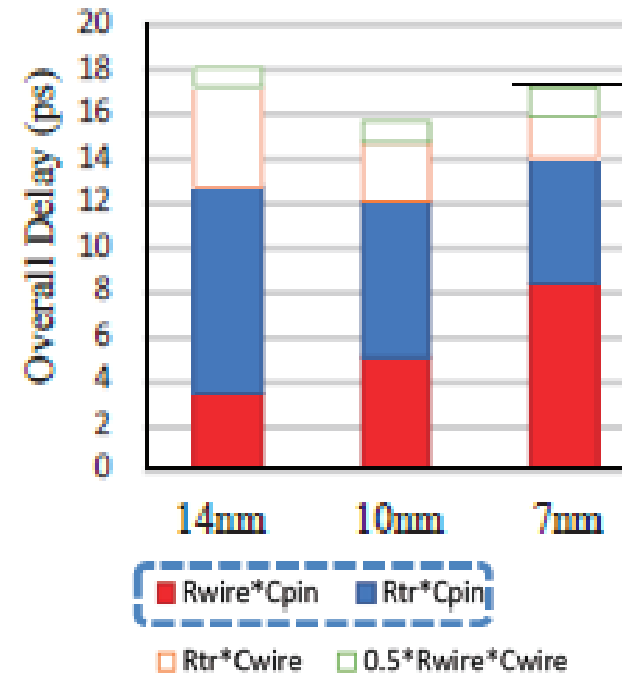
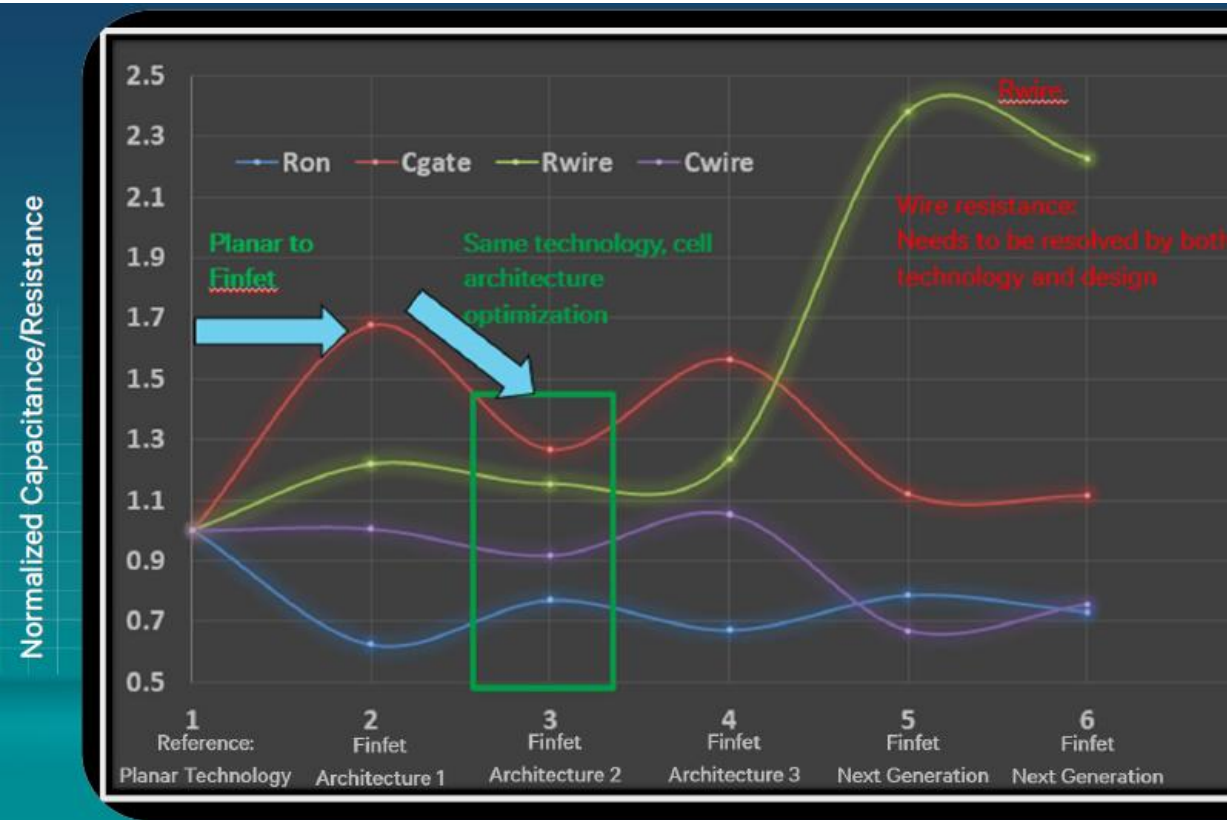


Low-kの停滞とAirgap技術の成熟により幅が拡大。実質的には容量増加。

Year of 1st Product shipment	2015	2017	2019	2021	2024
2D Metal1 ½ Pitch (nm)	15	14	12	End	End
3D Metal1 ½ Pitch (nm)	54	54	45	30	28
<hr/>					
2D Interlevel metal insulator					
max. keff	4.61	4.62	4.62	End	End
min. keff	2.68	2.71	2.66	End	End
2D Metal wire peff(μΩcm)	8.5	9.1	10.4	End	End
3D Metal wire peff(μΩcm)	3.7	3.7	4.1	5.4	5.5

Red Lett.:Red Brick-wall

2D NANDはセル信頼性の観点で微細化がストップ。
3D NANDは配線ピッチの大幅な緩和をもたらす。



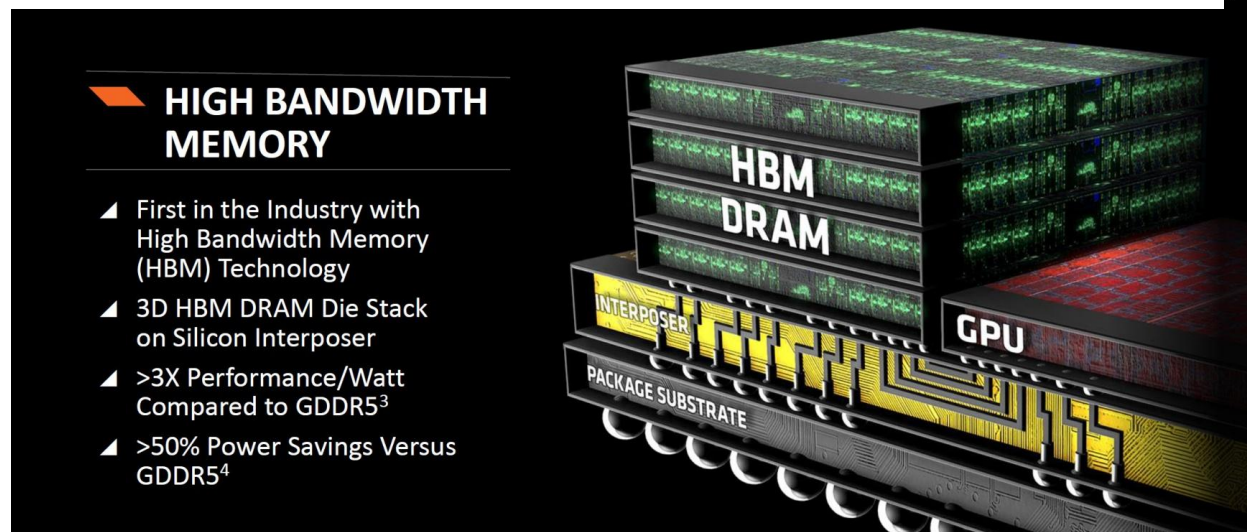
Source: Song (Qualcomm), VLSI 2015

細線効果による配線抵抗増大の影響は益々大きくなっていく

	2015-16	2017-18	2019-20	2021-23	2024-26	2027-29
Node Labeling	16/14	11/10	8/7	6/5	4/3	3/2.5
Metal Half Pitch (nm)	28.0	18.0	12.0	10.0	6.0	6.0
Conductor	Cu	Cu	Cu	Cu, Silicides, Carbon	Cu, Silicides, Carbon	Cu, Silicides, Carbon
Barrier Metal	Ta(N)	Ta(N), Mn(N)	Ta(N), Mn(N)	Ta(N), Mn(N), SAM	Ta(N), Mn(N), SAM	Ta(N), Mn(N), SAM
Alternative Transport				Collective Excitations	Collective Excitations	Collective Excitations
IMD (inter-metal dielectrics) and k value	SiCOH (2.55) Airgap (1.0)	SiCOH (2.40-2.55), Airgap (1.0)	SiCOH (2.20-2.55), Airgap (1.0)	SiCOH (2.20-2.55), Airgap (1.0), MOF, COF	SiCOH (2.00-2.55), Airgap (1.0), MOF, COF	SiCOH (1.80-2.55), Airgap (1.0), MOF, COF

Mooreの法則を進めるための技術候補を今後も検討していく

AMD Fiji: HBM(Via Middle TSV)+2.5DインターポーザのGPU



Fiji開発に当たっての課題

- Collaboration internal & external to the manufacturing company
- Cost (OSAT and Product manufacturer)

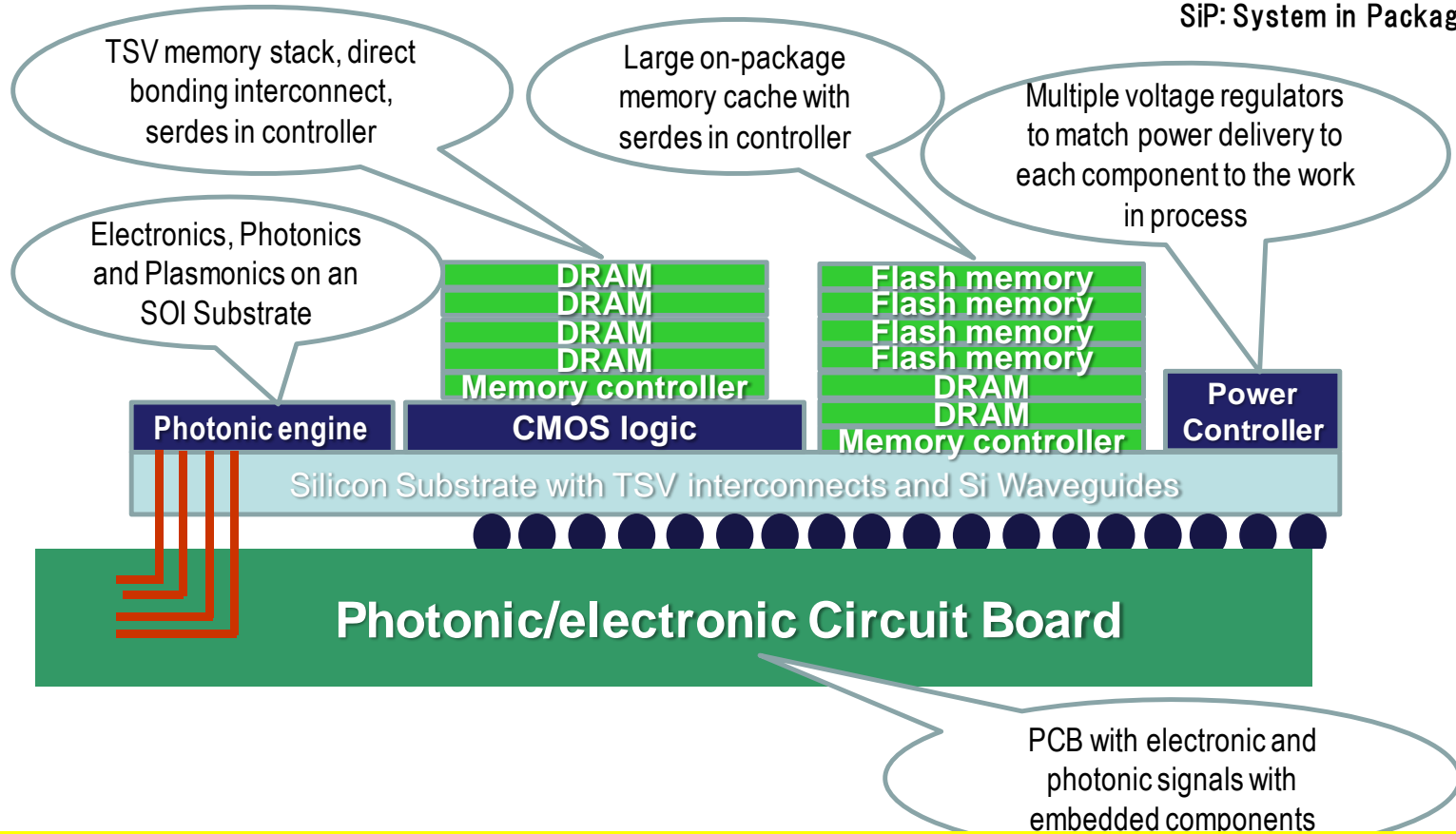
今後の技術課題

- ストレスマネージメント(層追加毎の変動)
- 薄化したウェハ上での $<25\mu\text{m}$ ピッチ接合
- 薄化インターポーザの反りと厚さばらつき
- 接合不良に対する許容度の設計
- テスト手法の確立

TSVやインターポーザが量産化され、精度の高い技術ロードマップが今後作成される

A Potential Solution: 2.5D Photonic Co-integrated SiP

SiP: System in Package



上記のようなチップ間を含む光配線やプラズモニックデバイスに関する技術ロードマップへの要求があり、配線ワーキンググループの定義が変化しつつある。Photonic Consortium(iNEMI, MIT)との協調も今後開始される。

★ ITRS関連活動

- ITRS2015配線章の発行
- More MooreでのCu配線、post Cu技術のロードマップ提示
- Heterogeneous Integrationの2.5D構造や光配線に対するロードマップ議論の深化

★ STRJ独自活動(技術動向調査)

- IoTに象徴されるMore than Mooreに関するヒアリング