第13章 WG11 メトロロジ(計測)

13-1 はじめに

今年度の活動は、ITRS定例会議 第21回(2005年4月, 独ミュンヘン)、第22回(2004年7月, 米国サンフランシスコ),第23回(2005年12月, 韓国ソウル)への出席およびITRS2005和訳版の作成、ITRS2006年update版の作成支援、さらには技術調査としてメトロロジとWECCのヒアリングを実施した。以下に、ITRS2004年update版の改定のポイント、技術調査内容の報告をする。

13-2 ITRS 2005 年 update 版の主な改訂ポイント(図表 13-1 参照)

今回、Printed Gate CD control が、DFM 等設計サイドでの工夫により対応するということで、従来のゲート 長の 10%が 12%へと緩和されると同時に、リソグラフィとエッチングの配分も、それぞれ、4/5、1/5 が 2/3、1/3 へと変更になった。それに伴い関連する計測の表中の値も変更になっている。今回は計測にとっては若干の緩和方向であり、図表 13-1 の色分けの変更は無かった。

	2005	2007	2010	2013	2016	2018	2020	
Technology Node	80 nm	65 nm	45 nm	32 nm	22 nm	18nm	14 nm	Driver
MPU ½ Pitch (nm)	85	67	48	34	24	19	15	
MPU Printed Gate Length (nm)	54	42	30	21	15	12	9	
MPU Physical Gate Length (nm)	32	25	18	13	9	7	6	
Lithography Metrology								
Printed Gate CD Control (nm) Allowed Litho Variance = 3/4 Total Variance of physical gate length	3.3	2.6	1.9	1.4	0.9	0.7	0.6	MPU
Wafer CD Tool 3σ Precision P/T=0.2 for Printed and Physical Isolated Lines	0.7	0.5	0.4	0.3	0.2	0.1	0.1	MPU
Wafer CD metrology tool precision (nm) * (P/T=.2 for dense lines**)	2.0	1.6	1.1	0.8	0.5	0.4	0.3	
Line Width Roughness (nm) <8% of CD	2.6	2.0	1.4	1.0	0.7	0.6	0.5	MPU
Precision for LWR	0.5	0.4	0.3	0.2	0.1	0.1	0.1	
Front End Processes Metrology								
High Performance Logic EOT equivalent oxide thickness (EOT) nm	1.2	1.1	0.65	0.5	0.5	0.5	0.5	MPU
Logic Dielectric EOT Precision 3σ (nm)	0.0048	0.0044	0.0026	0.002	0.002	0.002	0.002	MPU
Interconnect Metrology								
Barrier layer thick (nm)	7.3	5.2	3.3	2.4	1.7	1.3	1.1	MPU
Void Size for 1% Voiding in Cu Lines	8.5	6.7	4.8	3.4	2.4	1.9		MPU
Detection of Killer Pores at (nm) size	8.5	6.7	4.8	3.4	2.4	1.9		MPU

図表 13-1 ITRS メトロロジの変更点

13-3 Metrology 技術調査のまとめ

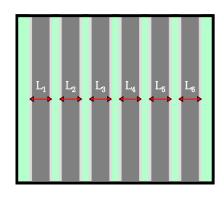
Metrology は広範に及ぶため、2003 年から2005 年にかけての潮流として、以下の項目について着目し、まとめた。

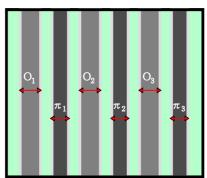
- ① CD Metrology の延命
- ② LER, LWR の定義の明確化
- ③ ナノレベルの歪計測の必要性と計測手法
- ④ 3次元イメージングの可能性

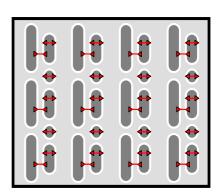
13-3-1 CD Metrology の延命

CD Metrology に関しては、前述したように、ゲートの線幅制御の緩和と、リソグラフィとエッチングにおける許容バラツキの配分の変更もあったが、スキャトロメトリーを用いた CD 計測機の進歩によって大幅な線幅計測精度の向上が達成できたことが ITRS ロードマップへの貢献として大きかった。しかしながら、スキャトロメトリーにも課題は存在しており、専用の計測パターンをスクライブライン上等に配置しなければならないことや、ホールパターン線幅計測において十分な計測精度が得られておらず、継続的な改良が必要なこと、さらに CD-SEMのように直接デバイスパターンの任意の寸法を測れないといったことが挙げられる。またスキャトロメトリーの校正に関しても、厳密な手法が確立している訳ではなく、現状は SEM との相関で議論されるに止まっている。現状、CD-SEMとスキャトロメトリーは計測原理、計測パターンも異なるため、相互補完的に用いられている。特にAPCの線幅計測においてはスキャトロメトリーの導入は顕著である。

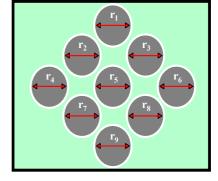
一方、低加速 CD-SEM は、スキャトロメトリーのような光計測とは異なり、チャージング、コンタミネーション、カーボネーション (スリミング)等の計測精度劣化要因が存在するが、その解決策として着目される提案は、従来の高倍観察、高倍線幅計測は別とし、低倍観察、低倍線幅計測における多点計測である。この計測手法においては、単位面積あたりの電子照射エネルギーが小さくて済むという理由で、前述の精度劣化要因の影響を受けにくいという利点があると同時に、その平均線幅を線幅管理基準値として定義することで統計的に計測精度を向上させることができる。これはある意味でスキャトロメトリーの計測精度が良いことの理由にもなっている(つまり 40μm□のターゲット領域からの平均化情報として線幅あるいは形状を予測する)。この低倍計測の実用化においては、現実問題レシピの作成が非常に容易になったことが大きい。こういった計測の基本原理とは異なる遣い勝手のアプリケーションの導入の効果もロードマップ上大きな意味を持っている。図表 13-2 には、低倍観察における測定自由度の一例を示した。図表 13-3 には、低倍(5 万倍)線幅計測と高倍(15 万倍)線幅計測の計測再現精度の実験結果を示した。これにより、従来の高倍観察に比べ本例では繰り返し精度が半分程度になっていることが分かる。また低加速 CD-SEM においては、2 次電子波形から計測の断面計上を予測する取り組みも行われており、3 次元計測予測を含めて今後大いに期待されるところである(図表 13-4 参照)。







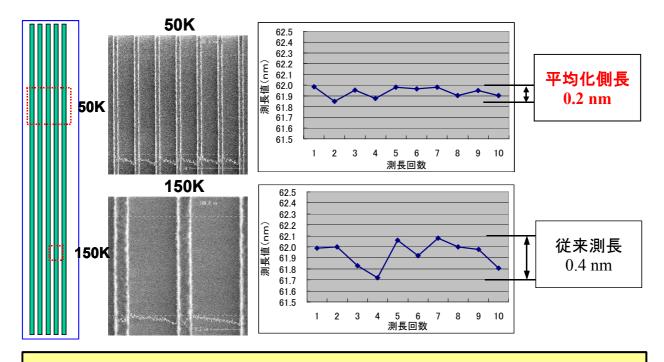
- (1) 視野フィールド内のACD測定
- (2) 多様な特徴の計測が可能
- (3) 定期補正にターゲットが不要
- (4) ACD・ラフネス計測のポテンシャル



図表 13-2 低倍観察の測定の自由度

提供:日立ハイテクノロジーズ



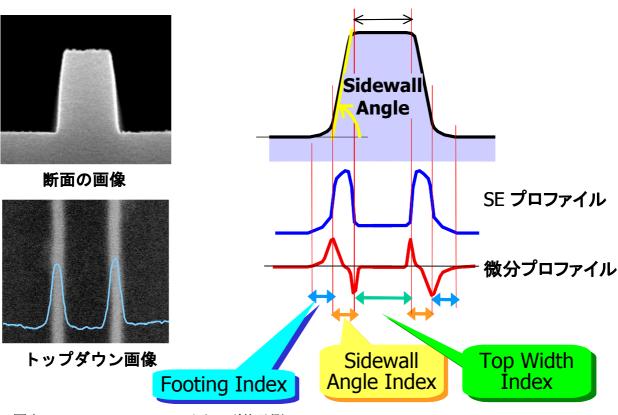


低倍率で広領域を観察し、画面内に現れる多数のパターンを 一度に測長·平均化する → 高精度なプロセスモニターを行う。 電子線密度が低くなるので、ダメージ(帯電やスリミング)をより少なくできる。

図表 13-3 CD-SEM 計測再現性結果

提供:日立ハイテクノロジーズ

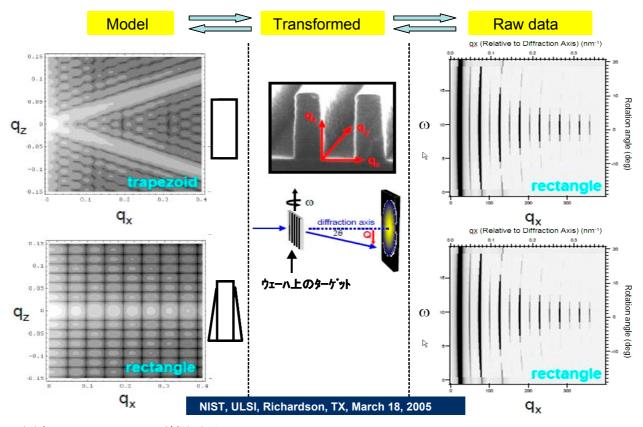
Multiple Parameters Profile Characterization



図表 13-4 SEM の Wave form からの形状予測

提供:日立ハイテクノロジーズ

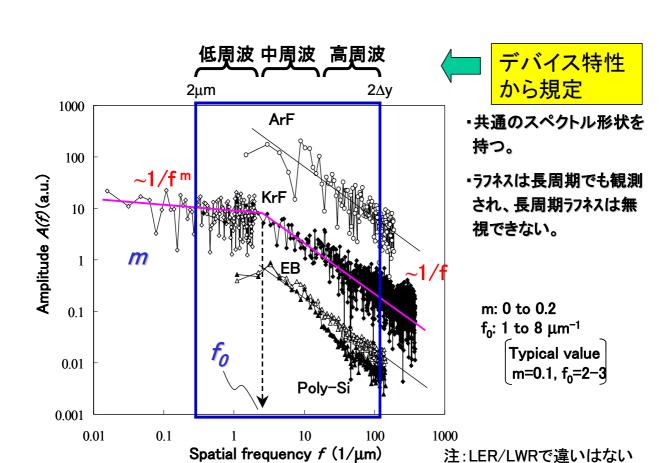
また今後注目される技術として、NIST から提案されている CD-SAXS (Small Angle X-ray Scattering) がある。これは、Si に対して透過性の高い 13KeV 以上の X 線を、ウェーハ上の、例えばスキャトロメトリー計測ターゲットに照射し、その透過 X 線の回折像から線幅や断面形状を予測するものである。図表 13-5 に示すように、ラインアンドスペースパターン (本例ではレジスト形状として長方形、あるいは台形形状を仮定) に角度を変えながら X 線を照射し、回折像を記録し、これを解析することでラインアンドスペースパターンのピッチ (周波数空間における $q_z=q_x=0$ の周期から特定)、線幅 ($q_z=0$ の q_x のスペクトル強度の変調から特定)、形状 (q_z , q_x のスペクトル強度分布形状から特定)、高さ (任意の q_x における q_z の周期から特定)を計算するものである。これは非破壊であり、計測対象パターンはレジストパターンや、前工程における埋め込みパターンも含むエッチングパターンである。スキャトロメトリーの計測モデルに比べ原理的にシンプルであり、CD 計測の今後の動向としても注目に値すると思われるが、コストを含め実用化は現時点で不透明である。



図表 13-5 CD-SAXS の計測原理

13-3-2 LER, LWR の定義の明確化

2004 年度の WG11 の活動の中心でもあり、2005 年度は LER、LWR の計測方法に関して、SEMI のスタンダード化に向けタスクホースが形成され活動が継続している。基本的な合意として、測定長 2μm、測定間隔 10 nm 以下が 2005 年度版の ITRS ロードマップ本文に明記されたが、今後の継続的な議論の必要性も併記されている。今後の LER、LWR の注目点としては、デバイスの諸特性に対する周波数帯に対してそのパワーを規定する必要性の検討が議論され始めたことである(図表 13-6 参照)。これは、現状の LER、LWR の表現が 3σでは不十分であること、つまりは、デバイス特性に及ぼす影響は、LER、LWR の周波数帯と相関があるだろうとの理由が発端となっている。本件に関してはシミュレーション予測を踏まえ、緻密な実験計画を行い、検証をしていく必要性がある。



図表 13-6 LER の周波数規格の検討

13-3-3 ナノレベルの歪計測の必要性と計測手法

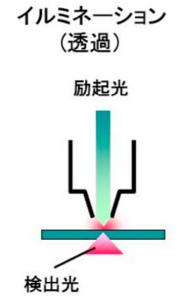
歪計測の必要性は、Tr のクロックスピードの向上として導入が加速されている歪 Si に対して、歪形成プロセ スの把握と最適化および、製造上の管理の観点から来ている。歪計測にあたっては、非破壊と破壊計測があり、 破壊計測にあたっては、歪がサンプル形成過程で維持されるかどうかの懸念はあるが、非破壊についても、現 状様々な歪 Si プロセスが提案されており、その適用範囲が限られる課題もある。更には欧米での動向として、 インライン FIB (Dual Beam FIB) やインライン TEM の要求が強く、破壊ではあるが、FIB によるサンプル形成の 短時間化とTEMによる直接観察することで、開発 TAT の短縮や製造ラインにおける解析および管理を迅速に 行う方向性が示されている。こういった中で、日本独自の非破壊による歪計測として MIRAI の成果が挙げられ る。 歪計測に関しては、現在図表 13-7 に示すような方法が存在するが、非破壊の場合、ラマンを用いて如何に 空間分解能を挙げるかが重要な技術課題である。ラマンの分光測定モードとしては、従来図表 13-8 に示す方 式があり、イルミネーションーコレクションモードが空間分解能としては高いが、本方式では、ラマン散乱光の集 光という面で十分な S/N が得られないという欠点があった。これに対する MIRAI の取り組みとして、図表 13-9 に示す方式が提案され良好な結果が得られている。つまり照明光を小さな金属微粒子に当て、その微粒子か らの近接場光で計測部位を照射し、そこからのラマン散乱光を検出するものである。この場合 S/N を高めるた めに、直接照明光による計測部位からのラマン散乱光を抑えるために、Si のラマン選択測を用いている。つま り、入射光として Si の 100 面に対する偏向光を用いている。この偏向した照明光は、金属微粒子に当たった際 に偏向が崩れ、この近接場光によって間接的に照明されたSiから相対的に強いラマン散乱光が発生するので ある。空間分解能は金属微粒子の大きさで決まるが、金属微粒子径を小さくすればその自乗に比例してS/Nも 小さくなるため、金属微粒子の材質や構造の改良によるプラズモン相互作用を利用した S/N を高める工夫が 継続して検討されている。 照明光の波長は、最上層の歪 Si の歪計測を行う場合、光の透過率(進入の深さ)か



ら 364 nm が採用されている。

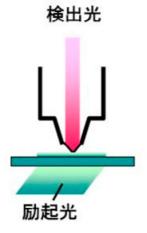
測定法	測定感度	空間分解能	特徴			
プローブ誘起 ラマン測定	0.05 cm ⁻¹ (ε ~0.005%)	~50 nm	非破壊 顕微ラマンと同時測定可 能			
顕微ラマン 測定	0.05 cm ⁻¹ (ε ~0.005%)	~1000 nm	非破壊、非接触			
CBED (Convergent beam electron diffraction)	$\Delta d/d = 0.02\%$	~100 nm	薄片試料			
NBD (Nano-beam electron diffraction)	$\Delta d/d = 0.1\%$	~ 10 nm	薄片試料			

図表 13-7 局所歪測定法の比較



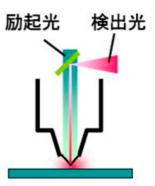
プローブにより近接場光を 試料に照射、試料を透過し た光を集光

コレクション



全反射条件で試料を照射、 プローブにより試料表面に 発生した近接場光を集光

イルミネーション ーコレクション



空間分解能が一番高いが 信号が非常に弱い

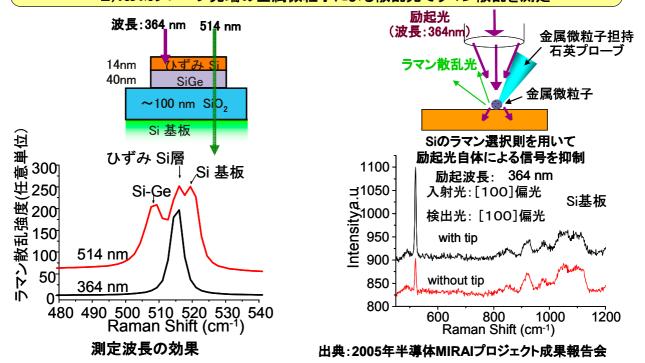
プロープにより近接場光を 試料に照射、プローブによ り反射光を集光

提供:東レリサーチセンター

図表 13-8 ラマン分光測定モード



測定原理:ラマン散乱スペクトルのピーク位置を測定 特長 1)波長364 nmのUV光を利用 2)AFMプローブ先端の金属微粒子による散乱光でラマン散乱を測定



図表 13-9 AFM プローブ誘起ラマン分光

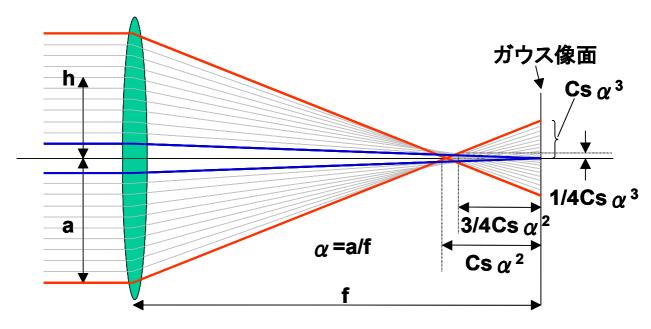
13-3-4 3 次元イメージングの可能性

オングストロームオーダーでの 3 次元イメージングの必要性は、シャロージャンクションにおける不純物濃度 あるいは原子配置の特定や、結晶構造の特定、歪の解析等多種多様である。その中にあって、最近の TEM、 STEM における収差補正技術の導入は空間分解能の向上に大きな役割を果たした。 特に CS-corrector と称さ れる球面収差補正ユニットの導入がそれである。球面収差は、図表 13-10 に示すように、近軸近傍の入射ビー ムが結像するガウス像面に対して、像高 h が大きくなるにつれて結像する位置がガウス像面からずれる収差で あり、ずれる方向はガウス像面からレンズ側(一)とレンズから遠ざかる方向(+)があり、通常の電磁レンズは、 "一"側にずれる球面収差を持っており、しかもその値は非常に大きい。これを補正する静電レンズが Cs-corrector と呼ばれるものであり、この Cs-corrector の導入によって 1 オングストローム程度の空間分解能が達 成されており、現在原子レベルの直接観察においてもっとも信頼性の高い情報を提供している。TEM、STEM の今後の課題としては、色収差を含めた総合的な分解能の向上が挙げられるが、同時に従来の分析装置の 域から、インライン FIB と合わせて、インライン (計測) 化のニーズが強いことも注目される。

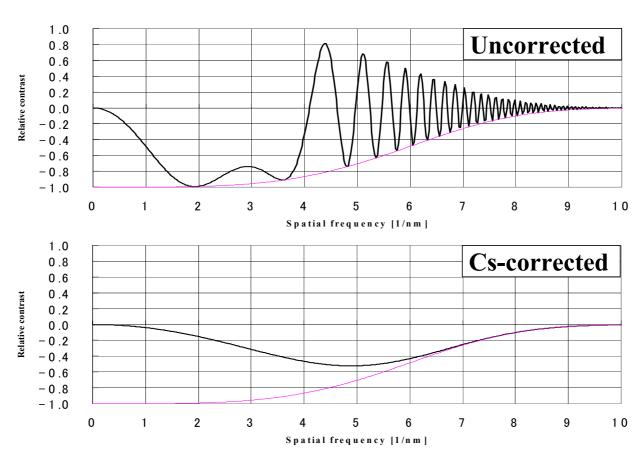
一方、TEM、STEM 観察において電子が薄い結晶試料を通過する場合、結晶中の陽電荷を持つ原子核や 負電荷を持つ電子あるいは電子運で形成される静電ポテンシャルによって散乱されるため、この静電ポテンシ ャルに比例した位相変化を受ける。この位相変化によるコントラスト低下を改善するために残存する球面収差と デフォーカスを組み合わせ、光でいうところの位相差顕微鏡の原理を取り入れたのがシェルツァー条件と呼ば れるものである。

図表 13-11 には、Cs-corrector 有無の場合の CTF (Contrast Transfer Function)を示した。 ちなみに CTF は位 相の CTF と部分コヒーレントに起因した包絡関数、および色収差に起因した包絡関数の積で表現される。 Cs-corrector 有無の点分解能は、縦軸の相対コントラストが 0 を交差するところであり、それぞれ、1.0(1/nm)、 4.1(1/nm)、あるいは、1.0 nm、2.4 nm である。





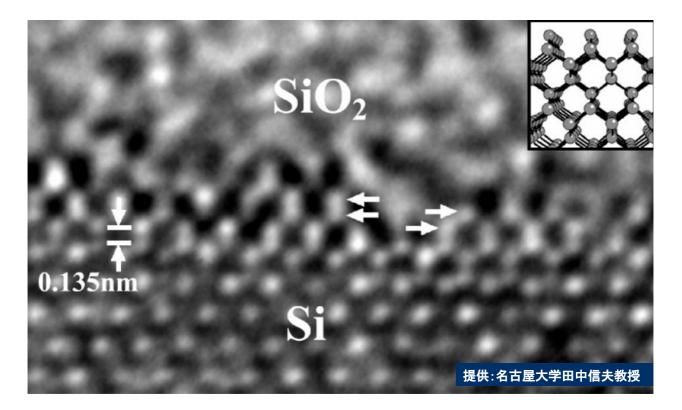
図表 13-10 球面収差の説明



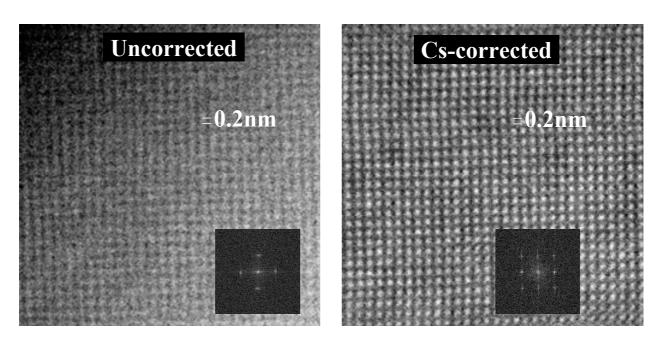
CTF of BF-STEM image for uncorrected and Cs-corrected STEM *位相のCTF = $\cos\{-\pi/2 + \chi(\alpha)\}$, $\chi(\alpha) = (2\pi/\lambda)$ {Cs $\alpha^4/4 - \Delta f \alpha^2/2$ }

図表 13-11 球面収差とCTFの関係

図表 13-12, 13-13 に CS-corrector の効果を示した。



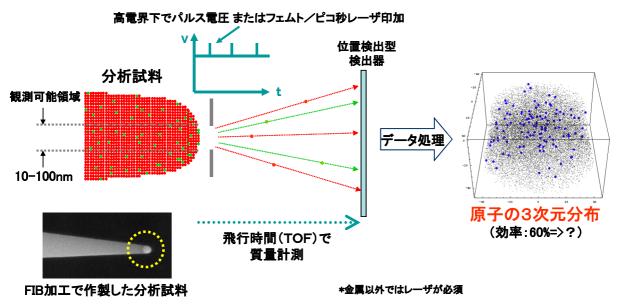
図表 13-12 Cs-corrector の効果実例 1 (TEM)



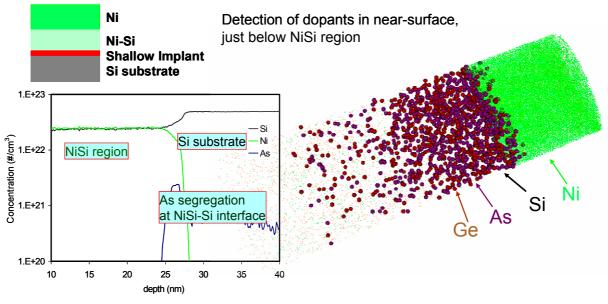
HAADF-STEM images of Au(100) single crystal by using the original STEM (Left) and Cs-corrected STEM (Right). The lower images are power spectra of each HAADF-STEM images. The convergence semi-angle of electron probe is 8 mrad for the original STEM and 25 mrad for corrected STEM, respectively. 提供:日立ハイテクノロジーズ

図表 13-13 Cs-corrector の効果実例 2(STEM)

また、3 次元イメージングとして注目しておきたい技術として、アトムプローブがある。この原理は、図表 13-14 に示すように FIB 等で切り出した計測試料を尖端形状の試料台の先に付け、保護膜として Pt、Au、Ni 等をデポジションさせ(その後の FIB による形状加工や、FIB のイオンの試料領域への進入やダメージを避けるため)、さらにその表面を丸突形状(観察面に電界を集中させるため)に FIB 加工をしてから、高電界下でパルス電圧、またはフェムト/ピコ秒レーザを印加し、試料から原子を 1 原子ずつ電界脱離させるものである。(最初に観察されるのが保護層の原子であり、その後に試料が観察される)質量の特定は TOF の質量分析で行い、原子の位置は位置センサーで検知するものである。Ni シリサイドへの As 拡散の分析例を図表 13-15 に示す。アトムプローブは原理的に数 Å の位置誤差が発生するとの報告もあるが、近年のレーザ励起技術の発達や、コンピュータ性能の向上により、電界脱離のスピード、およびデータ処理能力が飛躍的に進み、従来の金属工学領域等における使用から半導体領域への応用が可能となってきたことは注目に値する。



図表 13-143 次元アトムプローブの原理



図表 13-15 3 次元アトムプローブの計測事例