

巻頭言

1992年、1994年、1997年に米国 NTRS (National Technology Roadmap for Semiconductors) が作成され、その後、欧州 EECA (現在の ESIA)、日本 EIAJ (現 JEITA)、韓国 KSIA、台湾 TSIA、米国 SIA の五極による国際半導体技術ロードマップ委員会が設立され、国際的な活動を通して ITRS (International Technology Roadmap for Semiconductors、国際半導体技術ロードマップ) が作成されることとなった。これを契機として、日本では、半導体技術ロードマップ専門委員会 (STRJ) が 1999 年 11 月に発足し、国内での独自活動を推進する一方で、1999年、2001年、2003年、2005年の ITRS の編集作業 とその中間年 (2000年、2002年、2004年、2006年) の ITRS Update に貢献してきた。

ITRS 2006 Update (改訂版) では、リソグラフィの技術候補を見直した。また、ロジック製品用の MOS トランジスタへの高誘電率 (High-k) ゲート絶縁膜技術と金属ゲート (メタルゲート) 技術の導入時期を見直している。このほか、ITRS に含まれる表の多くを改訂した。

微細化トレンドは今後も進展し、Moore の法則が 2020 年ごろまで続くと考えられている (“More Moore”)。一方で、半導体技術の多様化が進み、RF アナログ技術や MEMS 技術のように、微細化と異なるイノベーションが生まれ、今までよりもさらに幅広い用途に半導体が適用されることが期待される (“More than Moore”)。

ITRS では、発行年から 15 年後までのロードマップを表の形でまとめており、2015 年から 2020 年にかけて、MOS トランジスタの原理的な微細化限界に技術が到達すると考えられている。さらにその先の技術候補 (“Beyond CMOS”) としての新探究デバイス (ERD, “Emerging Research Devices”) について ITRS でも活発な議論されている。STRJ では昨年度に ERD のワーキンググループを組織化した。ITRS で新探究材料 (ERM, “Emerging Research Materials”) のワーキンググループの独立をうけて、STRJ でも ERM のワーキンググループを ERD から独立させ、今年度から活動を開始した。

今年度の活動成果をご報告するため、産学官の学識経験者、STRJ の会員企業の方々をご招待して、STRJ ワークショップを 2006 年度末の 2007 年 3 月 8 日、9 日の両日に開催し、課題を提示するとともに、評価、ご批判をいただいた。

微細化を実現する手段としてのリソグラフィ、寸法加工、計測等の技術が近年飛躍的に難しくなり、トランジスタの駆動力向上のための新技術、新材料も必要になった。新技術導入によるコスト上昇も顕在化している。技術ロードマップでも個別技術の数値目標を追うだけではなく、コストまで含めた合理性のある技術解を総合的、システム的に検討することが求められている。STRJ でも一橋大学や半導体産業研究所とも協力して 2002 年から「半導体産業・技術開発の経済性検討委員会」を発足させ、半導体産業・技術開発の経済性に向けての議論を展開している。2005 年度はシリコンウェーハ直径の 450mm 化の経済性を重要検討課題として活動してきた。これらを通じて、「利益を生み出す半導体産業」を目指し、さらに深い検討を行っていきたい。

半導体技術ロードマップ専門委員会 (STRJ) には、JEITA 半導体部会メンバー会社とその関係会社、装置・材料メーカー、大学、コンソーシアなど、半導体技術に関係の深い多くの企業、大学、団体の方々に参加していただいております。今後とも、半導体技術ロードマップ専門委員会 (STRJ) の活動にご理解とご支援をいただけますよう、お願い申し上げます。

平成 19 年 3 月

社団法人 電子情報技術産業協会
STRJ 半導体技術ロードマップ専門委員会
委員長 石内秀美