

第 16 章 故障解析タスクフォース

16-1 故障解析 TF 全体の活動状況報告

故障解析 TF では 2006 年度は、基盤作りのための議論、標準化のための活動、ロードマップ見直しの 3 点に重点を置いて活動をはじめた。結果としては最後のロードマップ見直しは、今年度は不要、と判断した。以下では、基盤作りのための議論、標準化のための活動、について報告する。

16-1-1 基盤作りのための議論

必要なテーマをまず選定後、最適な講師を選定し、その講師の講演をベースに議論を行なった。講演の議題と講師(敬称略)は以下の通りである。

- ① 半導体解析への収差補正電顕への期待:朝山 匡一郎(ルネサステクノロジ)
- ② 収差補正電子顕微鏡の原理と応用:及川 哲夫(日本電子)
- ③ 収差補正技術を用いた極高感度分析電子顕微鏡:砂子沢 成人(日立 HT)
- ④ ヨーロッパでの Cs 補正 TEM 開発、SATEM プロジェクトの紹介:花田 剛(SINT)
- ⑤ TDR、SQUID 顕微鏡を用いた不良解析事例:鷺尾 大輔 (ソニーセミコンダクタ九州)
- ⑥ パッケージ不良解析での問題点:留目 誠(東芝マイクロエレクトロニクス)
- ⑦ 時間分解エミッション顕微鏡:平井 伸幸 (浜松ホトニクス)
- ⑧ EF-TEM の特徴と活用:大塚 祐二(東レリサーチセンター)
- ⑨ TEM-EELS の必要性和解析例:三井 泰裕(日立 HT)
- ⑩ TEM-EELSの原理と応用:木本 浩司(物質・材料研究機構)
- ⑪ エネルギーフィルタ TEM/STEM による半導体の分析と解析:及川 哲夫(日本電子)
- ⑫ 高性能IC裏面研磨装置C9107 の紹介:寺田 浩敏、伊藤 栄(浜松ホトニクス)
- ⑬ The Helium Ion Microscope: John Morgan (ALIS)
- ⑭ SEM の国際規格の動向:松谷 幸(日本電子)
- ⑮ 非線形誘電率顕微鏡を用いたフラッシュメモリ中の蓄積電荷の可視化:本田 耕一郎(富士通研)
- ⑯ IEDM 報告:三井 泰裕(日立 HT)
- ⑰ Cadence 社の故障診断ツール:安井 孝史(日本ケーデンス)
- ⑱ Synopsys 社の故障診断ツール:高梨 武紀(日本シノプシス)
- ⑲ Local Electrode Atom Probe for Development of Advanced Semiconductor Materials and Devices: Roger Alvis (Imago)
- ⑳ Using X-ray nanotomography to characterize interconnect defects in semiconductor devices: Michael Feser (Xradia)

この中から、特に議論が集中した収差補正電子顕微鏡に関して、16-2 で少し詳しく述べる。

16-1-2 標準化のための活動

サブワーキンググループを結成し、標準化の必要性、標準化すべき項目などに関して議論するとともに、委員の所属する機関を対象にアンケート調査を行なった。その結果、積極的に標準化をすすめることとなった。16-3 で少し詳しく述べる。

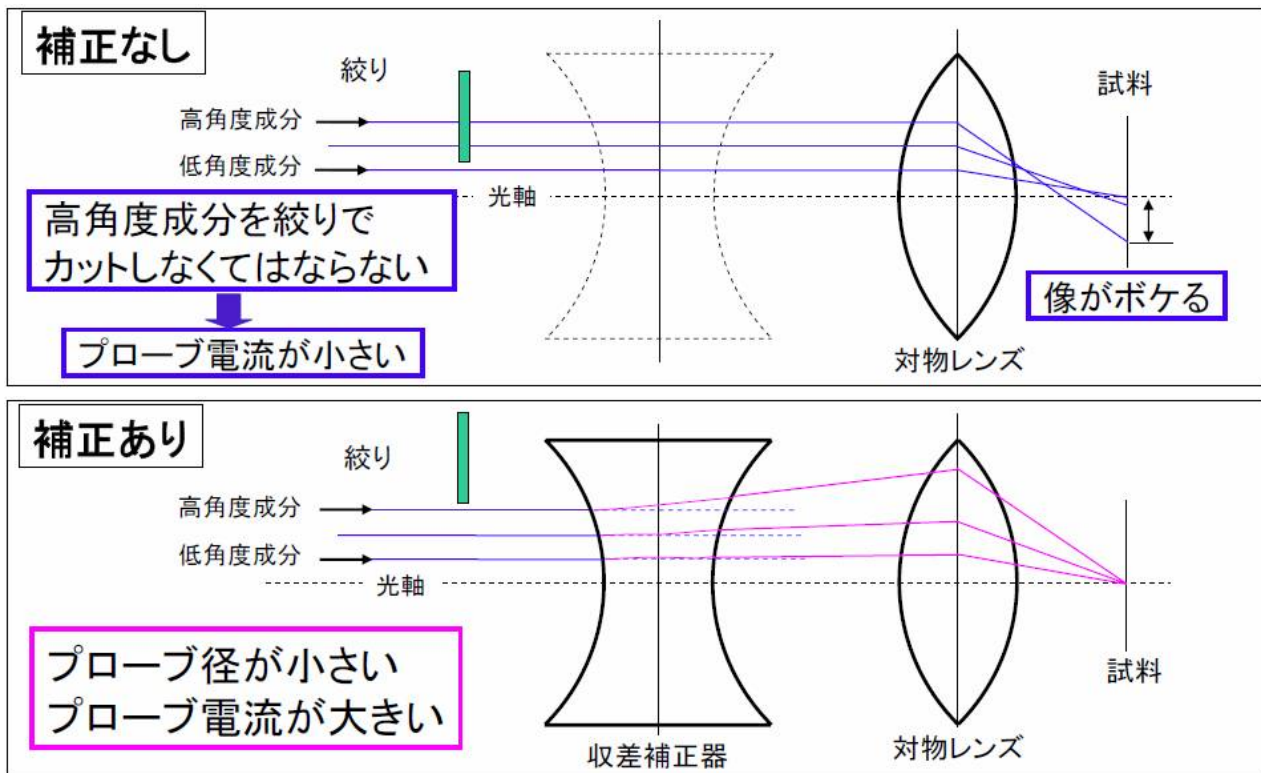
16-2 半導体不良解析技術における収差補正電子顕微鏡への期待

16-2-1 はじめに

半導体解析技術における飛躍的な進展は過去 20 年間に 4 度あったと考えられる。1 回目は冷陰極型の電子銃の開発により干渉性の良い電子線が得られるようになり、高分解能な観察と高感度の元素分析が可能になったこと。2 回目は 1980 年代後半から始まった TEM 試料作製用 FIB 装置の普及、3 回目は 1995 年の MS Windows95 の発表と期を一にした電子顕微鏡のデジタルネットワーク化、4 回目は 2000 年代前半から始まった 3 次元観察を中心とする観察技術の多様化である。(図表 16-1)

FIB の導入は TEM 試料の作製技術に根本的な変革をもたらした⁽¹⁾。従来は平面的な観察で Si 基板の結晶欠陥を観察するのが主たる用途であった TEM に、場所が特定された半導体デバイスの不良ヶ所の断面構造そのものを観察するという画期的な試料作製手段を提供した。これをきっかけに TEM は不良ヶ所の直接観察と分析という、不良解析の主役に躍り出る。さらにマイクロサンプリング技術などの周辺技術の開発により、平面 TEM で観察した試料から直接断面試料を抽出すると言う「離れ業」までが可能となり、開発から 20 年後の現在では数々の自動化機構やウエハサイズの試料導入機能、座標リンケージ機能などを伴って、「TEM 解析の量産化」すら可能とならしめている。電子顕微鏡データのデジタル化、ネットワーク化はある意味では必然であった。高性能の CCD カメラは TEM 観察を暗室作業から開放し、ネットワーク化は配信作業を不要とすることによって TAT の改善をもたらした。これによって製品サイクルの短い半導体製品の歩留まり垂直立ち上げにも貢献出来るようになった。これまで TEM の薄膜試料は 2 次元構造に近似する暗黙の了解が成り立っていた。デバイスサイズの縮小と共に 100nm の試料膜厚にもデバイスの立体構造が含まれるようになると、この近似は成り立たなくなり、3 次元構造の 2 次元投影像の解釈が必要となる。当初、生物系試料を中心に一定の成功を収めた 3D トモグラフィー法が材料分野へも進出し 3 次元的に観察する顕微手段が開発された⁽²⁾。

本稿では過去にもたらされた電子顕微鏡技術の break through と比較しながら、デバイス解析技術に対する「収差補正電子顕微鏡技術」への期待を考える。

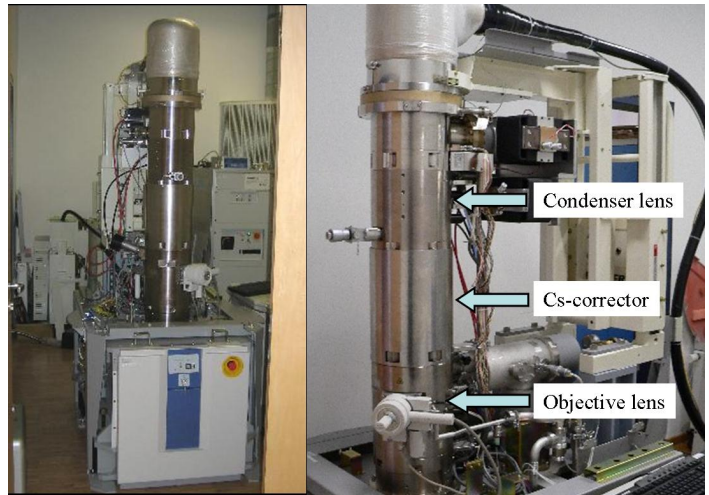


図表 16-1 収差補正装置による光学系の改善

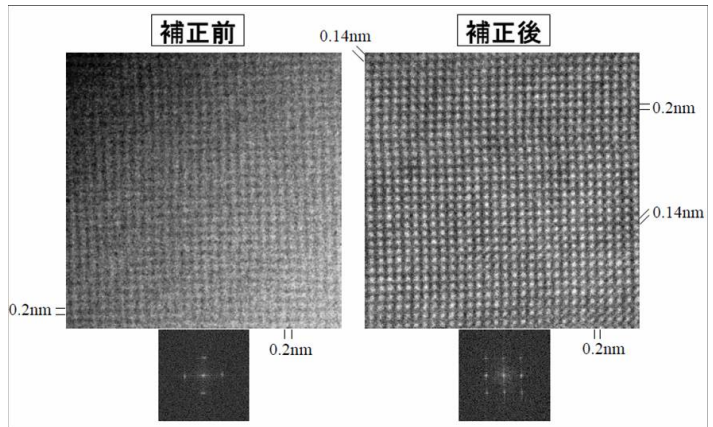
16-2-2 収差補正技術とは

光学レンズにはレンズ表面の歪や曲率のバラつきに起因する球面収差が存在する。よって光学顕微鏡や写真カメラなどの光学系は凸レンズと凹レンズの組み合わせによって、球面収差を打ち消し光の波長を越える分解能を実現している。しかしながら電子顕微鏡の光学系を構成する電子レンズは原理的に凸レンズしか作る事が出来ない。よってこれまでは球面収差を補正する手段が無く、電子波の波長よりはるかに劣る分解能に留まってきた。

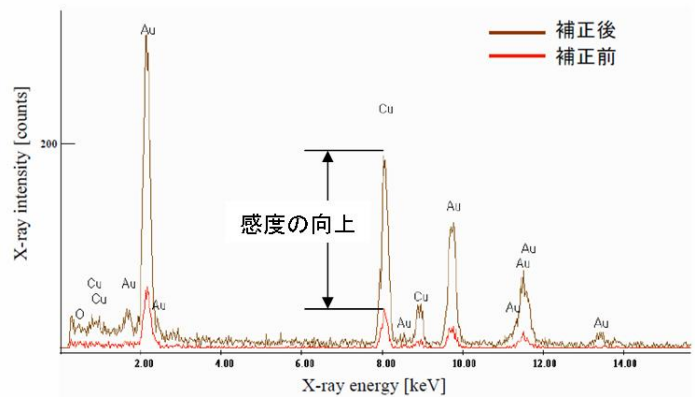
電子レンズの球面収差を補正する手段として登場したのが「球面収差補正装置(Cs collector)」である⁹⁾。図表 16-1 に示すように収差補正が無い場合、高角度成分は球面収差のため一点に集束せず像がボケたりプローブが広がる。収差補正装置を用いると、見かけ上、負の球面収差を発生させる 6 極子レンズをによって球面収差を補正するため、理論上はすべての電子線が一点に集束することにより像のボケがなくなる、またレンズの周囲を通る電子線も利用できるため、電子線量の多い明るい像が得られる。この技術は歪やボケの無い高分解能な観察と同時に、分析感度を 10 倍以上向上させられることになり、像観察と分析の両方に効果が期待される。Cs collector による球面収差の除去は各収差をコンピュータコントロールにより半自動化されており、電子顕微鏡メーカーによると観察毎に調整の必要は無いとされている。図表 16-2 に Cs collector を付けた STEM 装置の写真を示す。Cs collector は約 25cm の高さがあるため、鏡筒全体も高くなる。



図表 16-2 収差補正装置付き STEM の例
(写真提供: 日立ハイテク)



図表 16-3(a)収差補正装置による像質の向上効果



図表 16-3(b)収差補正装置による分析感度の向上

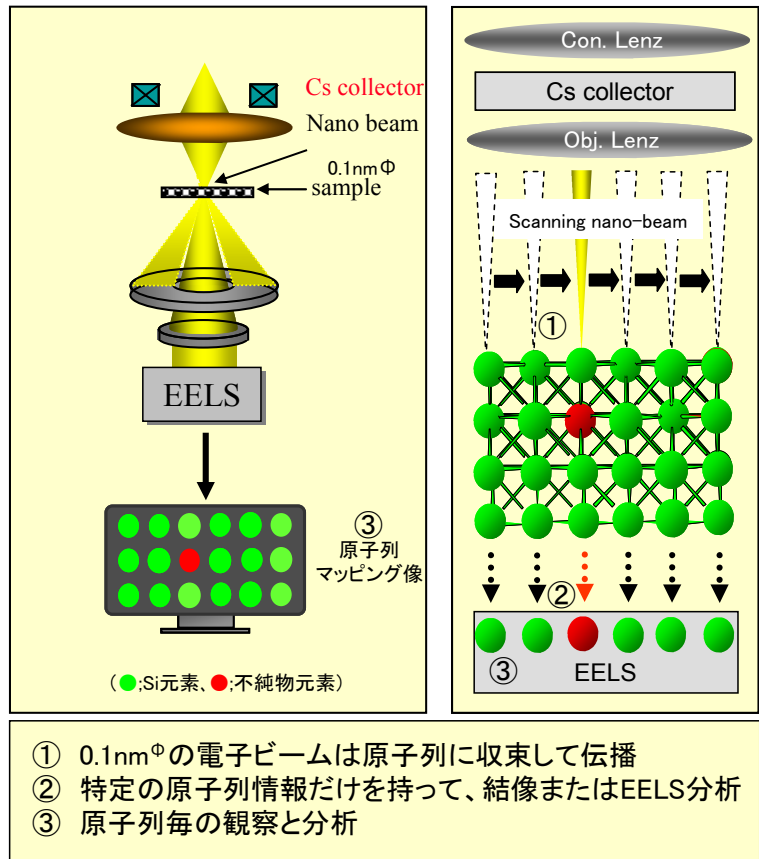
16-2-3 収差補正による効果と可能性

図表 16-3(a)に収差補正による像質の向上効果を示す。照射系の球面収差改善によって像質や分解能が向上している。また電子線回折図形にもより高次の回折斑点が記録されており、Information limit が向上している。Au-Cu 合金を EDX 分析した結果を図表 16-3(b)示す。X 線のカウント数が 5 倍程度増加しており、分析感度が向上していることがわかる。

| 年代 | 技術 | 応用 |
|-------|-------------------------------------|--|
| 1980年 | Cold - FEG 冷陰極電界放射型電子銃 | コヒーレント電子線による高分解能観察 高いエネルギー分解能による高感度分析 位相情報の可視化(電子線ホログラフィー) |
| 1985年 | FIBによる試料作製技術 Focused Ga ion beam | 不良ヶ所そのものの断面試料作製 試料作製の自動化 |
| 1995年 | 電子顕微鏡の ネットワーク化 | 観察結果・分析データの電子化 |
| 2000年 | 観察技術の多様化 | 3次元観察 |
| 200X年 | 球面収差補正技術 | 高分解能観察 不純物原子の可視化 |

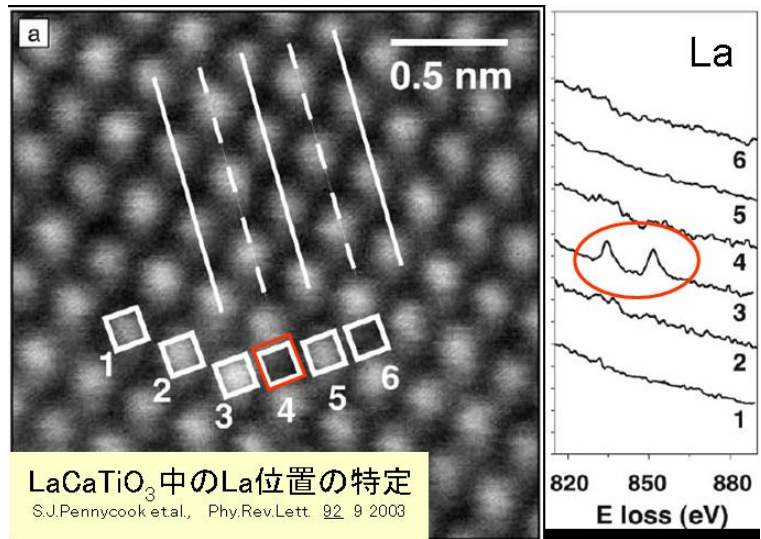
図表 16-4 半導体解析分野における電子顕微鏡技術の進展

図表 16-4に過去 30 年間における半導体解析分野での電子顕微鏡技術の Break Throughを示す。1980 年頃の Cold Emitter 電子銃はコヒーレント性の高い電子線を実現し、解像度や分析感度の向上に大きく寄与した。また高い干渉性の電子線を利用して試料薄膜中のポテンシャルを可視化する電子線ホログラフィー技術を可能にした。その後、FIB による試料作製技術や 3 次元観察技術、電子線回折による応力評価などが開発されてきたが、いずれも電子顕微鏡そのものの性能向上ではなく周辺技術の進展に負うところが大きい。ところが収差補正技術は電子レンズの球面収差という電子顕微鏡が抱えてきた本質的な分解能限界を克服するのみならず、解像度と分析感度を飛躍的に高めた電子顕微鏡技術の Break Through であることは間違いない。この顕微鏡技術の飛躍が実用材料、特に半導体の解析分野にも同様の Break Through をもたらすのかを考える。

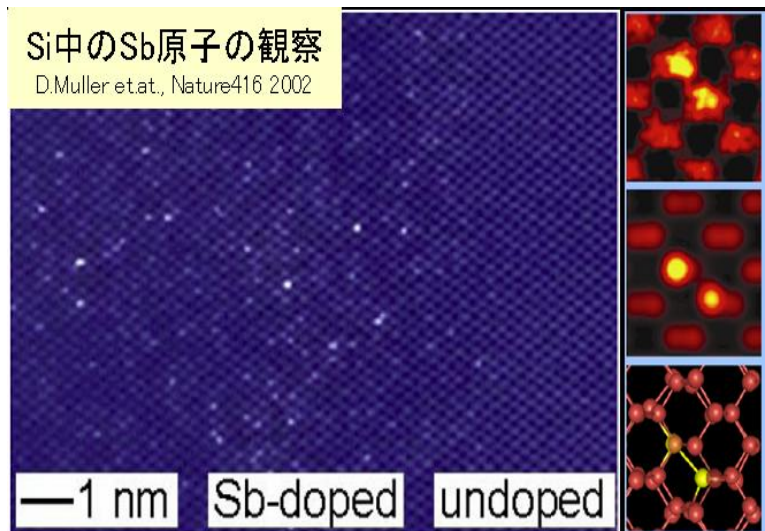


図表 16-5 収差補正された電子線による観察と分析

図表 16-5 に収差補正された電子レンズを通った電子線が試料上、または試料内部でどのような相互作用するかを示す。ここでは収差補正装置は STEM 照射系に適用したものとす。対物レンズの球面収差がほぼゼロと仮定すると、電子ビームは試料表面で非常に細く(0.1nmφ)絞ることができる。このプローブは波束(wave packet)の形をとり試料中では原子列に沿って伝播する。よってこの電子線が試料を出射する時には、ある特定の原子列の情報だけを持っていることになる。この現象は試料中で電子波がブロッホ定在波を形成している限り可能であり、シリコン基板などでは 50nm 程度と見積もられている。このことよりある特定の原子列の観察と分析が可能であることが分かる。例えば、EELS(Electron Energy Loss Spectroscopy)では特定の原子列に含まれる原子の Core Loss スペクトルを選んで測定することができる。シリコン基板で 50nm の膜厚の含まれる原子のカラムには約 100 ヶの Si 原子が含まれており、仮にこの中に 1 ヶの不純物原子が含まれていれば、その原子列は約 1%の不純物濃度を持つことになる。1%の分析感度を持つ EELS は現実に存在しており、原子列分解能の観察と分析が同時にできることになる。



図表 16-6(a) LaCaTiO₃ 中の La 原子位置の特定



図表 16-6(b) Si 中の Sb 原子の暗視野観察

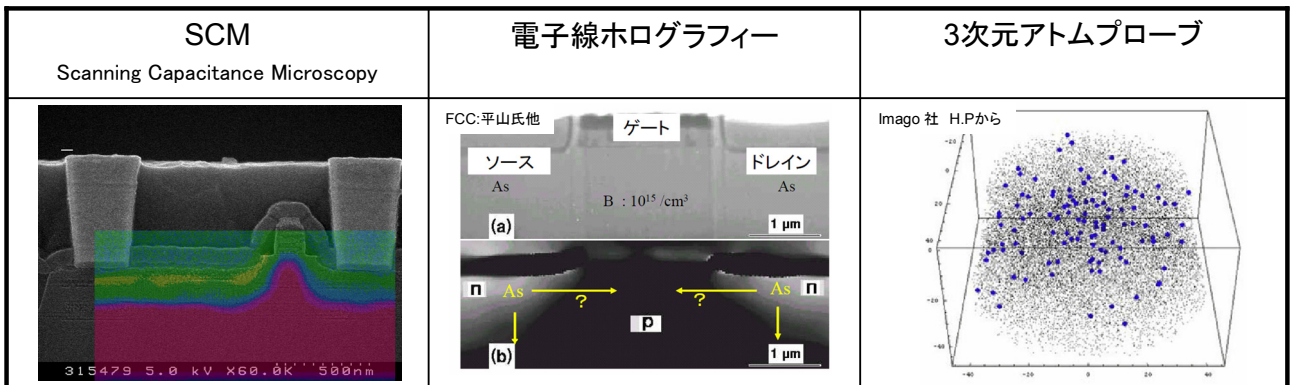
図表 16-6 にその実例を示す。図表 16-6(a)は LaCaTiO₃を原子列毎に EELS 分析した結果、特定の原子列のみに La の EELS Edge を観測した結果である⁽⁴⁾。また図表 16-6(b)は Si 基板中に含まれる Sb 原子の位置を Z コントラスト像として観察した結果である。Sb の面内分布がインプラ領域によって分かれていることが確認できる⁽⁵⁾。

また従来は高分解能像を得るには高加速電圧を必要としてきた。これは電子線の波長の短縮に伴う分解能の向上と電子線の色収差の低減によるものである。しかしながら、収差補正によっては比較的 low 加速(80KV 程度)でも高分解能像が得られることが分かっており、Low-K 膜などの電子線ダメージに弱い材料の評価にも適した手段と考えられる。

| 収差補正の特徴 | 電子顕微鏡的な効果 | 半導体解析への期待 |
|-----------------|----------------|---------------------------------|
| 原子直視性 | 原子列分解能像とEELS情報 | ドーパント可視化 |
| 電子線量の向上 | 分析感度の向上、短時間評価 | 高効率な評価 |
| 低加速(80kV)でも低収差像 | 試料ダメージの低減 | Low-Kなどの低ダメージ観察分析 分析中のダメージ低減 |

図表 16-7 収差補正電子顕微鏡に期待される効果

このように電子レンズの球面収差補正技術は原子列分解能の分析電子顕微鏡として、空間分解能と微量不純物の定量を同時に実現する可能性があり、ドーパント可視化も含む半導体解析技術の Break Through となり得る。以上、ドーパント可視化を中心に収差補正電子顕微鏡への期待を整理すると図表 16-7 のようになる。現在、ドーパント可視化技術として有力視されている技術には図表 16-8 に示すような 3 種類の手法がある。3 次元アトムプローブを除く SCM と電子線ホログラフィーは何れも、ドーパントの作る電位ポテンシャルを観測する技術であり、ドーパントの間接的な可視化技術と考えられる。3 次元アトムプローブと収差補正電子顕微鏡法は原子そのものの観察技術であるところが異なっている。ただし 3 次元アトムプローブは完全な破壊検査であり試料の再評価やシリコン基板以外でのデバイス形状の測定などには適さない。収差補正電子顕微鏡法は後述するように通常の電子顕微鏡技術の延長線上にあり現行技術との親和性も高く、有力な候補と考えられる。



図表 16-8 ドーパント可視化技術の候補

16-2-4 実現への課題

これまで報告されている結果は比較的高濃度に含まれる元素の位置の特定や Si に比べて重い元素の同定が主であるが、半導体に含まれる不純物元素にはリン(P)やボロン(B)などの軽元素が多い。またデバイスの信頼性や抵抗に関係する元素には窒素(N)、酸素(O)やフッ素(F)などハロゲン、また炭素(C)なども汚染源として考えられる。軽元素の検出には EELS 分光器の高感度化が必要であるが、収差補正によって照射電子線量も飛躍的に高まっているので検出できる可能性は高い。また散乱角に依存した電子線を使って結像する暗視野(HAADF)法も高分解能像が得られるだけでなく、元素識別能にも優れている。この方法は EELS と違って元素の重さに依存した 1 次的な現象を捉えるので、シリコンに比べて軽い元素を検出できる可能性は高い。次に問題となるのは試料作製技術である。原子列分解能の観察を可能にするには膜厚 50nm 以下で、表面裏面ともダメージレスの試料が必要である。半導体デバイスの試料作製には FIB が一般的であり、また必須である。FIB は加速した Ga イオンによるスパッタリング加工である以上、試料表面へのダメージは避けられない。しかしながら近年、非常に低加速の Ar イオンビームを用いて Ga イオンダメージを除去する技術が開発され、装置も市販されている。さらに試料ホルダーやメッシュ等の改良によってデバイスの構成材料に影響されない平

滑な試料表面を得ることもできるようになっている。

本稿では収差補正は電子線の照射系に適用した場合を想定してきたが、結像系にも適用することができ非常に高分解能が得られている。また照射、結像の両方に適用し分析と観察の両方を高分解能化することも可能である。このように一口に「収差補正電子顕微鏡」と言っても様々な方式があり、評価対象や試料の状態、得たい情報などによって選択されるべきである。また高分解能像では原子直視性に優れた STEM 方式でも照射角度の増大により多重散乱による偽コントラストの発生が懸念されており、像シミュレーション技術による結果の裏づけも必要である。

16-2-5 まとめ

収差補正電子顕微鏡の特徴と半導体解析技術に与えるインパクトをまとめたが、もっとも効果的な評価技術はドーパント可視化と考えられる。真のドーパント可視化には原子そのものを可視化する技術が必要となる。その点、収差補正電子顕微鏡技術は 3 次元アトムプローブと並んで最短距離に位置している。電子顕微鏡が他の分析手段より優れるのは観察と分析の同時性と高い汎用性である。今後、試料作成や分光器を含む鏡体技術、シミュレーション技術などの進展によって、半導体デバイスの動作が故障解析、信頼度解析を問わず物理分析レベルで解明できるという「Break Through」が実現できると期待される。

16-2-6 参考文献

- 1 朝山、加藤:LSI 特定個所の断面 TEM 試料作成技術 **32** No.1 (1997)「電子顕微鏡」p44
- 2 田中:材料・デバイス系試料の電子線トモグラフィ **39** No.1 (2004)「顕微鏡」p26
- 3 山崎、田中:球面収差補正 TEM 法の材料研究への応用 **41** No.1(2006)「顕微鏡」p3
- 4 S.Pennycook et al.,: Materials Advances through Aberration Corrected Electron Microscopy, *Phys.Rev.Lett.* **92** 9 (2003)
- 5 D.Muller et al.,: Atomic-scale imaging of individual dopant atoms and clusters in highly n-type bulk Si, *Nature* **416** (2002)

16-3 標準化 SWG 活動報告 --故障解析関連の標準化--

16-3-1 はじめに

半導体メーカーにおける故障解析の実態について把握することを目的に、平成 16 年度にアンケートをおこなったところ、故障解析をどのように位置づけ、どのように解析をおこなっているかや、故障解析あるいは解析技術開発の現場がかかえる内部に潜んだ問題点などを掴む事ができた。この結果から故障解析の TAT(Turnaround Time)を短縮することに各社は重きをおいており、TAT を短縮するには解析技術者が力を発揮すべき本来の故障解析としての時間でなく、それ以外にかかっている時間を、規格などの標準化をおこなうことで短縮することで実現できるのではないかとの判断のもと、平成 17 年度に故障解析技術 TF 内に標準化 SWG (サブワーキンググループ) を立ち上げた。

標準化 SWG では、平成 18 年度は、隔月の会合をおこない平成 16 年度のアンケートをもとにさらに内容を掘り進め、標準化の題目に絞り、再度半導体各社および装置メーカーに対しアンケートをおこなった。今回のアンケートの結果、故障解析の現場では標準化に対する要求が大きいことがわかり、今後はこの結果をもとに、技術発展の足枷や企業間競争の妨げにならないような標準化を進めていくこととなった。

16-3-2 故障解析の TAT 短縮

平成 16 年度におこなったアンケートの結果では、図表 16-9 に示すように故障解析に投資する目的として、

歩留まり期間や開発期間を短縮することが大勢をしめ、短縮期間から投資効果を見積もっていることがわかった。

しかし、一連の解析をおこなうためには、異常が発生してから非常に多くの過程を経て最終結果を得ている場合が多く、デバイスが微細化、複雑化するほど解析に時間がかかる傾向があり、プロセスが進むにつれ、解析にかかる時間が増えていることがわかった。

図表 16-10 に、代表的な故障解析の流れを図示した。テスト時あるいはフィールドにて異常が見つかり、解析技術者はテストなどを使用し異常を再現させ、故障箇所を絞り込む手法を検討する。



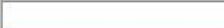



通常のデバイスでは、故障箇所を絞り込むために、デバイスをあらかじめ前処理をする必要があり、開封や研磨、治具作成などがおこなわれる。その後、非破壊で光、レーザ、磁場などを使いながら故障位置を絞り込む。最近では設計情報の CAD 情報やソフトを使った故障診断も行われ、この情報と組合せ物理現象と組合せながら絞り込みを進めることが多い。

しかし多くの場合、非破壊での絞り込みではその精度が充分でなく、マーキングなどを使い位置決めをした後、さらに

詳細な絞り込みをおこなうことになる。詳細絞り込み

みでは試料は観察可能な形態に加工されて、電子線や先鋭な針先を持つプローブを使用して絞り込まれる。

故障箇所が特定できたところで、FIB (Focused Ion Beam) などの装置で試料観察あるいは断面出し、切片作成、成分解析がおこなわれ、切片は TEM (Transmission Electron Microscope) で詳細解析がおこなわれ、最終的なレポートが作成されることになる。

| | | | | |
|----------|----------------------------|--|----|-------|
| 投資効果計算方法 | 回答不可 |  | 2 | 18.2% |
| | 開発期間短縮から、開発費削減コストを見積もる |  | 6 | 54.5% |
| | 歩留まり低下期間短縮から、削減費見積もる |  | 9 | 81.8% |
| | 開発期間短縮による、ビジネスチャンス獲得から見積もる |  | 2 | 18.2% |
| | 信頼性向上に対し、付加価値を見積もる |  | 2 | 18.2% |
| | その他 |  | 1 | 9.1% |
| | 合計 | | 22 | |

図表 16-9 投資効果の計算方法

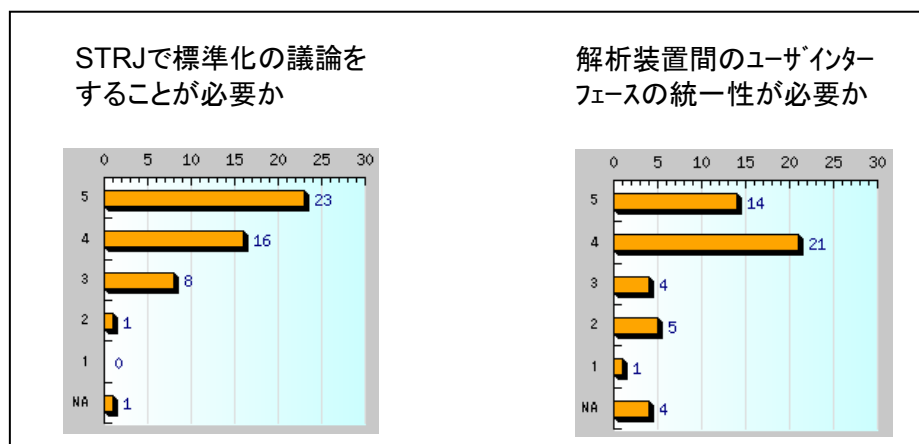


図表 16-10 故障解析の代表的フロー

このように多くの装置の原理と使用法を習得し、電気電子回路から物理化学までの知識を動員しながら解析作業は進められる。そのため、各装置のスループットの他、装置にかけるための準備にも多くの時間が費やされており、各装置間で標準化を進めていくことは、準備の時間を減らす他、間違いを減らす効果も期待できる。

16-3-3 アンケート結果より

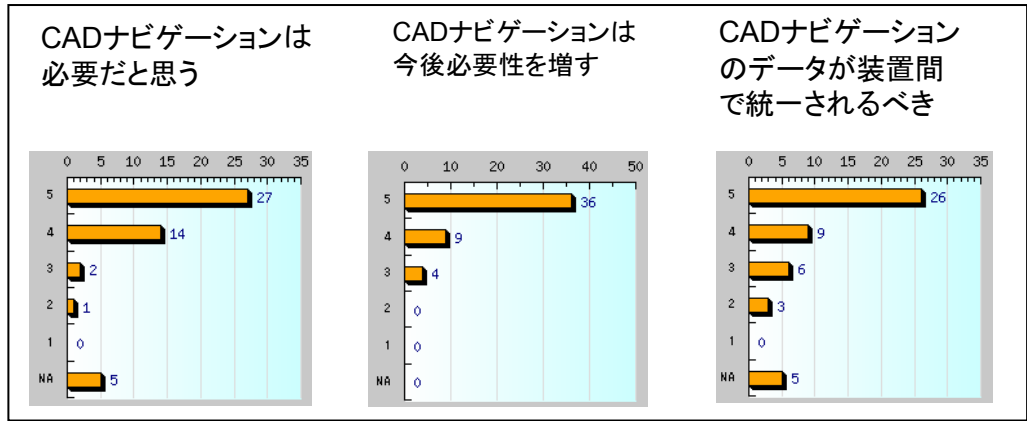
18年度に半導体各社、装置メーカーなど関係機関に対し、標準化に関するアンケートをおこなった。アンケートは、対象をデバイスメーカーおよび装置メーカーに分け、さらにその担当を、ソフト診断、ハード絞込み、物理化学解析とその技術解析にわけて実施した。以下にその結果の例を紹介する。



図表 16-11. アンケート結果 1

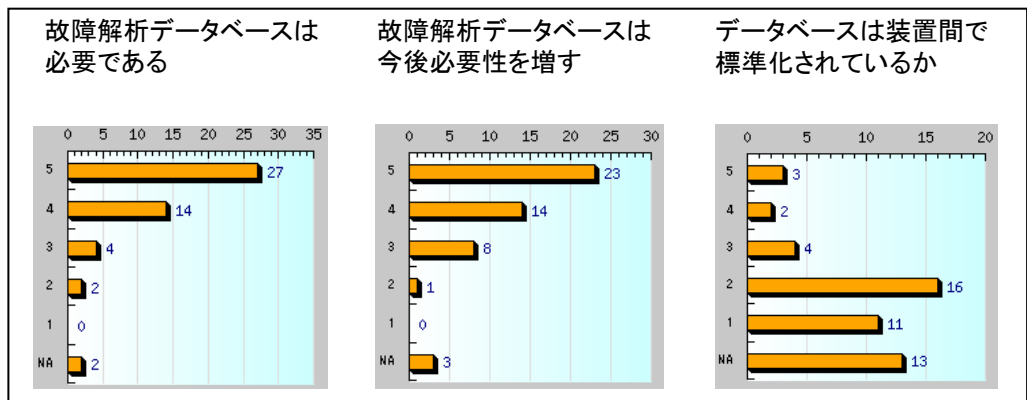
回答は、1～5 のランク付けで行い、1 が“そうは思わない”、5 が“そう思う”、NA は”回答できないまたは関係しない”というように番号での回答と意見記述をしていただいた。

図表 16-11のように、多くの方が標準化の議論をすることが重要であると考えており、また装置間の統一性についても必要だと考えていることがわかる。



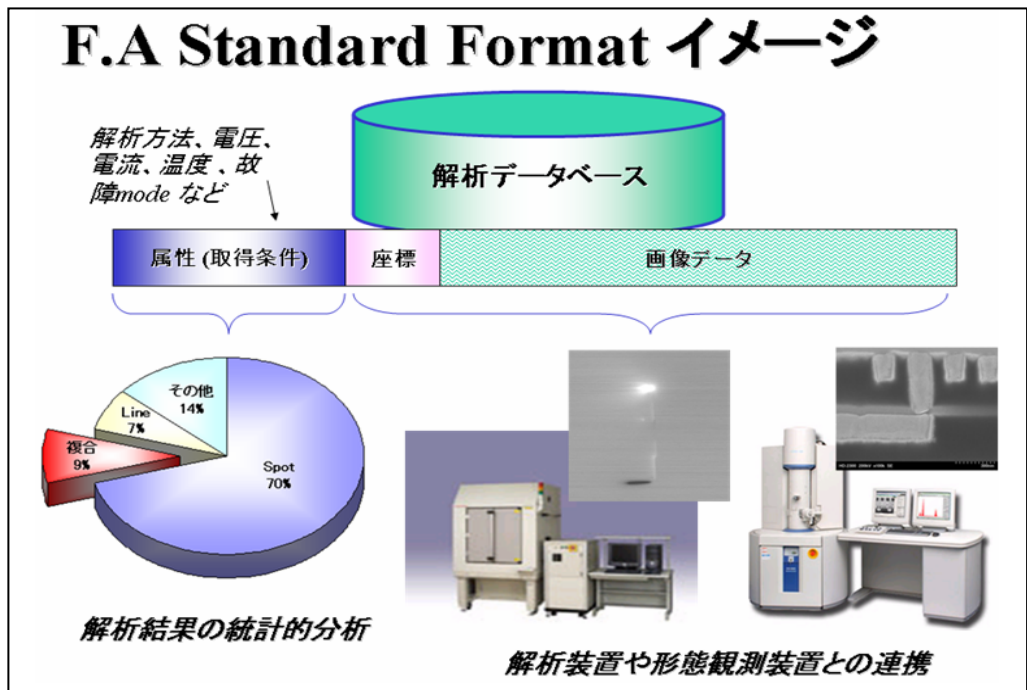
図表 16-12 アンケート結果 2

また、解析装置と設計データをつなぐ CAD ナビゲーションについては、各解析装置を縦断して使用されるものであるが、図表 16-12の結果のように、多くの方が必要と考えており、また、CAD ナビゲーションが装置間で統一されるべきとも考えている。



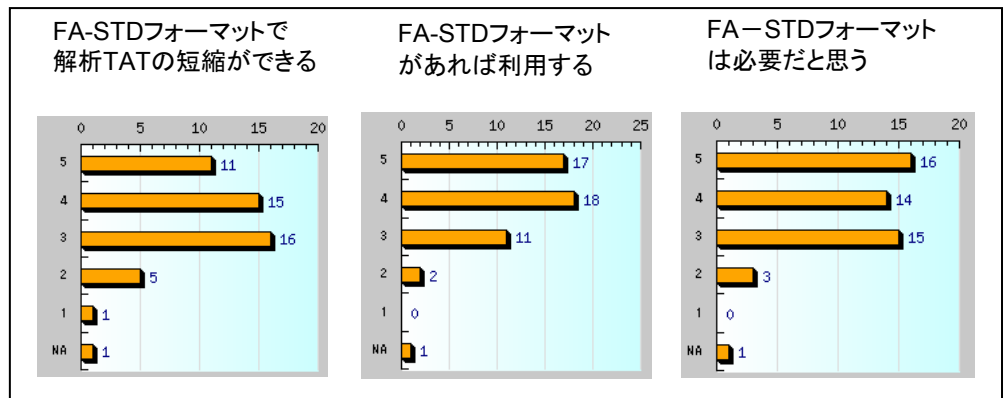
図表 16-13 アンケート結果 3

図表 16-13の結果は、各解析装置により出力される解析結果をデータベース化する必要性についての問いを設けたところ、多くの方がデータベース化は必要であり、今後も必要性を増していくと考えている反面、装置間の統一性についてはとれてないことが多いという実態がわかった。



図表 16-14 故障解析用スタンダードフォーマット

今回のアンケートでは、装置間のデータ共通化を図る目的で、故障解析スタンダードフォーマット (FA-STD) フォーマット (図表 16-14) を提案し、意見を伺うこととした。図表 16-14 は、解析装置に入力あるいは解析装置から出力されるデー



図表 16-15 アンケート結果 4

データをイメージしており、各装置で共通に使用でき、それぞれの必要情報が組み込まれる形態を示している。このようなフォーマットで作成されたデータは、検索等もしやすくなり、データベース化もし易くなる。

この FA-STD フォーマットについてとったアンケートの結果が図表 16-15 である。

半数以上の方が、FA-STD フォーマットを有用と考え、必要と感じているということがわかった。

16-3-4 まとめ

標準化 SWG では、故障解析の TAT を短縮するとともに、作業上の間違いを減らすため、標準化の検討を進めてきた。標準化を進める上では、標準化することが技術発展の足枷となったり、企業間の競争を妨げてしまうようなことになってはならないし、日本国内だけに目を向けているだけでは不十分である。まずは 18 年度のアンケート結果に基づき、故障解析用のスタンダードフォーマットの検討を進める予定であるが、その際には、これらのことを念頭において議論をおこなっていきたいと考える。