

JEITA

国際競争時代における連携強化・応用分野新事業の可能性に貢献する

半導体製品技術標準化 専門委員会の活動

Activities on
Semiconductor Product
Technology Standardization
Committee

2014

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

<http://www.jeita.or.jp/>

半導体製品技術標準化専門委員会では、半導体デバイスについての標準化規格(用語、特性項目、特性の評価(測定)方法、環境試験及び耐久性試験方法など)に関してIECを中心とした国際標準化活動を行っています。製品技術分野の委員会活動として集積回路製品技術小委員会、個別半導体製品技術小委員会、及び、製品に跨る共通技術分野の委員会活動として半導体信頼性技術小委員会、半導体パッケージ技術小委員会の4つのグループに分かれて、半導体製品に関わる標準化等の幅広い活動を行っています。主な取組みは次のとおりです。

◆集積回路製品技術小委員会

メモリ及びロジックデバイス間の標準化、半導体EMCの測定方法・モデリングに関する標準化に取り組むと共に、半導体パッケージ電気特性の標準化のための研究・調査活動も行っており、さらに、最近では、3D半導体のチップ間I/Fの接続仕様やTSV(Through Si Via)のテスト方法の標準化にも取り組んでいます。特に、EMCの国際標準化ではIEC/TC47のSC47Aにおける、ロジックICを中心とした半導体EMCの測定方法、EMCシミュレーションに向けた半導体のモデリング等のWGによる標準化活動の支援を行っています。半導体EMC測定規格に関しては近年のLSIの動作周波数の高速化に伴い、従来の測定対象周波数範囲を上限1GHzからGHz帯(3GHz~6GHz)へ拡張するといった標準化活動を支援しております。また、モデリング規格に関してはEMCシミュレーションをRadiated/Conducted、Emission/Immunityに分け、それぞれのシミュレーションに必要なLSIのモデリングの標準化活動を行っています。

◆個別半導体製品技術小委員会

トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの特性や測定方法などの標準化規格作成に取り組んでおり、2013年に絶縁ゲートバイポーラトランジスタ規格改正PGを立ち上げています。またIEC/TC47のSC47Eにおける、マイクロ波デバイス、パワーデバイス、発光ダイオードなどのIEC規格の制定や改正に関し、標準化活動の支援をしています。この結果IEC規格では、2013年に日本発案で新規に提案をしていたマイクロ波集積回路-発振器-の規格が制定(IS)され、小信号ダイオードとフォトカブラの規格が改正(IS)されました。

また、発光ダイオード、フォトダイオードなどの規格の改正提案は、投票用委員会原案(CDV)を経て2015年4月までに発行(IS)される予定です。引き続き、マイクロ波集積回路-通波器-の新規提案、整流ダイオードとサイリスタの改正を行っています。

◆半導体信頼性技術小委員会

半導体信頼性試験規格、半導体の認定試験計画に関するガイドライン、ソフトウェアに関する試験法ガイドライン、ウェハーレベル故障メカニズムと試験方法規格化、システムレベルのESDに対する半導体取り扱いガイドライン作成と、ESD耐量の適正化にも取り組んでおり、JEITA規格として標準化を進めると共にIEC/TC47の直属のWGにおける、半導体デバイスの環境試験方法(WG2)へのNP提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格、ガイドラインの普及を進めています。

◆半導体パッケージ技術小委員会

半導体デバイス用パッケージに関して、各社が個別に対応するよりも、業界全体で対応した方がメリットのある技術案件について審議を行い、ソリューションを提供できる標準、ガイドラインや調査内容の報告書を発行しています。従来はIDM(Integrated Device Manufacturer)として設計から製造・出荷まで一貫生産してきた企業が、昨今のファブライツ戦略の採用によって、東南アジアへの製造外注化が進み、日本企業は製造サイドから購入サイドへと変わりつつあります。その中で、標準化テーマも、中間加工品の購入の観点から日本企業の要求を一元化した規格を作成して、東南アジア企業に要求していくことが必要になっております。その環境の変化を先取りして、アジア標準化戦略活動を提案し、半導体実装・製品技術専門委員会で合意されて活動を開始いたしました。標準規格は引用されることが有効性のパラメータであるという認識の元で、各社のJEITA規格の引用状況を調査すると同時に、各社に対して引用を依頼しております。また、一方で、購入者サイドとなる日本企業に有用な規格を作成すべく、当技術小委員会内でテーマを抽出して規格の作成審議をしております。これらの審議案件の例として、今年度はパッケージ外観基準、パッケージ用サブストレートの外観基準、パッケージ名称及び組立に関する用語の統一、出荷トレイの物理的要素値、集積回路デバイス用ソケットの標準化、テスト&バーンインソケットとパッケージの位置合わせ精度、製品表示の標準化、半導体パッケージ熱特性ガイドラインの発行を行っています。

半導体製品技術標準化専門委員会 参加企業一覧/委員会組織

Member Companies / Organization

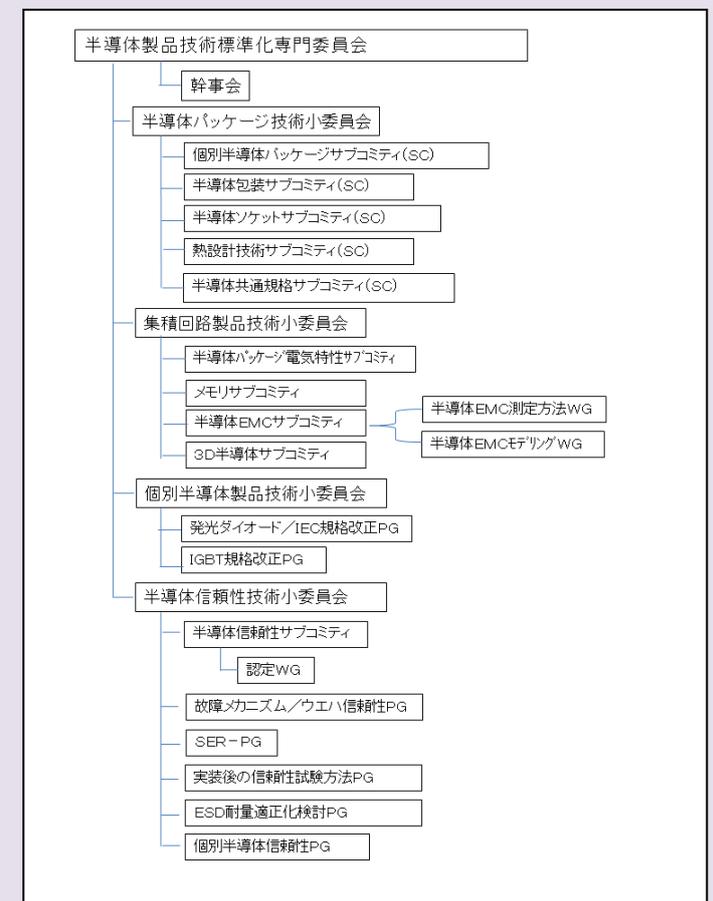
<平成26年度 組織体制> (敬称略)

委員長:嵯峨(日本アイ・ビー・エム)
副委員長:瀬戸屋(東芝)、北城(ルネサスエレクトロニクス)、小川(スタンレー電気)
参加企業:52社 および、傘下小委員会代表により構成

<平成26年度 参加企業>

- | | |
|---------------------|--------------------|
| アムコー・テクノロジー・ジャパン(株) | 日本アイ・ビー・エム(株) |
| アンシス・ジャパン(株) | 日本インター(株) |
| (株)IDA J | 日本航空電子工業(株) |
| エスベック(株) | 日本サムスン(株) |
| (株)エンプラス | 日本ゼオン(株) |
| オン・セミコンダクター | (株)ノイズ研究所 |
| 沖電気工業(株) | HIREC(株) |
| キャノン(株) | (株)バッファロー |
| ゴールド工業(株) | パナソニック(株) |
| (株)GENUSION | (株)日立製作所 |
| シノン電気産業(株) | (株)日立パワーデバイス |
| シャープ(株) | 富士通セミコンダクター(株) |
| 新光電気工業(株) | 富士電機(株) |
| 新電元工業(株) | ホクモウ(株) |
| 新日本無線(株) | マイクロンメモリジャパン(株) |
| スタンレー電気(株) | 三島光産(株) |
| スパンション・イノベイツ(株) | 三菱電機(株) |
| 住友電気工業(株) | ミツミ電機(株) |
| 住友電工デバイス・イノベーション(株) | (株)明電舎 |
| ソニー(株) | (株)メモリエキスパート |
| (株)ソフトウェアアクレイドル | ムネ・グラフィックス・ジャパン(株) |
| (株)台和 | 山一電機(株) |
| (株)デンソー | ユニテクノ(株) |
| トヨタ自動車(株) | ルネサスエレクトロニクス(株) |
| (株)東芝 | ローム(株) |
| 東洋樹脂(株) | |
| (株)トプスシステムズ | |
- 以上/52社

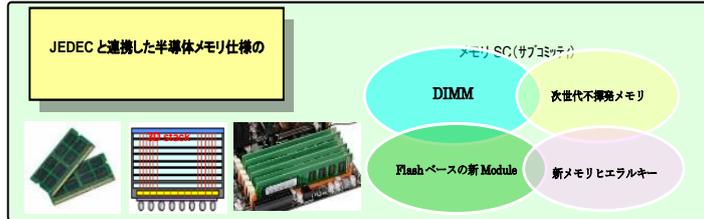
<平成26年度 委員会組織>



当専門委員会では、半導体メモリ、半導体 EMC、半導体パッケージ電気特性、3D 半導体の各分野における技術的課題に対する研究、調査を行い、JEDEC 及び IEC SC47A にて開発が推進される国際標準規格に対する標準化活動を行っています。

1. 半導体メモリサブコミティ

メモリ製品の標準化は、ビジネスのタイミングに合わせ、ビジネスに直結する規格作りの必要性から「標準化規格開発期間の短い JEDEC」の JC42 および JC45 を中心に、JC63,64,11,16 等への直接提案活動を行っています。主なものとして、JC42, JC4 では汎用 SDRAM 単体仕様 (JESD79 関係、JESD209 関係) 及びモジュール仕様 (JESD21) の規格化を実施。JC63 では POP (SiP 3D Package on Package) 規格を 2005 年に JEITA 等が提案し標準化を開始。JC16 では非終端デジタル IC の広電源電圧範囲の CMOS DC インターフェースの標準化及び低電圧 IC サブコミティ案件について 2009 年に JEDEC 提案を行い JEDEC 規格化 (JESD8-23) を実施しました。



2. 半導体 EMC サブコミティ

半導体 EMC (Electromagnetic Compatibility: 電磁両立性) サブコミティは IEC SC47A WG2・WG9 に対応したモデリング WG (Working Group) と測定法 WG の2つのグループで構成されており、連携して活動しています。モデリング WG では、EMC シミュレーション用の半導体のモデリング方法に関する国際規格 (IEC62433)、測定法 WG では、半導体の EMC 性能の測定方法に関する国際規格 (エミッション: IEC61967、イミュニティ: IEC62132、IEC62215) の標準化活動をそれぞれ行っています。

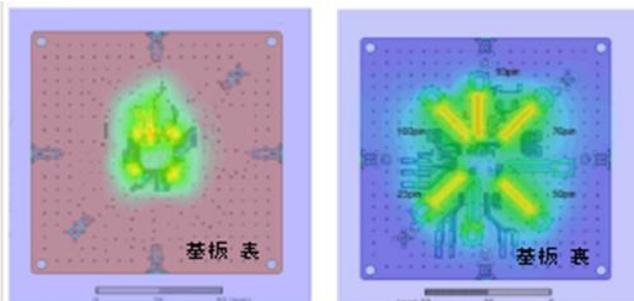
また、国際規格が円滑に運用されることを目指して、規格文書の審議だけでなく、実証実験/シミュレーションを試行し、技術的な妥当性の検証や、その結果の広報活動も行っています。

(1) 2013年度活動紹介

- ・測定法 5 件 (エミッション 2 件、イミュニティ 3 件)、モデリング方法 2 件の国際規格の審議を行いました。
- ・IEC 国際会議 (ロンドン大会) へ委員を派遣し、標準規格案に対して国内意見を反映しました。
- ・マイクロコントローラを題材とした実証実験 (MP 法、DIP 法)、シミュレーションを行いました。

(2) 2014年度取り組み概要

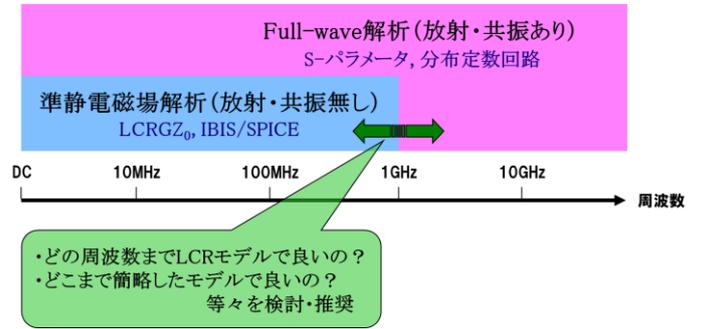
- ・モデリング方法を中心とした国際規格 (新規、継続案件) の審議
- ・IEC 国際会議 (東京大会) への委員派遣
IEC/IEEE のデュアルロゴ獲得を目指している LSI・パッケージ・ボードのデータの書式を統一する LPB 規格 (日本提案) との連携活動を提案する
- ・マイクロコントローラを題材としたシミュレーション結果の分析と精度向上に向けた検討



マイクロコントローラのモデルを活用したシミュレーション結果 (基板上の電流分布:MP法)

3. パッケージ電気特性サブコミティ

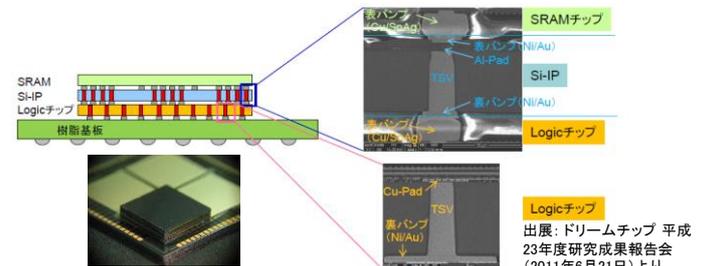
半導体パッケージ電気特性の求め方を中心とした標準化のための研究・調査活動も行っています。BGA や QFP をはじめとする「LSI パッケージ」の電気的な等価回路を如何に求め、記述するのが「実用的」であるかを具体的なシミュレーションモデルを使って検証を行い、関連分野での混乱防止、開発促進の一助となればと考え、標準的なモデル化手法の普及と利用を推進する活動をしてあります。



4. 3D 半導体サブコミティ

LSI の微細化が進み開発費の高騰、開発期間の長期化で、少量多品種の開発の負担が増えています。様々なチップを組み合わせたマルチチップ設計を行う場合でも、現状では開発期間や開発費用がかさむため、Time to market のためのマルチチップ I/F 設計仕様が必要となります。

3D 半導体サブコミティでは、マルチチップ設計のための、SoC と ASIC などロジックチップ間 I/F にフォーカスし、物理的仕様の定義である物理層と、接続確認信号の受け渡しを行うリンク層とで定め、具体的な方策について提案しながら標準化のための議論を進めています。また、マルチチップ実装において不可欠な接続部の測定方法についても標準化のための議論を進めています。



半導体貫通接合部の電気特性の定義と測定法の提案

<平成 26 年度 組織体制>

- 主 査: 北城 (ルネサスエレクトロニクス)
- 副主査: 濱田 (パナソニック)、福場 (東芝)、
- 参加企業: 21 社 28 名

当小委員会では、トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの用語とその定義や記号、特性測定方法などの標準化・規格作成に取り組んでおります。

JEITA 規格はもとより IEC 規格についても TC47/SC47E 国内委員会と連携して、ディスクリート半導体デバイスの規格立案・審議を進めています。

[2014 年度の小委員会構成]

個別半導体製品技術小委員会

／ Technical Committee on Discrete Semiconductor

※2つのプロジェクトでIEC規格及びJEITA規格の改正を進める

発光ダイオード／IEC規格改正PG
(IEC 60747-5-6 Ed.1 の制定)

絶縁ゲートバイポーラトランジスタ規格改正PG
(JEITA ED4562A の改正)

※3つのデバイスグループ毎に、標準化テーマに取り組む

マイクロ波デバイス Gr

パワーデバイス Gr

オプトデバイス Gr

[発光ダイオード規格改正PG]

IEC60747-5-6(日本提案60747-5-1,2,3をリバイスした LED 規格)の制定を進めるPGです。

2013 年度 CDV 原稿を準備し、2013 年 4 月 25 日 CDV 回付となりました。

2014 年度は、CDV 各国コメントを検討し、FIDS から IS(規格発行)を目論んでいます。

[絶縁ゲートバイポーラトランジスタ規格改正PG]

2013 年度に上げた、JEITA ED4562A(IGBT 規格)の改正を進めるPGです。

2014 年度は、ED4562B への規格改正を目指し審議を進めています。

また合せて IEC60747-9(IGBTs 規格)改正の必要性も検討しています。

[マイクロ波デバイスGr]

IEC/SC47E/WG2 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2013 年度は、JEITA 規格類の統廃合(ED4359 が存続規格)、IEC60747-16-5(日本立案の Oscillators 規格)の IS 発行、IEC60747-16-6(Frequency multipliers 規格)の NP 提案を行いました。

2014 年度は、JEITA ED4359 の改正審議を進めるとともに、国際エキスパート不足で NP 提案が否決された IEC60747-16-6 の再提案を目指します。

[パワーデバイスGr]

IEC/SC47E/WG3 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2013 年度は、JEITA ED4541A(パワートランジスタ規格)の改廃確認を審議しました。

2014 年度は、ED4541A の改廃確認を行い改正審議へと進める目論見です。また、ED4561A(電界効果パワートランジスタ規格)の改廃確認を進めます。

[オプトデバイスGr]

IEC/SC47E/WG4 および SC47E/MT6 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2013 年度は、JEITA ED4901A(LED およびフォトカプラ用語)および ED4921A(フォトカプラ規格)の改廃確認、IEC60747-5-7(日本立案の受光デバイス規格)CDV 原稿の審議を行いました。

2014 年度は、ED4901A の技術レポート化、ED4921A の廃止、60747-5-7 の IS(規格発行)を目論んでいます。

[関連委員会活動]

半導体パッケージ技術小委員会メンバーと共に、半導体デバイス国際標準化活動推進委員会(PCSS:Promotion Committee on Semiconductor device Standardization)に参画し、マレーシア、シンガポール、タイを始めとするアジア諸国に IEC 活動への参加を働きかけています。

2012 年度は、マレーシアでの SC47D 対応国内委員会の設立支援、2013 年度は、シンガポールでの半導体デバイス技術および標準化セミナー開催、タイ工業標準局との打合せを行いました。

2014 年度は、マレーシアの SC47D への Pメンバー登録、シンガポールの TC47 及び SC47A,SC47D,SC47E,SC47F への Pメンバー登録、タイの SC47E への Oメンバー、SC47D への Pメンバー登録を目指して活動しています。

<平成 26 年度 組織体制>

主 査：小川(スタンレー電気)、

副主査：加藤(東芝)、石井(三菱電機)、大芝(ソニーLSIデザイン)

参加企業

正会員：12 社 12 名

特別委員：1 社 1 名

IEC 特別会員：12 社 15 名

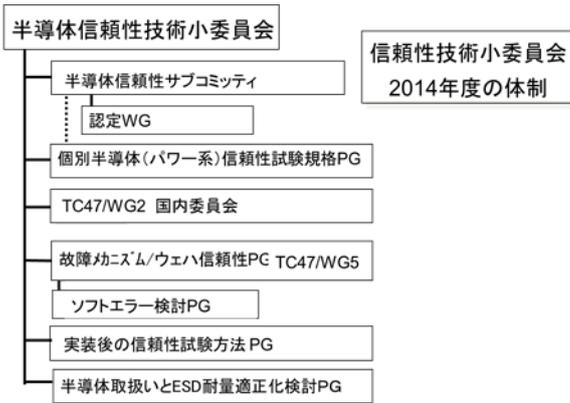
HP URL：<http://semicon.jeita.or.jp/hp/tcds/>

本委員会では

半導体信頼性試験規格、半導体の認定試験計画に関するガイドライン、ソフトウェアに関する試験法ガイドライン、ウェハーレベル故障メカニズムと試験方法規格化、システムレベルの ESD に対する半導体取り扱いガイドライン作成と、ESD耐量の適正化にも取り組んでおり、JEITA 規格として標準化を進めると共に JEDEC JC-14 との整合、IEC/TC47 の直属の WG における、半導体デバイスの環境試験方法(WG2)への NP 提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格、ガイドラインの普及を進めています。

特に JEDEC/JC14(信頼性技術委員会)との合同会議(Joint Working Group#3JWG3)を年 1 回行い、JEITA と JEDEC における規格案の情報交換と規格内容のハーモナイズをした上で、IEC/TC47 へ規格提案する活動を行っています。

故障メカニズム(ウェーハ信頼性、SER のガイドライン)は、ウェハーレベル試験方法(WG5)と連携して、標準化活動の支援をしています。また認定ガイドラインなど JEITA 独自に IEC に NP 提案を行い、日本が主導して国際標準化を推進しています。以下に信頼性小委員会の組織を示します。



以下に信頼性小委員会傘下の SC,各 PG,WG の 2014 年度の活動状況を説明します。

■信頼性サブコミティ

ED-4701(半導体デバイスの環境及び耐久性試験方法)を10年振りに全面改正、8分冊にして発行しました。改訂した主な試験方法と改訂内容は。

- 1) 温度サイクル試験
 - ・IEC60749、JEDEC JESD22 A104 との内容整合化を図りました。
 - 2)はんだ耐熱性試験
 - ・Floor Life に JEDEC 条件追加、加湿条件に加速条件を追加しました。
 - 3) ESD/HBM 試験
 - ・MM (マシンモデル) 廃止と廃止の理由も明確化しました。また・HBM 試験の必要性和位置付の明確化 (過剰な試験の防止)も明記しました。
 - 4) ESD/CDM 試験
 - ・JEDEC JESD22 C101 の整合化条件の見直し(校正条件の見直し)を図りました。
- 今年度の継続テーマとして 試験時間、サンプルサイズ決定手順ガイド発行 (ED-4701/002)の発行を進めています。

■認定ワーキンググループ

自動車用半導体を中心とする認定試験のガイド第 2 版を発刊しました。JEDEC と JEITA の策定方針、国際標準化で合意を行い、IEC へ NP を実施。ドイツと CDV の内容で整合して、JEITA、JEDEC、AECQ100 を一本化するため IEC 化を推進中です。WG としては、EDR4708B 第3版としてファミリの取り込み中で 初期故障率の検証及び品質グレード、具体的なサンプル数、試験時間の一覧表ガイド完成、発行する予定です。

■個別半導体 (パワー系) 信頼性試験規格 PG

車載用、産業用パワーデバイスの信頼性試験規格(パワーサイクル試験法)作成、ED-4701/600 として発行しました。2014年度は、認定WGと連携して車載用個別半導体製品の認定ガイドの策定を進めており、1)スクリーニング方法、2)アバランシェスクリーニング、3)TDDB評価法、ゲートスクリーニング、4)サンプルサイズのガイドを含めた規定をEDR-4710として発行予定です。

またドイツの自動車メーカー5社が作成した、パワーモジュール認定規格 LV324 との試験方法の整合についても、定期的打ち合わせを実施して推進しています。

■TC47/WG2 国内委員会

IEC TC47 にて、日本から提案した文書をフォローを進めています。ESD-HBMと THS は、可決されましたが CDM は否決されました。現在、認定WGで制定した IEC60749-43:認定ガイドライン(JEITA-EDR4708 準拠内容)は、CDV 投票に向けたコメントが 100 件以上有り、反対コメントの多かったドイツの委員と調整ワーク実施後、CDV の段階に進めることで合意しました。

また、IEC60749-44:中性子線照射 SER(JEITA-EDR4705 準拠内容)は、UK エキパートを取り込むことに成功、詳細討議を行い CD 回覧文書完成しました。

■故障メカニズム/ウェーハ信頼性プロジェクトグループ

故障メカニズム PG では、Cu SIV, Fast BTI, HCI 規格日本案を作成しました。またファンダリー認定規格策定を策定してハーモナイズを実施しました。

また 2012 年度から開始した IEC,JEDEC へ提案活動をさらに推し進めました。主な提案項目は Copper SIV 基準 Foundry 基準では、JEDEC と歩調を合わせ標準化を進めています。また、国内半導体user向けに Foundry を使う上での注意点を説明するセミナーを開催しました。

■ソフトウェア検討プロジェクトグループ

EDR-4705 JEITA ソフトエラー試験ガイドラインを発行し、追補版作成中です。EDR4705 の内容が難しいとの指摘を受けて、一般半導体ユーザー向け 理解を深めるための追補版を作成対応中です。IEC 国際標準化作業として、IEC60749-37-1 Neutron irradiated Soft error test method for semiconductor devices with memory IEC60749 で未標準化の中性子線試験方法の標準化作業を実施中で、審議ドラフト (CD)内容を完成しました。

■実装後の信頼性試験法プロジェクトグループ

JEDEC 側から提案のあった JESD217 の BGA 製品のはんだ Ball 内 Solder Void 規定は、Void 位置は、疲労寿命に影響を及ぼす為、温度サイクル寿命は、平均 Void 面積比と相関性は得られない事を、JEITA 見解として提示して、我々は壊れる位置の相関性を考慮する必要がある。結果として JEDEC 側から、JESD217 の Solder Void 規定は、IEC 化しないという方針を確認しました。

■半導体の取り扱いと ESD 耐量適正化プロジェクトグループ

ESD 耐量適正化PGでは、管理された工程では HBM:1000V,CDM:500V の新ガイドラインを策定しました。また市場で発生の可能性の無い MM の廃止を明記した。

半導体のデザインルールの微細化に伴い、素子耐圧も必然的に低下している中で、ESD 耐量の見直しの必要性が唱えられてきています。

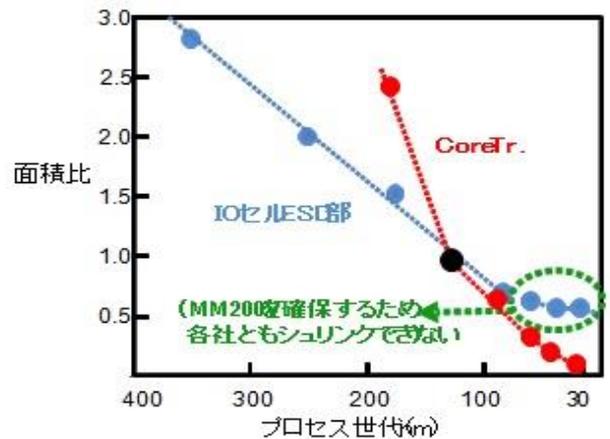


図. IOセルESD部とCore Tの各プロセス世代の面積比較 (130nm「1」とした場合の面積比で表示)

日本国内半導体の競争力低下の一因にもなっている過剰な ESD 耐量へのワークを排除していくため、ESD 耐量と市場不良発生率に相関が無いことの説明と実装工程/取扱い環境にて安全に取り扱うことのできる ESD 管理内容の補足をおこない、ESD 耐量の適正化を推し進めていきます。

<平成 26 年度 組織体制>

主 査: 瀬戸屋(東芝)、
副主査: 田中(ルネサスエレクトロニクス)
参加企業: 20社23名

JEITA では、IEC や ISO を中心とした国際標準化機関の活動に積極的に取り組んでいます。国際議長・幹事・副幹事を 20 名以上選出し、国内審議団体として委託を受けている国内委員会は 30 以上にのぼります。世界各国で行われる国際会議にも積極的に委員を派遣し、国際標準化活動を展開しています。

組織体制は、共通部門のほか各分野別に標準化委員会を設置し、JEITA の事業分野であるオーディオ・ビジュアル、コンピュータ、情報システム、産業・社会システム関連はもとより、電子部品、電子材料、半導体、電子ディスプレイなどに関する標準化を推進しています。

JEITA に関係する規格には、IEC、ISO、JTC1 等の国際規格、JIS 等の国内規格がありますが、これらを補完するために、業界団体規格として JEITA 規格類を制定・発行しています。オーディオ・ビジュアル機器から、情報通信機器、電子応用機器、電子部品、半導体、ディスプレイ、実装システムに至るまで、540 件以上の JEITA 規格類 (JEITA 規格・暫定規格・技術レポート) を発刊し、英語版も 150 件以上発行しています。

JEITA 規格の制定にあたっては、参加委員各社の専門家と、関連する業界団体や大学から有識者を募り、関連委員会傘下に専門の審議機関を設置し検討しています。また、過去に制定した規格類は、定期的に見直しを行い、改正を行うことで、日々進歩する技術に対応し、IT・エレクトロニクス業界の技術発展、製品の安全性、ビジネス発展に寄与しています。

【JEITA 規格類に関するお問い合わせ】 JEITA ホームページにて、規格を検索することができます。 <http://www.jeita.or.jp/>
規格についてのお問い合わせは、JEITA サービスセンターまでお願いします。
TEL: 03-5218-1086 FAX: 03-3217-2725 E-Mail: support@jeita.or.jp

【規格類・頒布資料類】

☆個別半導体製品技術小委員会

- ED-4002A 個別半導体デバイス用語
- ED-4359 マイクロ波半導体デバイスの特性及び測定方法
- ED-4511B ダイオードの定格・特性及び試験方法
- ED-4521 3端子サイリスタの定格・特性及び試験方法
- ED-4522 ターンオフサイリスタの定格・特性及び試験方法
- ED-4541A パワートランジスタの定格・特性及び試験方法
- ED-4561A 電界効果パワートランジスタの定格・特性及び試験方法
- ED-4562A 絶縁ゲートバイポーラトランジスタの定格・特性及び試験方法
- ED-4901A LED 及びフォトカプラ用語
- ED-4912 発光ダイオード
- ED-4921A フォトカプラ測定方法
- EDR-4101 リードレス形シリコンダイオード
- EDR-4102 小信号ダイオード、小信号トランジスタ及び個別半導体デバイスの形名

☆半導体信頼性技術小委員会

- ED-4701/001A 半導体デバイスの環境及び耐久性試験方法 (基本事項)
- ED-4701/100A 半導体デバイスの環境及び耐久性試験方法 (寿命試験 I)
- ED-4701/200A 半導体デバイスの環境及び耐久性試験方法 (寿命試験 II)
- ED-4701/301 半導体デバイスの環境及び耐久性試験方法 (強度試験 I-1)
- ED-4701/302 半導体デバイスの環境及び耐久性試験方法 (強度試験 I-2)
- ED-4701/400A 半導体デバイスの環境及び耐久性試験方法 (強度試験 II)
- ED-4701/500A 半導体デバイスの環境及び耐久性試験方法 (その他の試験)
- ED-4701/600 半導体デバイスの環境及び耐久性試験方法 (個別半導体特有の試験)
- ED-4702B 表面実装半導体デバイスの機械的強度試験方法
- ED-4703 半導体デバイスの工程内評価及び構造解析方法
- ED-4703-1 半導体デバイスの工程内評価及び構造解析方法 (追補 1)
- ED-4704A 半導体デバイスのウエハープロセスの信頼性試験方法
- ED-4705 FLASH メモリの信頼性試験方法
- EDR-4701C 半導体デバイスの取扱いガイド
- EDR-4702 半導体デバイスの品質・信頼性試験方法規格対照表
- EDR-4703A ベアダイの品質ガイドライン
- EDR-4704A 半導体デバイスの加速寿命試験運用ガイドライン
- EDR-4705 JEITA ソフトエラー試験ガイドライン
- EDR-4706 FLASH メモリの信頼性ガイドライン
- EDR-4707 LSI の故障メカニズム及び試験方法に関する調査報告
- EDR-4708A 半導体集積回路 信頼性認定ガイドライン
- EDR-4709 システムレベル ESD に対応した半導体の ESD 試験方法検討とシステムへの半導体部品実装方法 取り扱いガイドライン

☆集積回路製品技術小委員会

- ED-5001A 3.3V 電源電圧仕様
- ED-5002A 2.5V 電源電圧仕様
- ED-5003A 1.8V 電源電圧仕様
- ED-5004A 1.5V 電源電圧仕様
- ED-5005A 1.2V 電源電圧仕様
- ED-5006A 1.0V 電源電圧仕様
- ED-5007 統一化広電源電圧 CMOS インターフェース規格
- ED-5101A 音声出力用集積回路測定方法
- ED-5102A テレビジョン受信機用集積回路測定方法

☆集積回路製品技術小委員会

- ED-5103A リニア集積回路測定方法(演算増幅器及びコンパレータ)
- ED-5301 固体撮像素子測定方法
- ED-5302 I/O インタフェースモデル技術標準(IMIC)
- ED-5511 シンクロナス・グラフィック RAM 及びシンクロナス・ビデオ RAM 標準機能仕様
- ED-5512 3.3V 用スタブ直列終端型論理(SSTL_3)標準機能仕様(電源電圧 3.3V デジタル集積回路インタフェース標準)
- ED-5513 2.5V スタブ直列終端型論理(SSTL_2)標準機能仕様(電源電圧 2.5V デジタル集積回路インタフェース標準)
- ED-5514 プロセッサ搭載メモリ・モジュール(PEMM)動作仕様標準
- ED-5515 2.5V スタブ直列終端型論理(SSTL_2)差動入力信号規格
- EDR-5202 ASIC 基本性能評価ガイドライン
- EDR-5504 シリコンディスク RAM 無し用途 64M ビット級フラッシュメモリ仕様検討報告

☆半導体パッケージ小委員会

- ED-7300A 半導体パッケージ外形規格作成に関する基本事項
- ED-7301A 集積回路パッケージ個別規格作成マニュアル
- ED-7302A 集積回路パッケージデザインガイド作成マニュアル
- ED-7303C 集積回路パッケージの名称及びコード
- ED-7304 BGA 規定寸法の測定方法
- ED-7304-1 SOP 規定寸法の測定方法
- ED-7305A 集積回路パッケージ外形設計指標(ガルウイングリッド)
- ED-7306 昇温によるパッケージ反りの測定方法と最大許容値
- ED-7311-1 集積回路パッケージ個別規格[TSOP(1)]
- ED-7311-2 集積回路パッケージ個別規格[TSOP(2)]
- ED-7311-3A 集積回路パッケージ個別規格(1.0mm ピッチ T-BGA)
- ED-7311-4A 集積回路パッケージ個別規格(1.27mm ピッチ T-BGA)
- ED-7311-5A 集積回路パッケージ個別規格(SRAM/Flash 用 FBGA)
- ED-7311-6 集積回路パッケージ個別規格(60/90 ピン FBGA)
- ED-7311-7 集積回路パッケージ個別規格(0.5mm ピッチ P-FBGA)
- ED-7311-8 集積回路パッケージ個別規格(0.8mm ピッチ P-FBGA)
- ED-7311-9A 集積回路パッケージ個別規格[P-BGA (キャビティアップタイプ)]
- ED-7311-10A 集積回路パッケージ個別規格[P-BGA(キャビティダウンタイプ)]
- ED-7311-11A 集積回路パッケージ個別規格(119/153 ピン P-BGA)
- ED-7311-12 集積回路パッケージ個別規格[52/64/80/100 ピンロープロファイルクワッドフラットパッケージ]
- ED-7311-13A 集積回路パッケージ個別規格(P-SON)
- ED-7311-16A 集積回路パッケージ個別規格(C-LGA)
- ED-7311-17 集積回路パッケージ個別規格(P-ZIP)
- ED-7311-18 集積回路パッケージ個別規格(P-ILGA)
- ED-7311-19 集積回路パッケージ個別規格(P-SOP)
- ED-7311-20 集積回路パッケージ個別規格(P-SSOP)
- ED-7311-21 集積回路パッケージ個別規格(P-HSOP)
- ED-7311-22 集積回路パッケージ個別規格(P-QFN)
- ED-7311-23 集積回路パッケージ個別規格(PGA)
- ED-7311A 集積回路パッケージ個別規格(P-QFP)
- ED-7316 集積回路パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
- ED-7318 集積回路パッケージデザインガイドプラスチックモールドアウトラインノンリードパッケージ(P-SON)
- ED-7324 集積回路パッケージデザインガイド プラスチッククワッドフラットノンリードパッケージ
- ED-7335 集積回路パッケージデザインガイド シリコン・ファインピッチ・ボールグリッドアレイ及びシリコン・ファインピッチ・ランドグリッドアレイ
- ED-7401-4 半導体パッケージ規定寸法の測定方法(集積回路)
- ED-7500A 半導体デバイスの標準外形図(個別半導体)
- ED-7500A-1 半導体デバイスの標準外形図(個別半導体)
- ED-7500A-2 半導体デバイスの標準外形図(個別半導体)
- ED-7500A-3 半導体デバイスの標準外形図(個別半導体)追補 3
- ED-7502A 個別半導体パッケージ個別規格作成マニュアル
- ED-7617 マトリクストレイデザインガイド
- ED-7631 半導体製品出荷用マガジンに於けるリサイクルのための表示方法
- ED-7701A 半導体ソケット用語
- ED-7702A テスト・アンド・バーニン・ソケット試験方法
- ED-7711 半導体ソケットデザインガイドオープントップタイプボールグリッドアレイ(BGA)
- ED-7712 半導体ソケットデザインガイド オープントップタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
- ED-7713 半導体ソケットデザインガイド クラムシェルタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
- ED-7714 半導体ソケットデザインガイド クラムシェルタイプボールグリッドアレイ及びランドグリッドアレイ(BGA/LGA)
- ED-7715 半導体ソケット個別規格オープントップ[54/66 ピン TSOP(タイプ 2)]
- ED-7716 半導体ソケット個別規格オープントップ(メモリ用 FBGA)
- EDR-7311A 集積回路パッケージデザインガイドプラスチッククワッドフラットパッケージ(P-QFP)
- EDR-7312 集積回路パッケージデザインガイド薄形スモールアウトラインパッケージ(タイプ I) (TSOPI)
- EDR-7313 集積回路パッケージデザインガイド薄形スモールアウトラインパッケージ(タイプ II) (TSOPII)
- EDR-7314A 集積回路パッケージデザインガイドシュリンクスモールアウトラインパッケージ(P-SSOP)
- EDR-7315B 集積回路パッケージデザインガイド/ボールグリッドアレイ
- EDR-7317 集積回路パッケージデザインガイド縦形表面実装パッケージ(SVP)
- EDR-7319 集積回路パッケージデザインガイドクワッドフラット J-リードパッケージ(QFJ)
- EDR-7320 集積回路パッケージデザインガイドスモールアウトラインパッケージ(SOP)

☆半導体/パッケージ小委員会

- EDR-7321 集積回路/パッケージデザインガイドクワッドフラットトリード/パッケージ
- EDR-7322 集積回路/パッケージデザインガイドプラスチックデュアルインライン/パッケージ
- EDR-7323A 集積回路/パッケージデザインガイドピングリッドアレイ (PGA)
- EDR-7325 集積回路/パッケージデザインガイドクワッドフラットノンリード/パッケージ
- EDR-7326A 集積回路/パッケージデザインガイドヒートシンク付スモールアウトライン/パッケージ
- EDR-7327 集積回路/パッケージデザインガイドシングル・インライン・パッケージ
- EDR-7328 集積回路/パッケージデザインガイドジグザグインライン/パッケージ (P-ZIP)
- EDR-7329 集積回路/パッケージデザインガイドプラスチックインターステイシャルランドグリッドアレイ/パッケージ
- EDR-7330 集積回路/パッケージデザインガイドプラスチックスモールアウトライン Jリド/パッケージ (P-SOJ)
- EDR-7331 集積回路/パッケージデザインガイドクワッドテープキャリア/パッケージ及びそのキャリア
- EDR-7332 集積回路/パッケージデザインガイドデュアルテープキャリア/パッケージ (タイプ 1、タイプ 2)
- EDR-7333 積層/パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
- EDR-7334 代表的熱変形測定方式の比較評価結果
- EDR-7335 半導体/パッケージ用語集 (第一部 パッケージ名称及び部位名称)
- EDR-7336 Package thermal characteristics guideline in semiconductor products
- EDR-7336 半導体製品における/パッケージ熱特性ガイドライン
- EDR-7337 2チップ積層型半導体/パッケージの熱特性ガイドライン
- EDR-7605 半導体包装の鉛フリー表示方法ガイド
- EDR-7619 半導体用エンボスキャリアテープの納入ルール
- EDR-7711 半導体ソケットデザインガイドオープントップボールグリッドアレイ (BGA)
- EDR-7714 半導体ソケットデザインガイド クラムシェルタイプ ボールグリッドアレイ/ランドグリッドアレイ
- EDR-7717 半導体ソケット位置決めシミュレーション技術レポート [FLGA タイプソケット]
- EDR-7718 半導体ソケット位置決めシミュレーション技術レポート (FBGA タイプソケット)
- EDR-7719 半導体ソケット位置決めシミュレーション技術レポート [QFP タイプソケット]

【JEITA 規格類の入手方法に関するお問い合わせ】

JEITA ホームページにて、規格類を検索することができます。 <http://www.jeita.or.jp/>

規格類についてのお問い合わせは、JEITA サービスセンターへお願い致します。

一般社団法人 電子情報技術産業協会 サービスセンター (9:00-17:00) TEL:03-5218-1086 FAX:03-3217-2725 E-Mail: support@jeita.or.jp

【専門委員会・小委員会参加に関するお問い合わせ】

専門委員会・小委員会への参加に関するお問い合わせは、下記へお願い致します。

一般社団法人 電子情報技術産業協会 電子デバイス部 TEL:03-5218-1061

一般社団法人 電子情報技術産業協会について

一般社団法人 電子情報技術産業協会 (JEITA: Japan Electronics and Information Technology Industry Association of Japan) は、電子機器、電子部品の健全な生産、貿易及び消費の増進を図ることにより、電子情報技術産業の総合的な発展に資し、わが国経済の発展と文化の交流に寄与することを目的とした業界団体です。電子材料から電子部品・デバイス、最終製品に至るまで幅広い分野の様々な課題に取り組んでいます。

世界中がインターネットで結ばれ、エレクトロニクス技術とIT (情報技術) が、様々な形でグローバルに浸透しています。このエレクトロニクス技術の進化とITの進展により、情報・通信・映像・音声等の技術が融合して、新しいシステムや製品が生まれ出され、経済社会のみならず、人々の生活や文化に至るまで、従来の枠組みを超えた大きな変化がもたらされています。

当協会は、まさに 21 世紀のデジタル・ネットワーク時代を切り拓いていくことを使命としており、電子情報技術の発展によって、人々が夢を実現し、豊かな生活を享受できるようにすることを願っております。

このため、政策提言や技術開発の支援、新分野の製品普及等の各種事業を精力的に展開するとともに、地球温暖化防止等の環境対策にも積極的に取り組んでいます。組織体制は、内外にわたる各分野の課題について調査・研究・審議するため、理事会・政策役員会の下に、総合事業部門として総合政策部会と、6 つの課題別委員会、製品事業部門として 5 つの分野別部会及び関西支部運営部会を設置しています。

また、各分野別部会・課題別委員会の下には、さらに多数の事業委員会、専門委員会などが設置されており、会員会社は希望する委員会に参加することができます。

所掌する産業分野は、サーバやパソコンを含むコンピュータ関連、情報端末機器から、無線通信機器、放送機器、電子計測器、医用電子機器、道路交通システム機器などの「インダストリアル機器」、液晶テレビやプラズマテレビ、デジタル放送受信機器、ケーブルテレビ機器、DVD/ブルーレイ機器、デジタルビデオカメラ、オーディオ機器、カーナビゲーションシステムなどの「コンシューマ機器」、更には集積回路

やディスクリット半導体、液晶ディスプレイ、PDPなどの「電子デバイス」、受動部品や機構部品などのほか、組立品、電子材料を含む「電子部品」、その他、EDI関連、RFID関連、ソフトウェア、ソリューションサービスなど、多岐に亘っています。

当協会は、これらの産業規模にして40兆円を超える規模を持つIT・エレクトロニクス産業を担う、わが国最大級の業界団体として、政策提言や税制・規制改革等の要望、環境問題への取組み、知的財産保護への取組み、各種調査統計事業の充実に努めています。

また、様々な報告書や資料類の発行、国際標準化活動や業界規格の制定、国際会議の開催、海外調査団の派遣、様々なテーマでの講演会やセミナーの開催、「CEAT EC JAPAN」に代表される展示会なども実施しています。



【出典】 <http://www.jeita.or.jp/japanese/about/pdf/about.pdf>

【JEITA 入会に関するお問い合わせ】

入会に関するお問い合わせは、下記にお願いいたします。

一般社団法人 電子情報技術産業協会 総務部 TEL:03-5218-1050

JEITA