

# ICの設計から完成まで [1]

## (1) 機器の設計

機器設計の場合は、まずどのような仕様・機能にするか（仕様定義）、要求は何か（要求分析）を明確にする必要がある。ここが不確実だと、この後のハードウェア設計やソフトウェア設計が順調に進まない。とくに設計期間を短く、設計品質を向上させるには、設計のできるだけ早い段階（上流段階）で検証を行い、設計の繰り返し（イタレーション）を少なくすることが重要である。

要求分析やシステム記述を行った後に、ハードウェアとソフトウェアの機能分割に入る。どの機能をどれだけハードウェア回路で実現するか、ソフトウェアで実現するかの切り分けである。これが不十分だと、後になっての再設計が多くなり、開発期間が長くなる。

ハード/ソフトの切り分けが終了した後で、ハードウェア設計とソフトウェア設計をそれぞれ並行して行う。このハードウェアとソフトウェアを連動させてシミュレーションするのがソフトウェア/ハードウェア協調設計システム（協調検証、協調シミュレーション）である。この協調検証を容易にする一つの手段として、設計の言語にC言語（C++、SystemC、SpecCなどの拡張C言語）を採用場合が多くなっている。

## (2) ICの設計工程

機器の開発工程が完了するとICの設計工程に入る。ソフトウェア設計に対して、ハードウェア設計とも呼ばれる。最近では広義の意味でソフトウェア設計もIC設計に含む場合もある。

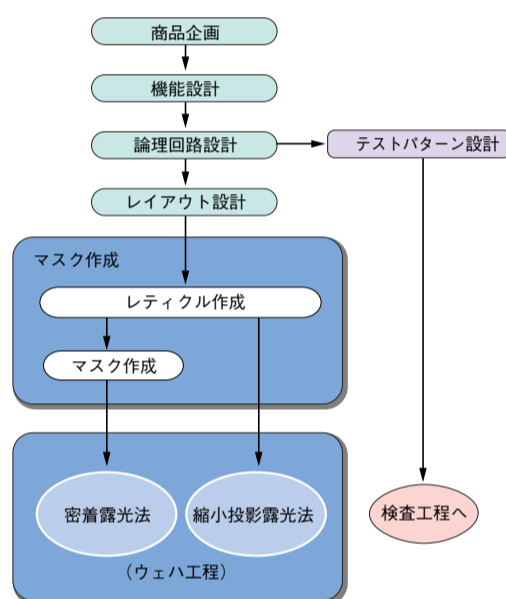
### ①ICの設計(ハードウェア設計)

狭義のIC設計（ハードウェア設計）は、商品企画で決められた機能をICとして実現するための論理回路設計、レイアウト設計を行い、マスクデータに変換することである。

機能の表現にはVHDL（Very High Speed Integrated Circuit HDL）やVerilog-HDLといったハードウェア記述言語（HDL:Hardware Description Language）が使われる。最近ではC言語（C++、SystemC、SpecC）も使われるようになった。

ICの設計手法は、回路規模の大小、性能（動作速度、消費電力）、開発期間、開発費、量産時の価格などを考慮して最適な方法を選択する。最近では、この設計のための優れたEDA（Electronic Design Automation）ツールが開発されている。CAD（Computer Aided Design）の一種で、コンピュータ上で設計・検証できるソフトウェアである。IC設計は複雑さがますます進んでおり、これらのEDAツールなくしての設計は不可能であるといっても過言ではない。以下各工程で使われるEDA技術も例として示す。

■IC設計の流れ



### ②機能設計

機能設計では、ICが組み込まれるシステム装置の動作を理解し、要求される性能を満たすための回路方式を決定する。決定された回路方式に基づいて、機能動作を記述し、要求仕様を満たすことをシミュレーションで確認する。

【EDA技術】C言語系記述言語、ハードウェア記述言語（HDL）、機能レベルシミュレーション

### ③論理回路設計

論理回路設計では、機能設計された各ブロックを論理合成技術などを利用してNAND、NORなどの基本ゲート回路に変換する。

変換されたゲート回路は、論理シミュレーションを使用して回路動作が正しいことを検証する。また、ICとしてテストするためのテスト用信号（テストパターン）も並行して作成する。このテストパターンで全ての回路がテストされることを故障シミュレーションを使って確認する。最近では論理回路設計の工程でテストを容易化するための仕掛けをICに組み込むことでテストパターン設計の負担を軽減している。

【EDA技術】論理シミュレーション、論理合成、故障シミュレーション、テスト容易化設計

### ④レイアウト設計

ゲート回路をICとしてシリコン上に実現するために、個々の素子を配置し、素子間を配線で接続した回路パターンを作成する工程がレイアウト設計である。

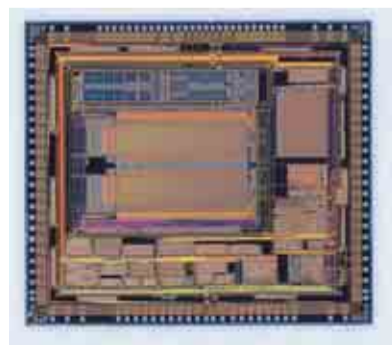
タイミング収束を容易化するためのレイアウト設計と論理合成の融合化技術（物理合成）、信号の相互干渉などに起因するトラブルを解決するためのシグナルインテグリティ（Signal Integrity）対応技術などもEDAツールとして実用化が進んでいる。

メモリや乗算器など規則的な構成の論理機能に対しては、セルコンパイラを使い、自動的に所望のセルを生成させる。

ゲートや配線が製造条件から決められる設計ルール通りに配置されているかを確認（デザインルールチェック）した後、マスク作成用のデータ（マスクデータ）に変換する。

【EDA技術】自動配置配線、物理合成、シグナルインテグリティ対応、セルコンパイラ、DRC（Design Rule Check）

■チップパターン例（フラッシュメモリ内蔵マイコン）



## ICの設計から完成まで [2]

### (3) マスク作成工程

マスクデータは、マスク描画装置を使って、写真技術と同様のリソグラフィ技術で、石英やガラスの基板の上に回路パターンとして描画する。これがフォトマスク（Photomask）である。ICの原版という意味でレティクル（Reticle）という場合もある。通常、一つのICを作るのに、10～30枚程度のマスクが必要になる。ICのソースドレイン層や配線層ごとに1枚のマスクを使うからである。

このフォトマスク（レティクル）を作るリソグラフィ技術は、フォトレジスト（光感光性樹脂）を感光し、現像後、そのフォトレジストパターンをマスクに、下地のクロム（Cr）などをエッチングする。この技術は基本的にICの工程と同様である（リソグラフィ工程参照）。

マスク描画装置には、レーザ光を利用して露光する装置と、電子ビーム露光装置がある。電子ビームの場合は、電子線レジストという。

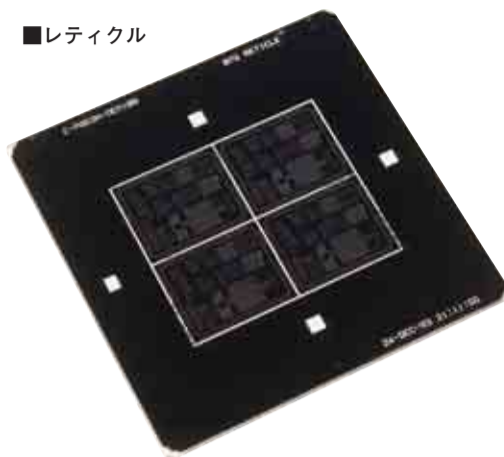
このフォトマスク（レティクル）は、一般にICチップ実寸法の4倍/5倍あるいは10倍の大きさで作成する。

このレティクルのパターンを、縮小投影型露光装置（ステッパ）を用いて、シリコンウェハ上に塗布したフォトレジスト（光感光性樹脂）を露光する。

ICのパターンが微細になるにつれて、露光時にウェハ上からの光の反射や隣接パターンの影響をうけ、レジストパターンがマスク（レティクル）と異なる場合がある。これを防ぐために、マスクパターンを予め補正する場合もある。これを近接効果補正という。

なお、このフォトマスク（レティクル）はICメーカーが社内で作るほか、マスク製造の専門メーカー（マスクハウス）が提供する。

■レティクル



## ICの設計から完成まで [3]

### (4) リソグラフィ (Lithography) 工程

フォトマスク (レティクル) 上のパターンは、ウェハ上のフォトレジストに露光装置によって転写する。フォトレジストには、光が照射された部分のパターンが現像処理によって残る「ネガ型」と、照射された部分が除去される「ポジ型」とがある。

露光には「光による露光転写」と「電子ビームによる直接描画」がある。

光による方法には、チップと等倍のマスクを用いて露光転写する密着露光法、投影露光法、縮小投影露光法 (ステップアンドリピート法やステップアンドスキャン法) がある (表4-2-1)。

現在は縮小投影露光法が主流であり、先端プロセスでは「スキャナ」が用いられる (図4-2-2)。これは、チップ上のパターン寸法の4倍のパターン寸法のマスクを用いて、光をスリット状に絞り、マスクを一部ずつスキャン (走査) しながら、ステージを動かして縮小露光する方法である。

マスクやレティクルを用いずにマスクデータから直接、電子ビームでウェハ上に描画する電子ビーム直接描画法は、主に開発や試作用、また一部の極めて微細なパターンの形成用に使用されている。

■縮小投影露光装置 (ステッパ)

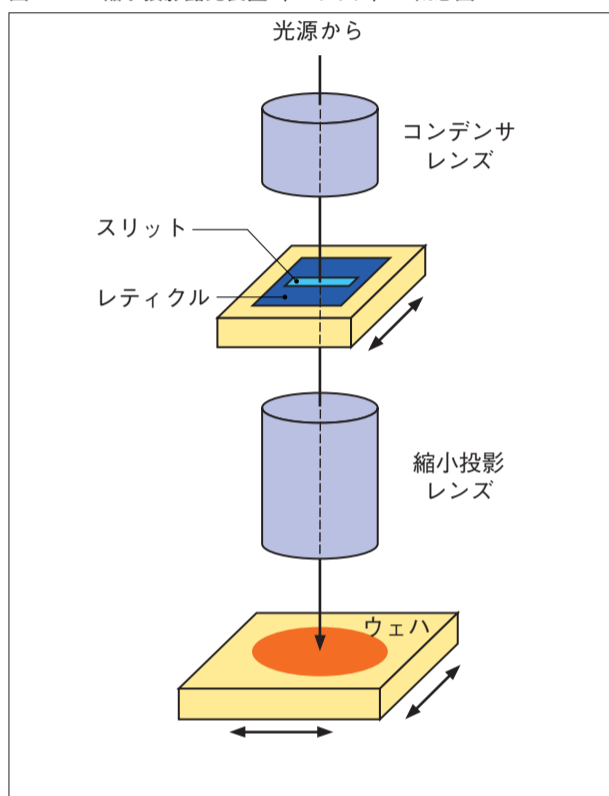


表4-2-1 露光方式の比較 (光学式)

露光方式	最小寸法 <sup>注)</sup>	合わせ精度
● 密着露光 (プロキシミティ)	5 μm	±1 μm
● 投影露光 (プロジェクション)	3 μm	±0.8 μm
● 縮小投影露光 (ステッパ)	2 μm以下	±0.1 μm以下
● 縮小投影露光 (スキャナ)	0.5 μm以下	±0.1 μm以下

注) 主な世代を示す。

図4-2-2 縮小投影露光装置 (スキャナ) の概念図



## ICの設計から完成まで [4]

### (5) ウェハ工程の流れ (MOS型ICの例)

ICの製造工程は、使用する技術や設備装置、作業環境によって「ウェハ工程」、「組み立て工程」(アセンブリ工程)、「検査工程」(テスト工程)の3つに大きく分けられる。一般にウェハ工程を前工程、組み立てと検査工程を後工程と呼ぶ。

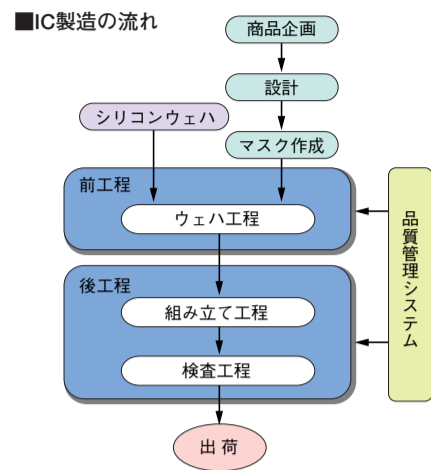
ウェハ工程は、シリコンウェハ上に「不純物注入」(ドーピング)、「薄膜形成」(デポジション)、「エッチング」(食刻)などを繰り返すことで、トランジスタや配線などを形成し、ICチップを完成させる。1枚のウェハからは数十個~数千個のチップができる。

回路原版であるレティクルや、そこから複製するフォトマスクから回路パターンを転写する工程が「リソグラフィ」(露光転写)である。不純物を注入する場所や薄膜を形成する場所、またエッチングを行う場所を決めるための工程である。ICは不純物注入、薄膜形成、エッチングを繰り返すごとに、マスク(露光工程)が必要になる。1種類のICを完成させるには10~30枚のマスクを使用する。

なお、シリコンウェハの製造は専門のシリコンメーカーが担当する。シリコン原料を精製し、多結晶シリコンにし、そこから単結晶シリコンにする(引き上げ法)。単結晶シリコンインゴットから薄く切り出し、表面を研磨してウェハとする。シリコンウェハは直径125~300mmで、厚みは約1mmと薄い。

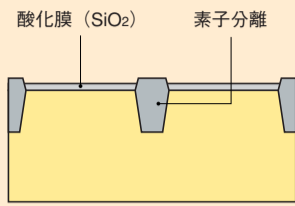
以下に、IC製造工程をもう少し詳しく紹介する(「ICの設計から完成まで」参照)。

ウェハ工程の典型的な例を、MOS型ICを例に紹介する。基本的には、すでに紹介した「リソグラフィ」の後、レジストパターンなどをマスクに、「エッチング」「不純物注入」を行ったり、「酸化」「CVD」「リソグラフィ」「CMP」「スパッタリング」などを繰り返すことで、素子構造や配線を完成させる。



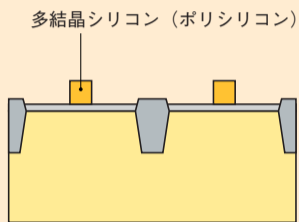
### ゲート酸化

素子分離形成後、高温の酸素雰囲気下でシリコン酸化膜を形成する。(→酸化)



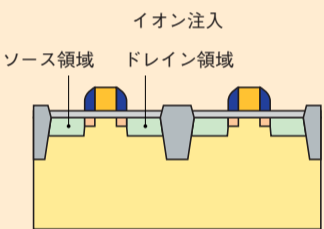
### ゲート電極形成

多結晶シリコン膜をゲート電極に加工する。(→CVD, エッチング)



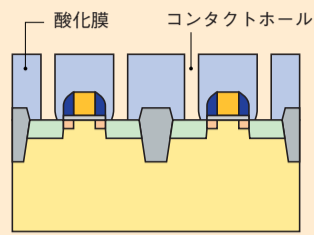
### ソース・ドレイン形成

不純物注入によってソース、ドレイン領域を形成する。(→不純物注入)



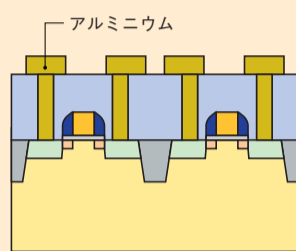
### コンタクトホール形成

酸化膜を成膜し、CMPで平坦化後、コンタクトホールを開孔する。(→CVD, CMP, エッチング)



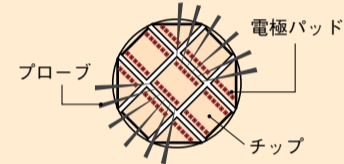
### 配線形成

スパッタ蒸着によりアルミニウム配線を形成する。(→スパッタリング)



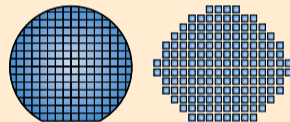
### プローブ検査

ウェハ上のチップを良品と不良品に選別する。



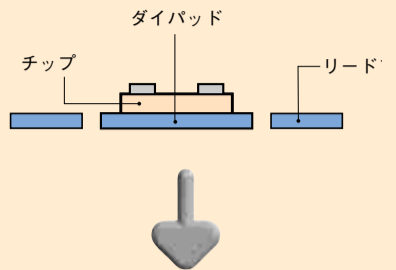
### ダイシング

ウェハをチップ単位に分離する。



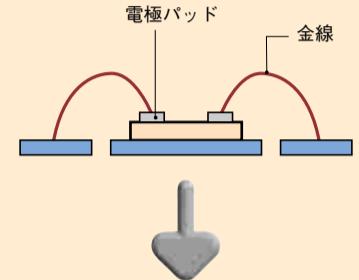
### ダイボンディング

チップをリードフレーム上に接着固定する。



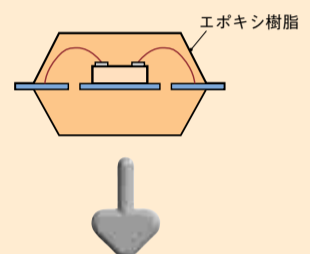
### ワイヤボンディング

チップと、リードフレーム端子間を金属線で結線する。



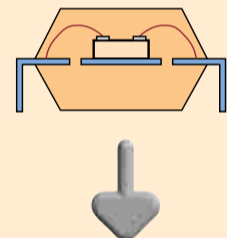
### モールドイング

トランスファ成型法でチップを樹脂封止する。



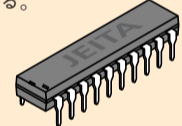
### マーキング・リード加工

製品名を捺印し最終リード形状に加工する。



### 最終検査・出荷包装

特性検査により良品を選別し、出荷形態に包装する。





# ICの設計から完成まで [5]

## (7) 品質管理

### ①全工程を高いレベルに維持

ICの高品質と高信頼性は、設計から製造、出荷までに全工程での材料・プロセス・装置設備・作業環境などを、高いレベルに維持することで実現できる。

IC生産事業所では、品質の維持向上のために品質管理という一つの体系のもとに、品質の維持・向上に向けたさまざまな活動や方法がとられている（図4-2-13）。品質向上活動「TQC」（Total Quality Control）や、「ISO9000シリーズ」の認証取得などはその一つである。

「ISO9000シリーズ」は品質保証に関する国際規格。しかし、製品そのものの品質や技術内容ではなく、総合的な品質保証体制についての規定で、世界各国で適用されている。

### ②開発・設計での品質管理

ICの品質は設計に大きく左右される。新製品の設計段階では製品の用途・使用環境に応じた目標品質・信頼性レベルを設定する。回路、レイアウト、プロセス、パッケージなどの基本設計が完了した時点で、設計審査（デザインレビュー）を行い、設計品質をチェックする。

### ③部品・材料の品質管理

プロセス設計時に意図した品質を維持するために、使用する部品・材料の仕様と品質基準を明確にして、その基準通りの物が納入されるように、部品・材料の品質認定と受け入れ検査を行う。

微細プロセスの加工では、部品・材料も非常に高い精度と高品質・高信頼性が要求される。たとえば、シリコンウェハでは組成や電気特性などを含めた物性と、形状（厚さ、平坦度、表面欠陥）などの検査を行う。また、パッケージなどの材料も最近ではその構成組成まで含めた厳しいチェックを行う。使用環境の変化などで、その構成元素が揮発してICや配線に悪影響を与えることのないようにするためである。

### ④製造工程における品質管理

製造段階では、最終出荷検査のほかに、インプロセスQCを実施し、各工程ごとに品質、信頼性の作り込みを行う。

各工程ごとの管理項目、測定条件、異常処理ルールを明確化し、統計的手法を用いた工程条件と結果のチェックによって、工程異常の早期発見とフィードバックを行う（表4-2-4）。

■製造工程の品質管理項目例

ウェハ工程	ウェハ表面検査、パターン形状、寸法検査、膜厚・膜質測定 不純物のドーズ分布、ドーズ量
組立・検査工程	チップ表面状態、位置決め精度、金線形状、引張り強度、 リード形状寸法検査

### ⑤製造作業環境の管理

微細加工を行うICの製造作業環境は、品質に大きな影響を与える。なかでもクリーンルームの清浄度（クリーン度）を常に高いレベルに維持管理することが重要である。

このため、クリーンルーム内での無塵服（クリーンスーツ）の着用や、入室時のエアシャワー使用のほかに、定期的なダスト測定、分析を行いクリーン環境を維持管理している。

また、作業環境のクリーン化だけでなく、静電気、温度、湿度、振動、バクテリアなどの要素についても厳しい管理が求められる。

■設計から出荷までの品質管理フロー

