

モデリング & シミュレーション

—開発期間・コストカットの切り札—

小谷 教彦 (STARC)



International Technology Roadmap for Semiconductors

Work-In-Progress. Don't Publish. ©JEITA. All rights reserved.

国際メンバー

H. Jaouen, STM

W. Molzer, Infineon

R. Woltjer, Philips

G. Le Carval, LETI

J. Lorenz, Fraunhofer IIS-B

W. Schoenmaker, IMEC

N. Kotani, STARC

K. Nishi, Selete

J-T. Kong, Samsung

S.-C. Wong, TSMC

E. Hall, Motorola

P. Leon, Petalogic

M. Meyyappan, NASA

L. Richardson, Compaq



国内メンバー

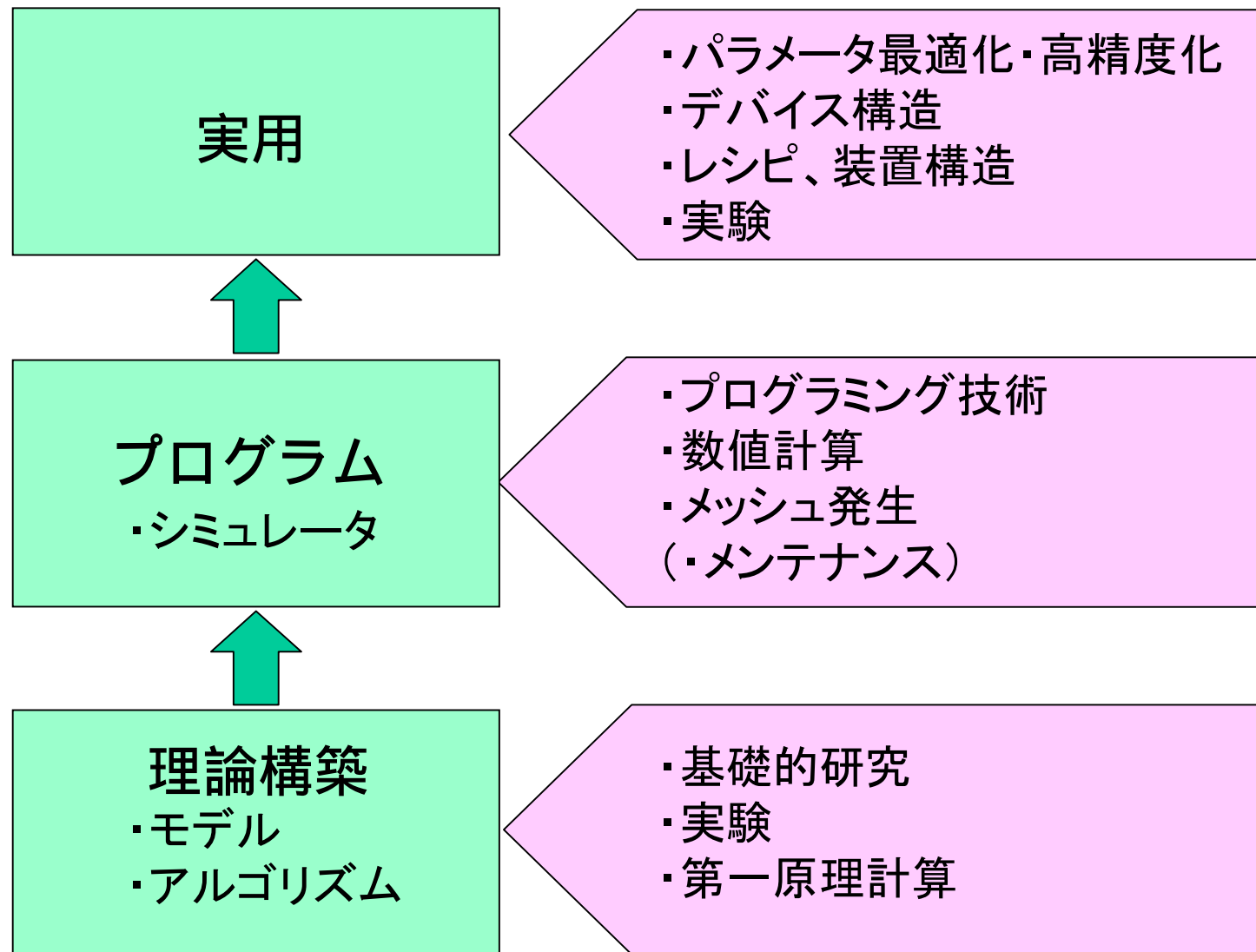
富士通	佐藤 成生	ソニー	木村 光紀
日立	山本 秀一	東芝	和田 哲典
松下	海本 博之	ローム	小島 敏明
三菱	藤永 正人	STARC	小谷 教彦
NEC	麻田 進	STARC	中山 範明
沖	福田 浩一	Selete	西 謙二
三洋	藤原 秀二	Selete	天川 博隆
シャープ	藤井 克正		

特別委員

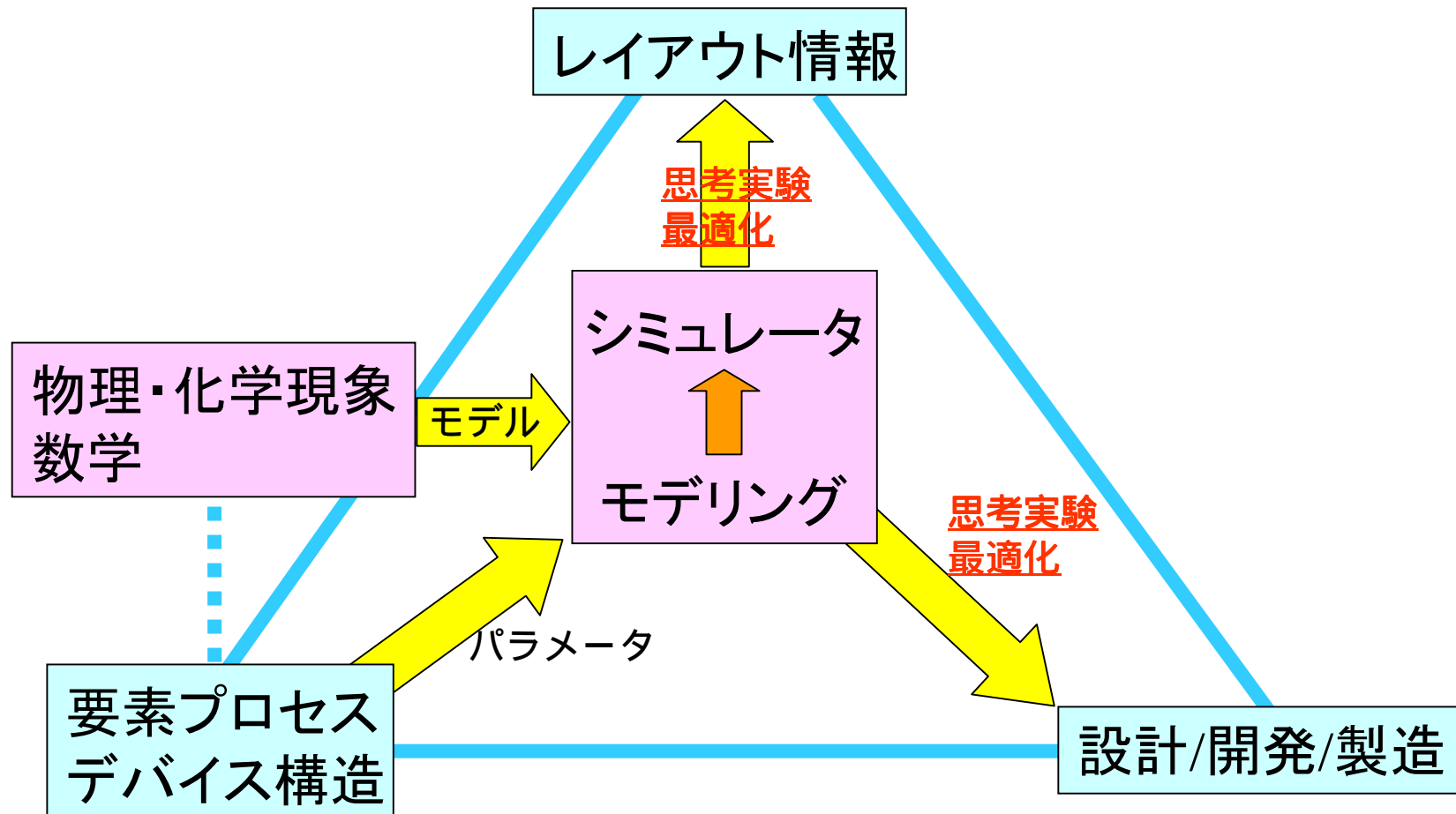
大阪大	谷口 研二	東京エレクトロン	畑 次郎
物質材料研究機構	大野 隆央	アネルバ	小林 司



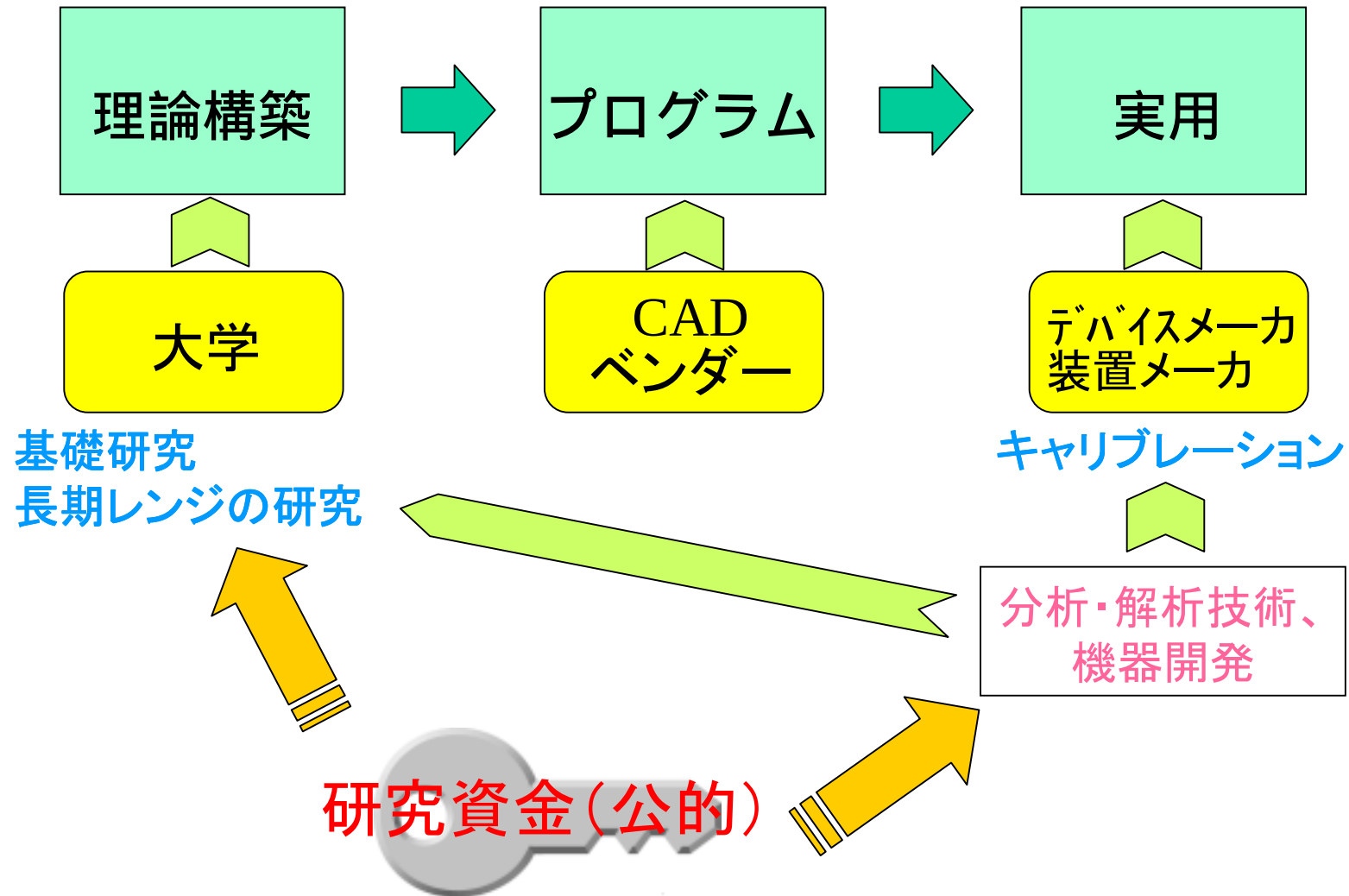
Technology CADの成り立ち



SoC開発における機能



機能分担



技術範囲

装置関連

- 装置/最小寸法 (Equipment/feature scale)

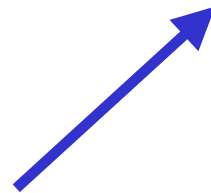
- リソグラフィ (Lithography) ➡ チップレベル



プロセス関連

- フロントエンド、バックエンド (Front End, Back End)

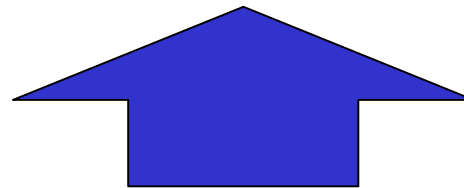
- デバイス (Device)



- 回路要素 (Circuit elements)

- 実装 (Package modeling)

- インターコネクト (Interconnect performance modeling)



共通項目

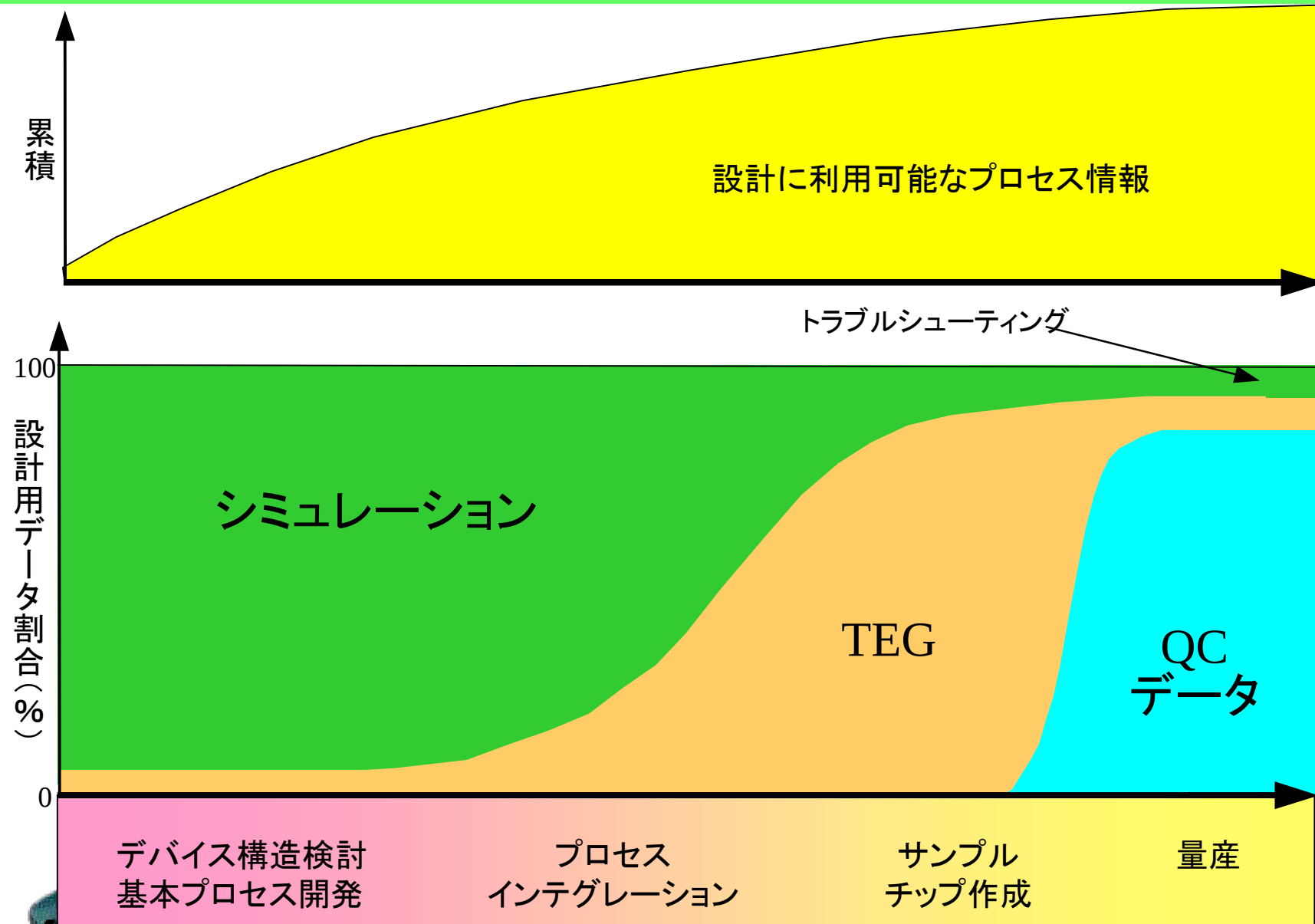
- 材料モデリング (Materials Modeling)
- 数値計算手法 (Numerical Methods)



要点

- 開発期間とコスト削減のための少ない手法の一つである。
(2001年－25%、2003年－35%)
- 他のWGの要求を反映させた。
- 精度確保のためには、キャリブレーションが必須である。
- モデリング & シミュレーションは「知識や知見」を具現化する。
(プロセス／デバイスの最適化、教育のツール)

SoC開発フェーズとプロセス情報



困難なチャレンジ > 65 nm

困難なチャレンジ>65nm / 2007 年まで	内容
高周波回路モデリング (>5 GHz)	チップでの配線遅延の効果的なシミュレーション。高精度な3次元配線モデル; インダクタンス、伝送線路モデル。非定常効果、基板ノイズとカップリング効果を含む高周波回路モデル。RF 測定を省略してのパラメータ抽出。
極めて浅いドーパント分布、極浅接合およびシリサイド化のモデリング	ドーパントのモデルとモデルパラメータ(ダメージ、高濃度、活性化、準安定状態の効果、拡散、界面およびシリサイド化の効果)。これら極めて浅い領域の形状、ドーパント分布の評価方法。
デポジション、エッチングバラツキのモデリング、ウエーハ全体での特性分布	基礎的な物理データ(例、反応速度定数、散乱断面積、表面化学); 複雑な化学反応に対応できる簡便なモデル。装置レベルと最小寸法レベルのモデリングの結合。CMP(ウエーハ全体、チップレベル、パターン依存性)。次世代装置/ウエーハのモデル。
リソグラフィモデリング	予測可能なレジストモデル。高分解能化技術; マスク合成(OPC,PSM)。248、193、157 の評価とトレードオフ解析。次世代リソグラフィシステムのモデル。
* 極薄誘電体膜のゲート積層構造	代替ゲート誘電体やゲート材料(例、MeOx)の電氣的モデル、プロセスモデル。プロセスや材料の条件による誘電率、表面準位、信頼性、破壊、トンネル現象を評価できるモデル。

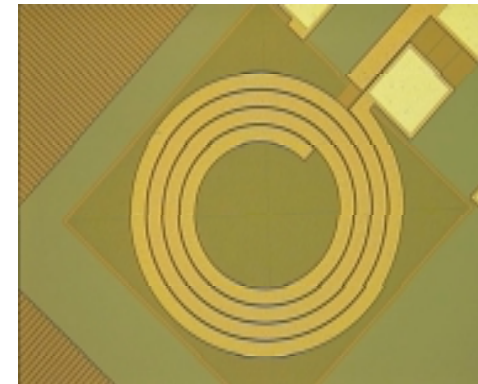
* 困難なチャレンジ(< 65nm)から移動



困難な挑戦

- 正確で効率的なインターコネクトモデル
(インダクタンスを含む一リターンパス)

- 歪み
- 非平衡効果
- ノイズ

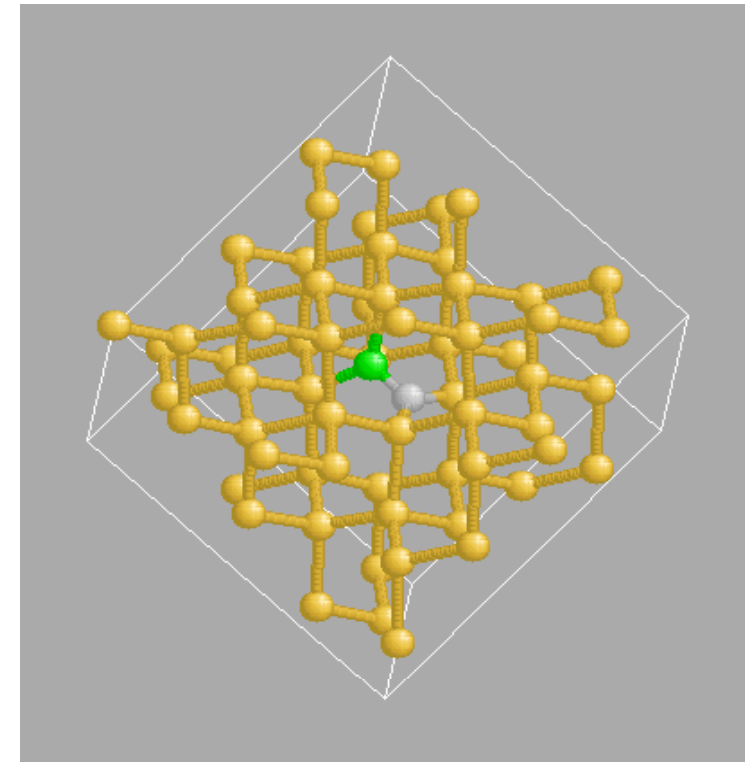


困難な挑戦

極浅のドーパント分布、接合、シリサイド化のモデル

要求項目

- ドーパントに関するモデル
(欠陥、高濃度、活性化、準安定効果、拡散、
界面、シリサイド)
- 極浅構造やドーパント分布の分析評価手段

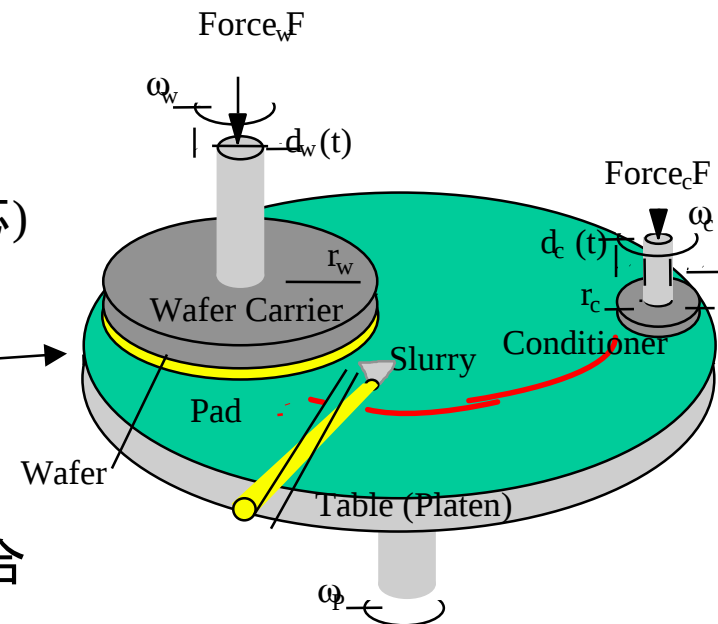


(carbon-boron split interstitial modeling)

困難な挑戦 デポ/エッチのばらつき

要求項目

- 基本の物理情報
(例: デポ/エッチレート、衝突断面積、表面化学反応)
- 複雑な反応の簡略化モデル
- CMP
(ウエハレベル、チップレベル、パターン依存効果)
- 装置レベルと最小寸法レベルでのモデルの整合
- 次世代製造装置モデル
(例: 450 mm ウエハ対応)



CMP Schematic

困難な挑戦 リソグラフィモデル

要求項目

- 予測性能の高いレジストモデル
- 解像度向上手法への対応
- マスク技術への対応(OPC, PSM)
- 波長(248/193/157)の評価と得失
- EUV装置モデル →
- Electron projectionモデル
- マスクレス リソグラフィ



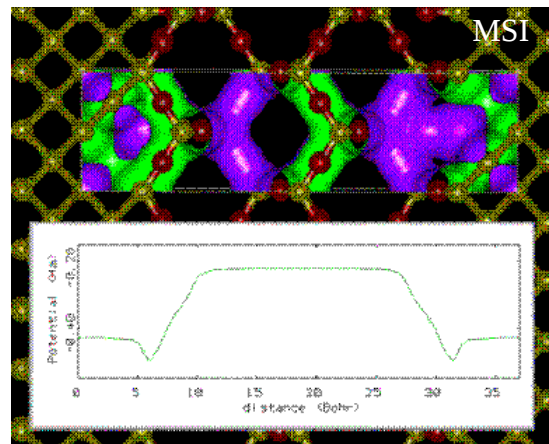
Full field extreme ultraviolet (EUV)
lithography tool

困難な挑戦 極薄ゲート積層構造モデル

Use atomistic models to predict physical and electronic properties of materials; eg, HfO_2 .

要求項目

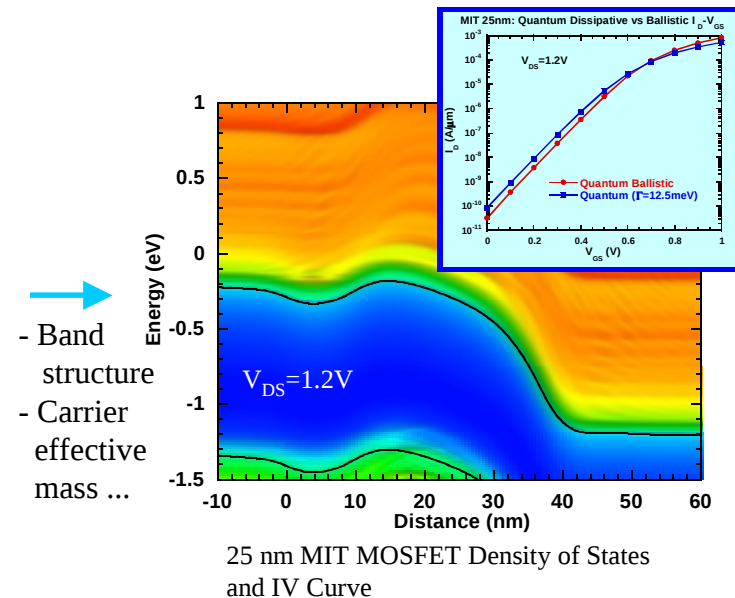
- ゲート代替材料の電氣的、プロセス的モデル
- プロセスや材料に対応できる各種モデル
(例: 誘電率、表面準位、信頼性、破壊、トンネル現象)



Potentials in a thin SiO_2 layer.

Direct Applications

- Defect states
- Leakage current
- Impurity transport
- Processing recommendations ...



25 nm MIT MOSFET Density of States and IV Curve

困難なチャレンジ < 65 nm

困難なチャレンジ<65nm / 2007 年以降	内容
連続体モデルを原子レベルのモデルで補完	原子レベルの効果と現在の連続体モデルを融合させたモデリングツールの連続使用
* 究極の CMOS のシミュレーション能力	CMOS 限界を予測できる方法とアルゴリズム。量子論に基づいたシミュレータ。
ナノスケールデバイスのモデリング	伝統的な CMOS 限界を超える、シリコンベースのデバイス。縦型 MOS、ヘテロ構造、薄膜トランジスタ、単電子トランジスタなど。
* 信頼性に対する熱機械的なモデリング	ストレスによるボイド形成、エレクトロマイグレーション、ピエゾ電気効果、亀裂、界面密着性のシミュレーションツール。
* ソフトウェアモジュールのインテグレーション	異種モジュールを交互に動作させることおよびインターフェースを充実することに重点をおいてシームレスに各種シミュレーションモジュールを結合し、設計効率を増大させること(TCAD から ECAD まで)。

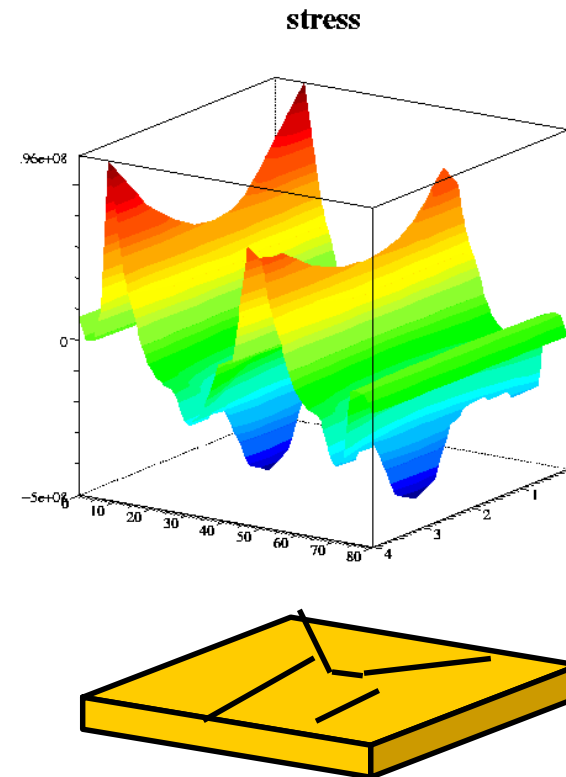
* 今回追加項目



困難な挑戦 信頼性のための熱-機械的モデル

要求項目

- 無ストレス
- エレクトロマイグレーション
- 圧電効果
- ばらつき (薄膜、バルク)
- 密着性
- 熱-機械



Stress in a $80 \times 4 \mu\text{m}^2$ bamboo segment
due to electromigration (IMEC)

他WGからの要求事項

共通項目

- 物理、化学、メカ、その他の学問分野の専門家を総動員して困難なチャレンジの技術項目の解決への支援
- 大学や研究所の長期レンジの研究への適切な資金援助
- 基盤技術としてのモデリングやシミュレーションモジュールの技術の共有方法の検討
- モデリング & シミュレーションの効果の評価のための手法
- 第一原理のような基礎的モデルのソフトウェアツールからスプレッドシートレベルの計算モデルまでを統合する手法



他WGからの要求事項

装置モデル

- 装置メーカーは装置に関する物理モデルや関連情報を供給

プロセス／デバイスモデ

- プロセスシミュレータの継続的改良努力
- 回路設計やプロセス開発における信頼性モデル



他WGからの要求事項

実装シミュレーション

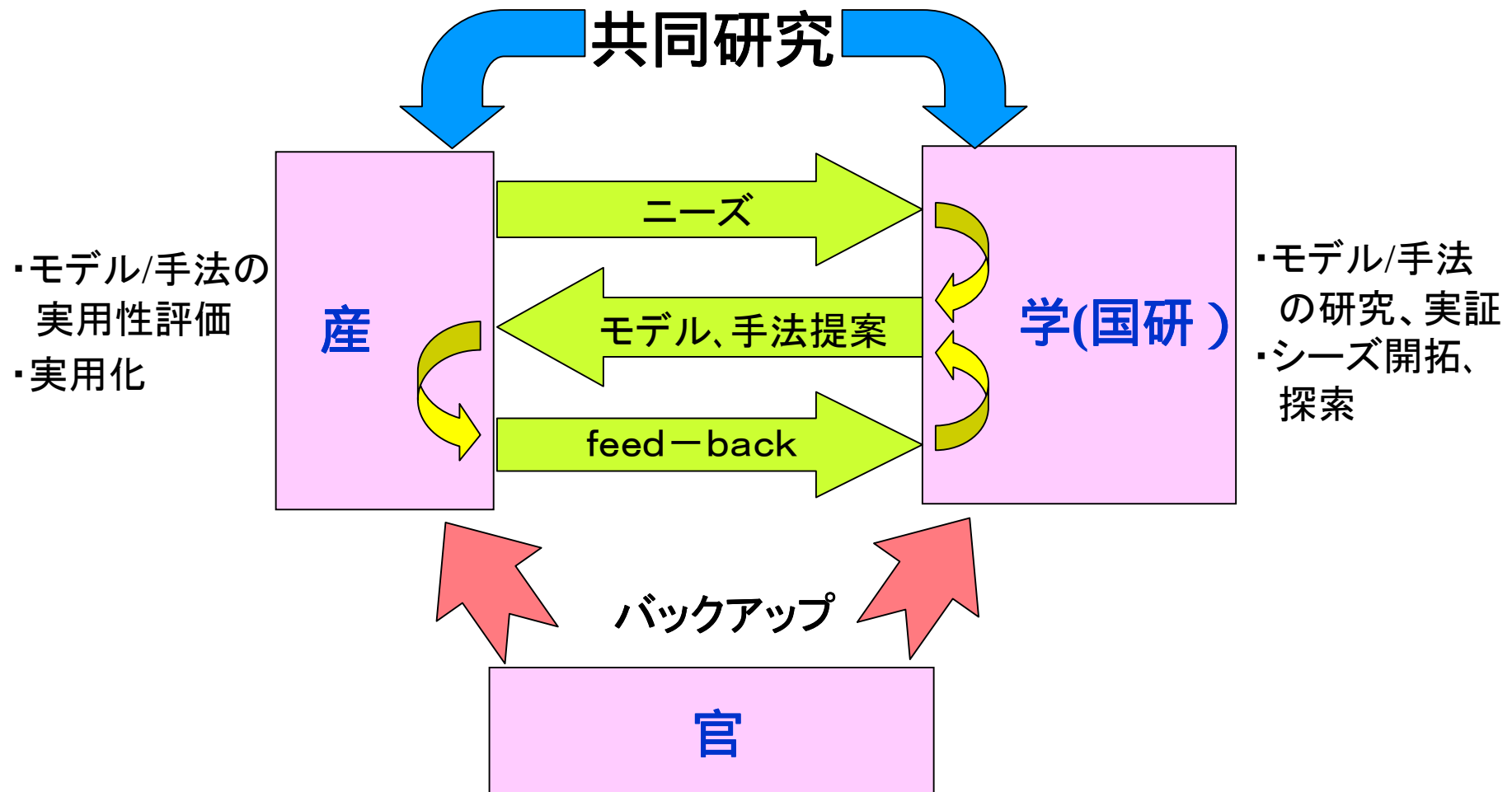
- コデザインツール
 - ・熱、メカニカル、電氣的
 - ・チップーパッケージ
 - ・高周波の取り扱い

回路モデル

- デファクトの回路モデルの性能向上
- 設計者向けの新構造デバイスとプロセスを繋ぐ手法
- Ion/Ioff評価のソフトウェアツール(リーク電流の予測)



産官学の連携



まとめ

- 共通基盤技術として、オープンな開発体制が必要
 - ー大学の活躍と公的資金援助
 - ー製造装置メーカーとの連携
- 技術の根源となる「科学的知見や知識」のツール化
 - ー教育にも活用可能
- 開発期間・コストの削減のために上手く使いこなす
 - ーブラックボックスで使わない
 - ー高精度化のためには、十分なキャリブレーションが必須