

M & S 技術でバラツキ問題に どう応えるか

モデルへの要求精度から見た
MOSFET特性へのバラツキの影響

WG10(モデリング & シミュレーション)

主査 和田哲典

WG10(M&S)メンバー

佐藤成生, 林洋一, 中村光利, 藤永正人, 麻多 進
藤原秀二, 藤井克正, 木村光紀, 小島敏明, 小町潤
海本博之, 小方 誠司, 石原 範之,
谷口研二, 小谷教彦, 大野隆央

報告内容

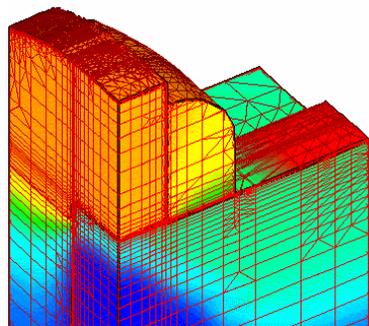
- WG10の活動背景
 - M&Sのスコープと'03までの活動
- バラツキの効果とモデルへの要求精度
 - デバイスSim.による感度解析
- M&Sの効果を維持・向上する為に
 - 共通基礎技術(バラツキ解析, ランダムテーブル補間など)の調査
- まとめ

M&Sのスコープ

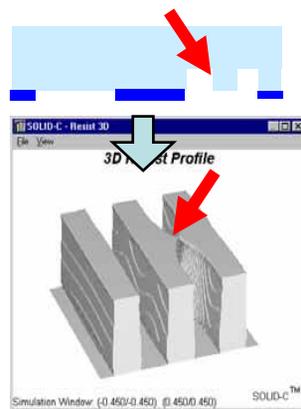
- 広範囲の物理・化学現象が対象 -

- プロセスSim., デバイスSim., 回路Sim., リソグラフィSim., 形状/装置Sim., 材料設計など広範囲

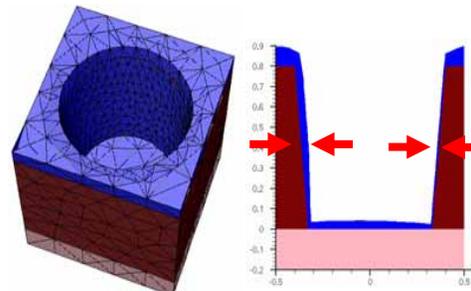
M&S全体に共通
の問題を検討



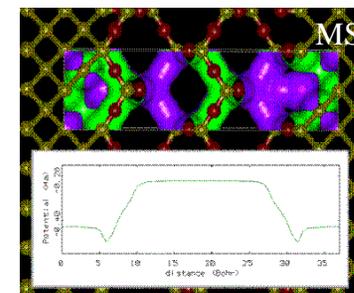
プロセス・デバイスSim.による
STI-MOS内の電位分布



リソグラフィSim.による
マスク欠陥の転写像



形状Sim.によるウェル
端のスパッタ膜形状



分子軌道法によるSiO₂
膜内の電子ポテンシャル

の図は M&S-ITWG,ITRS Tokyo 2002の資料の図を編集

WG10活動テーマの背景

2002

M&S技術は
役立ってるか？

効果について
アンケート調査

成功例では
約30%の効率up

2003

効果の維持・
向上には？

M&S共通技術
の洗出し

インバースモデル、パラ
抽、バラツキ解析技
術、3D格子、...

2004

バラツキは？

Sim.での感度解析

基盤技術は？

基盤技術の例

これは後半に

バラツキの効果・モデル精度の解析

- 目的:
 - ・素子構造バラツキが特性に与える影響を知る
 - ・素子を解析する為に必要なモデルの精度を知る
- 方法: デバイスSim.で感度解析
- 前提: キャリブレーションされ, 各社が利用可能なSim.

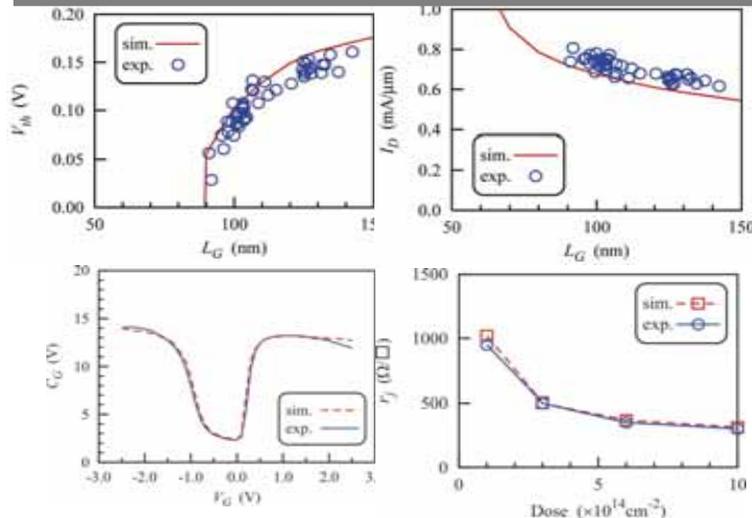


SeleteのENEXSS*を使用

素子構造パラメータ(X_j, Y_j, L_G, C_{ext})のバラツキ

デバイスSim.

素子特性(I_{on}, V_{th}, \dots)のバラツキ

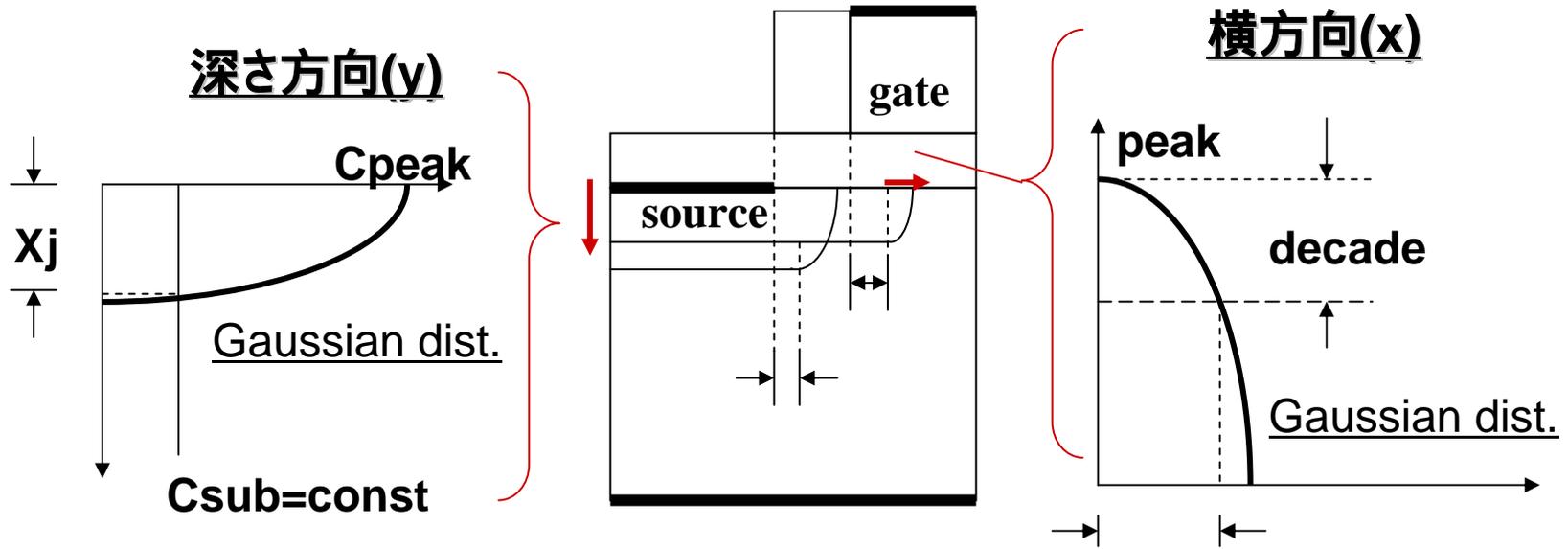


ENEXSSは130nm世代にキャリブレート済

*: Seleteから半導体12社に常に最新版がリリース

想定したドーパント分布 (High Performance)

- Haloなし, 深さ, 横方向共Gauss型分布を仮定 -



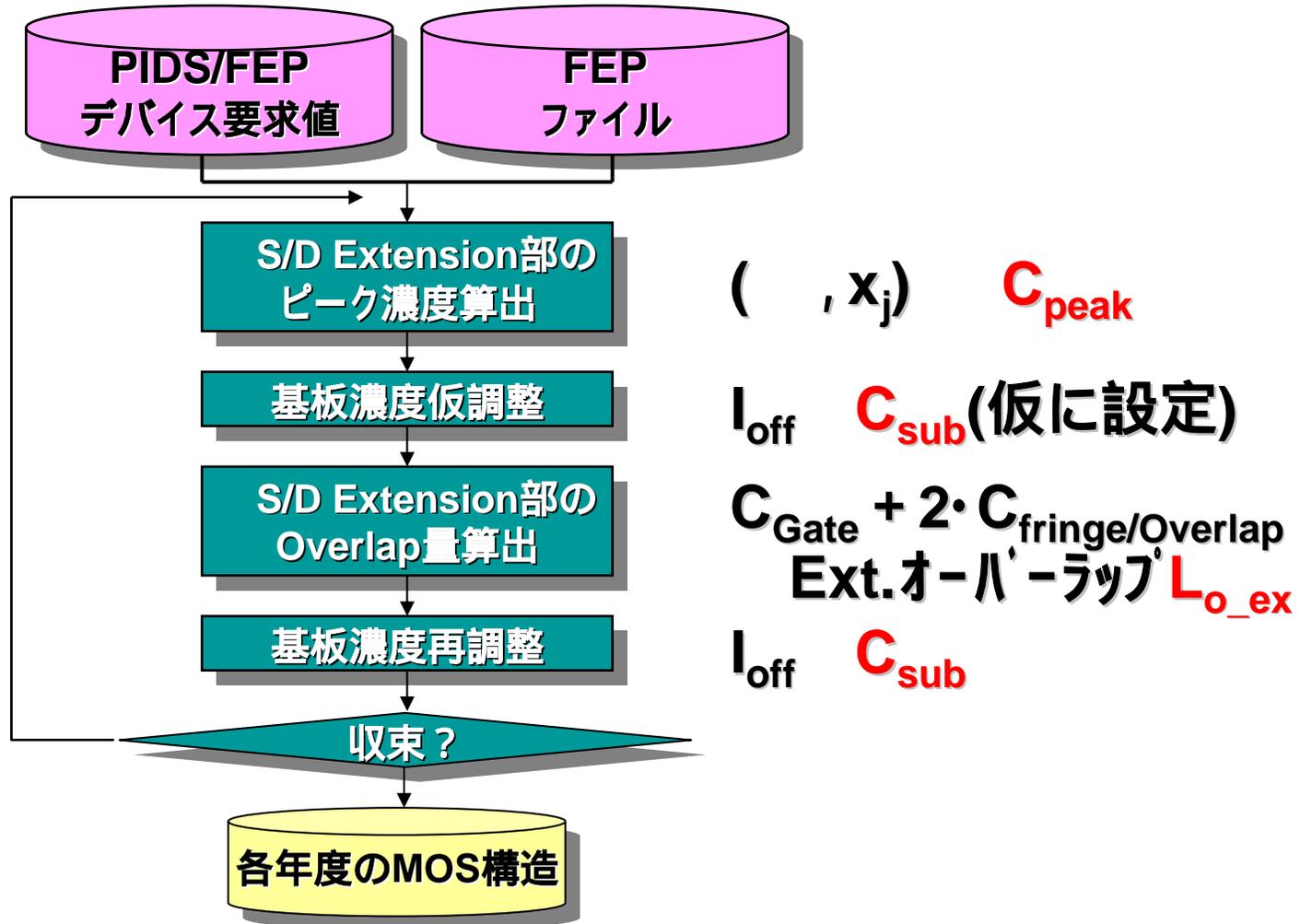
Lateral abruptness: A

$$\sigma_y = \sqrt{\frac{x_j^2}{2 \ln(C_{peak} / C_{sub})}}$$

$$\begin{aligned} \sigma_x &= \frac{A}{\sqrt{-2 \ln(\frac{1}{10})}} \\ &= A / 2.145966 \end{aligned}$$

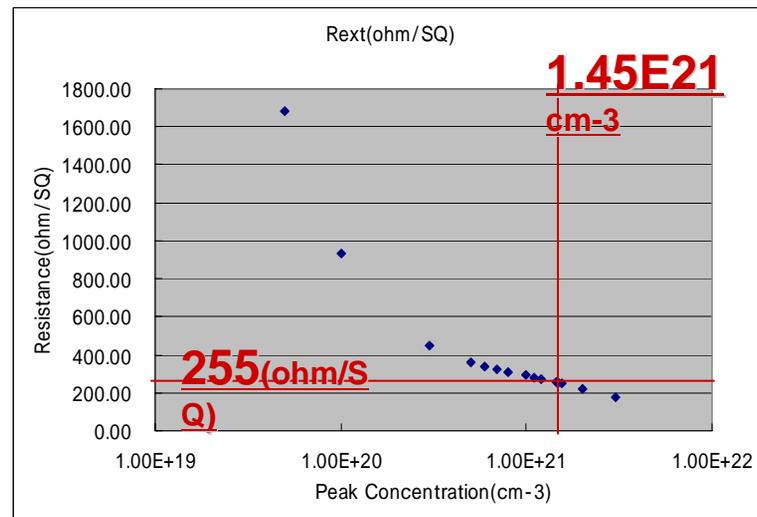
MOS構造の未定構造因子の推定法

- C_{peak} , L_{o_ex} , C_{sub} の推定(チャネル部は均一) -



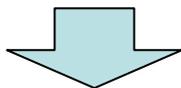
S/D_{ext}濃度とオーバーラップ度の推定

- S/D_{ext}濃度はシート抵抗から $1.45 \times 10^{21} \text{cm}^{-3}$
- S/D_{ext}オーバーラップは $C_{\text{ideal}}/C_{\text{fringe}}$ から 3nm

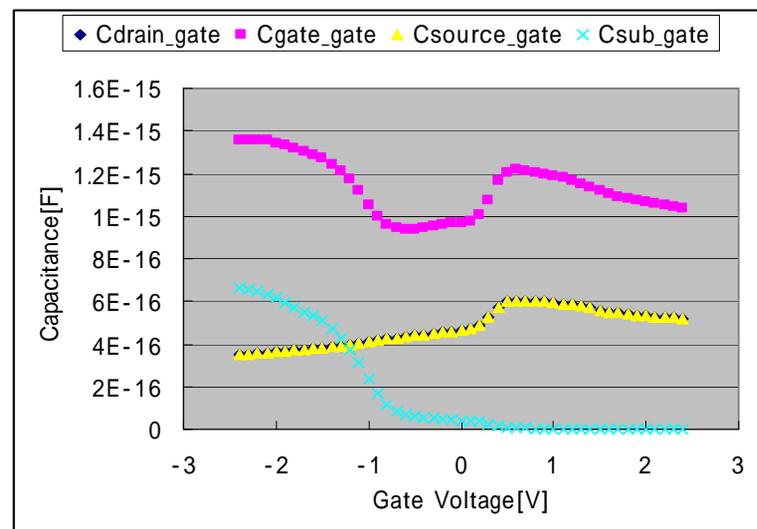


ゲート容量@2003(table 27a)

Ideal: 7.4E-16 F/um
 Fringe/Overlap: 2.4E-16 F/um (per side)



Total: 1.220E-15 F/um
 @Lo_{ex} = Lo_{cn} = 3nm



nMOS構造パラメータ(@2003)

Fundamental parameter of nMOS(um)

Lg = 0.045 # Gate length
Lsw = 0.0495 # Side wall length
Lcon = 0.1 # Contact length
Tgat = 0.1 # Gate thickness
Tox = 0.0013 # Oxide thickness
Tsub = 0.5 # Substrate thickness

Impurity concentrations(/cm³)

Cply = 2.00e20 # Poly-Si conc.
Cchn = 6.52e18 # Channel conc.
Cext = 1.45e21 # Ext. conc.
Ccon = 1.50e21 # Ext. conc.

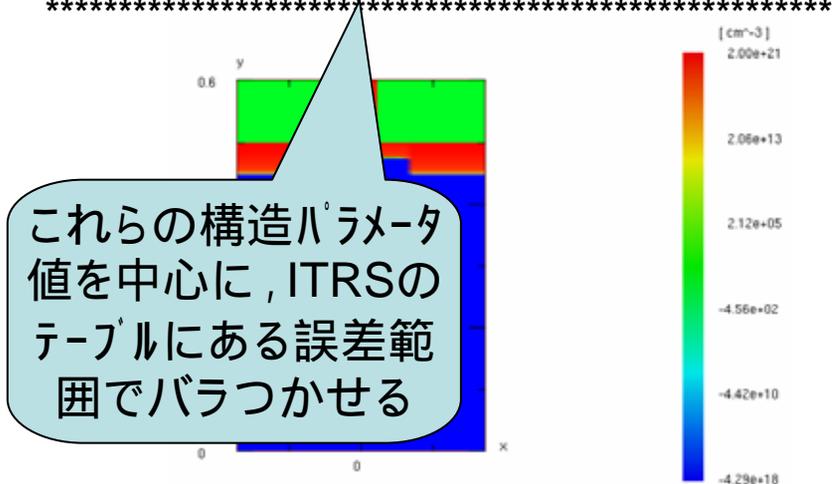
#Junction depth(um)

Xj_ex = 0.0248 # Source/Drain ext.
Al_ex = 0.0050 # Lateral abr. of ext.
Xj_cn = 0.0495 # S/D cont.
Al_cn = 0.01 # Lateral abr. of cont.
Lo_ex = 0.003 # overlap of ext.
Lo_cn = 0.003 # overlap of cont.

(Ioffを要求値にあわせた場合)

MOS PARAMETERS(@Vd=1.2)

- **Vth (max.gm) = 0.15** V
- **ldr (max.gm) = 0.00109** A
- **Vth (current) = 0.131** V
- **ldr = 0.00106** A
- **S-fact. = 82.4** mV/dec
- **Ioff = 3.01e-08** A
- **Ion = 0.00116** A



構造因子のVth, Ionへの影響(1)

- 実験計画法の主要因分析を援用 -

M&S(Lithography Modeling(OPC)) Table

PIDSとFEPの表から

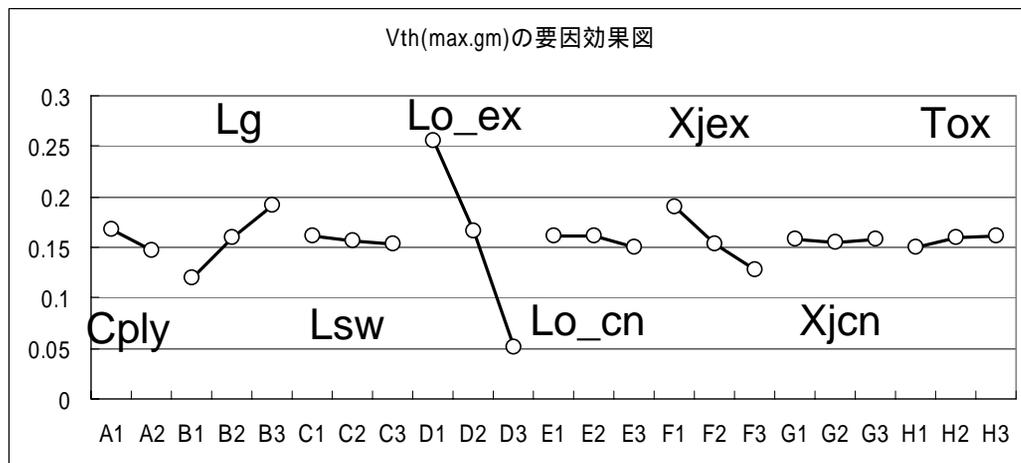
Symbol	Factor	Low	Center	High	Erorr
A	Cply	1.00E+20	2.00E+20		FEP
B	Lg	0.0435	0.045	0.0465	± 0.0015
C	Lsw	0.0472	0.0495	0.0518	± 0.0023
D	Lo_ex	0.0007	0.003	0.0053	± 0.0023
E	Lo_cn	0.0007	0.003	0.0053	± 0.0023
F	Xj_ex	0.0203	0.0248	0.0293	± 0.0045
G	Xj_cn	0.045	0.0495	0.054	± 0.0045
H	Tox	0.001248	0.0013	0.001352	± 4%

M&S(Back-end process/Equipment/Topography) Table

M&S(FEP) Accuracy Table

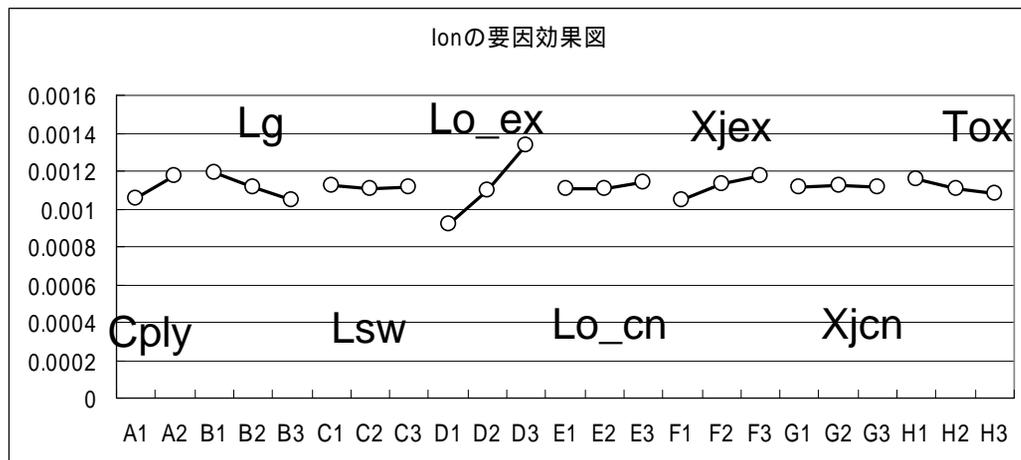
構造因子のVth, Ionへの影響(2)

- L18直交表を用いた要因効果図 -



- Vthへの影響

$$L_{o_ex} > L_g > X_{jex} > C_{poly} > T_{ox} > L_{sw} > L_{o_cn}$$



- Ionへの影響

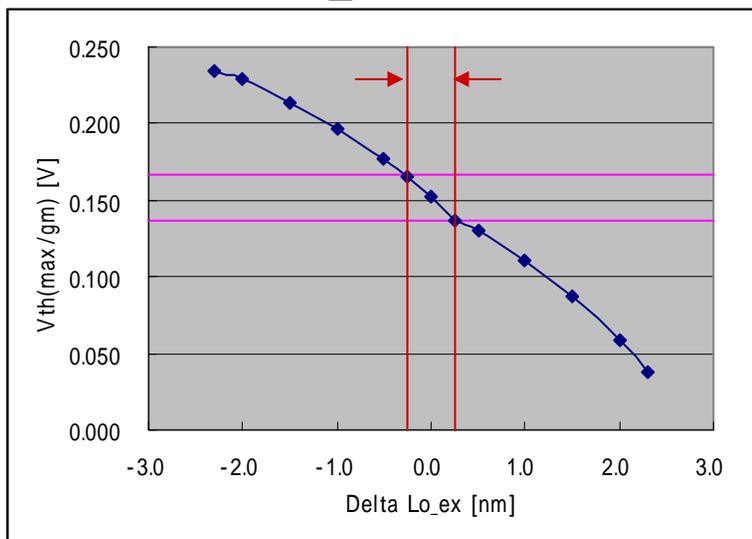
$$L_{o_ex} > C_{poly} > L_g > X_{jex} > T_{ox} > L_{sw} > L_{o_cn}$$

L_{o_ex} に要求されるSim.精度

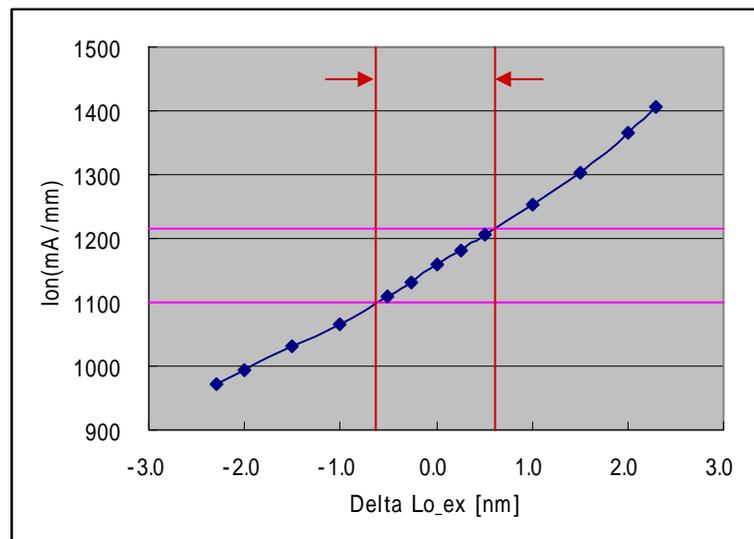
- L_{o_ex} だけ変化時の $V_{th} < 7\%$, $I_{on} < 5\%$ -

VthとIonで異なるが, 安全側にすると $\pm 0.25nm$

$\Delta L_{o_ex} \approx \pm 0.25nm$



$\Delta L_{o_ex} \approx \pm 0.50nm$



(注) L_{o_ex} 以外はCenter値

現在のスペック: $\pm 2.3nm$

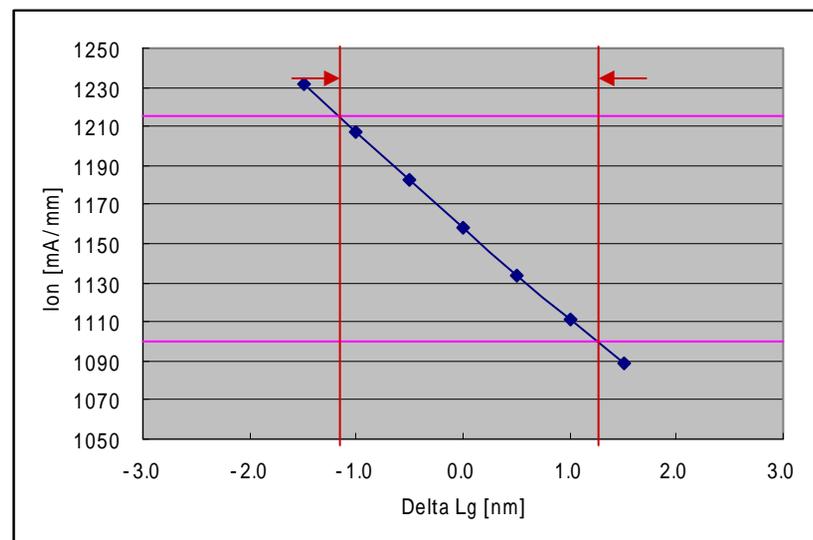
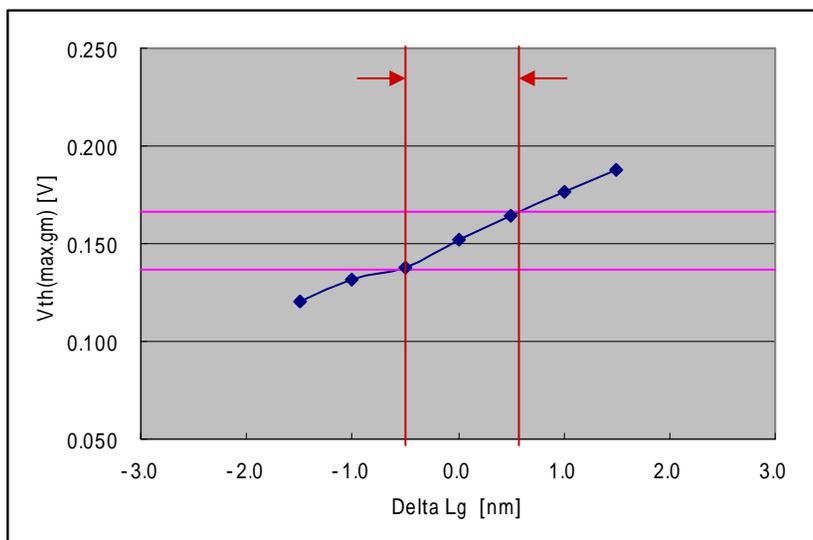
L_g に要求されるSim.精度

- L_g だけ変化時の $V_{th} < 7\%$, $I_{on} < 5\%$ -

VthとIonで異なるが, 安全側にすると $\pm 0.5nm$

$\Delta L_g \approx \pm 0.5nm$

$\Delta L_g \approx \pm 1.1nm$



(注) L_g 以外はCenter値

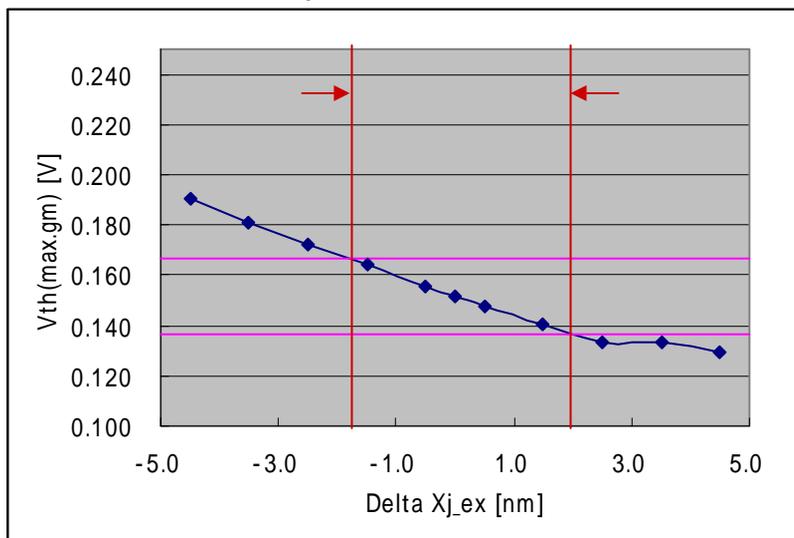
現在のスペック: $\pm 1.5nm$

X_{j_ex} に要求されるSim.精度

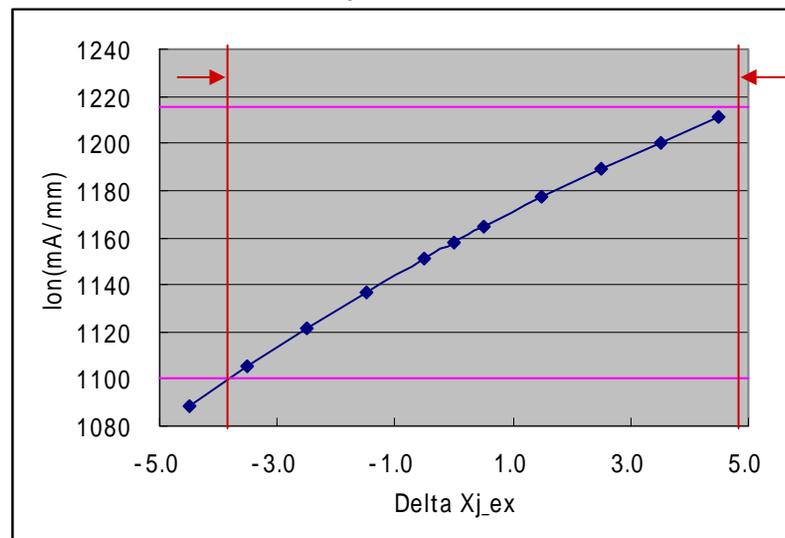
- X_{j_ex} だけ変化時の $V_{th} < 7\%$, $I_{on} < 5\%$ -

VthとIonで異なるが, 安全側にすると $\pm 2nm$

$\Delta X_{j_ex} \approx \pm 2nm$



$\Delta X_{j_ex} \approx \pm 4nm$



(注) X_{j_ex} 以外はCenter値

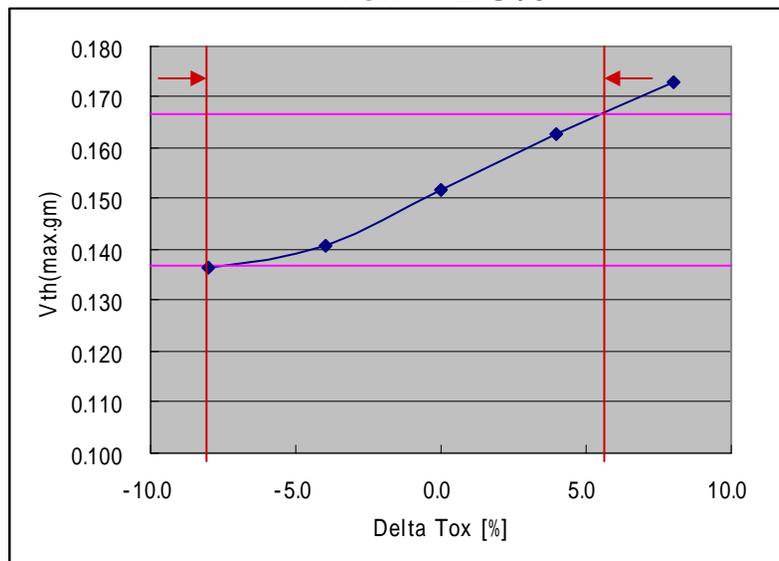
現在のスペック: $\pm 4.5nm$

T_{ox} に要求されるSim.精度

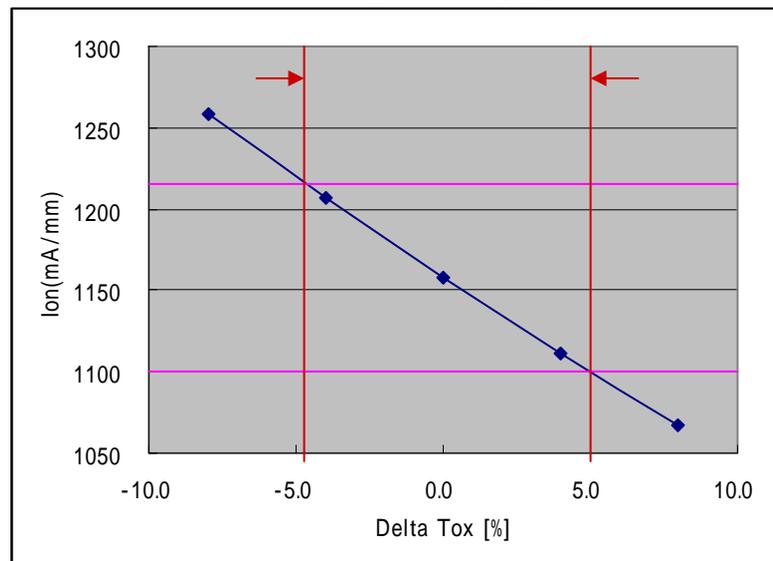
- T_{ox} だけ変化時の $V_{th} < 7\%$, $I_{on} < 5\%$ -

現在の要求精度でも良さそう

$Tox \sim \pm 8\%$



$Tox \sim \pm 5\%$

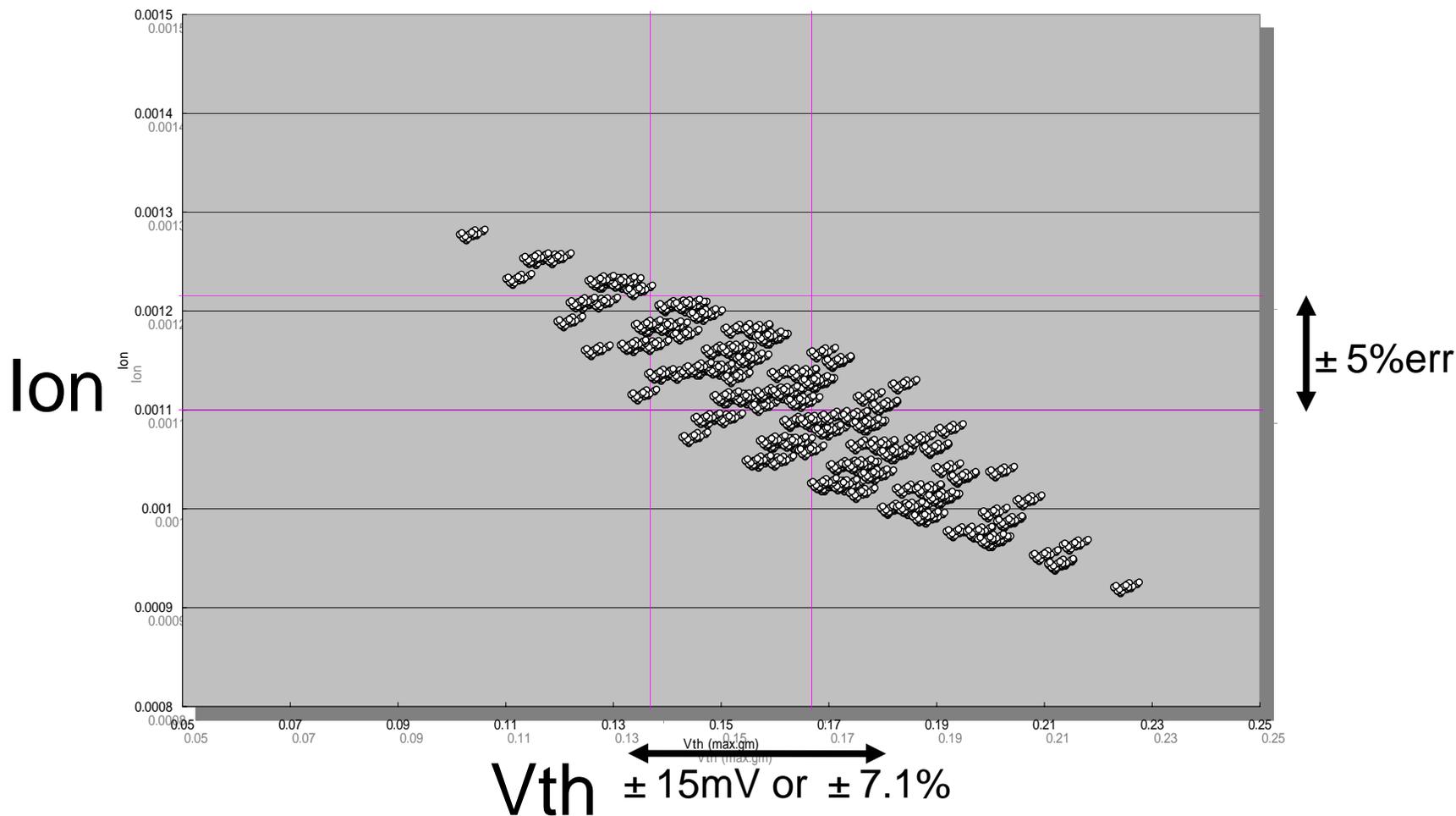


(注) T_{ox} 以外はCenter値

現在のスペック: $\pm 4\%$

8構造因子全てが変動した場合

- V_{th} , I_{on} の変化は5%を越える -



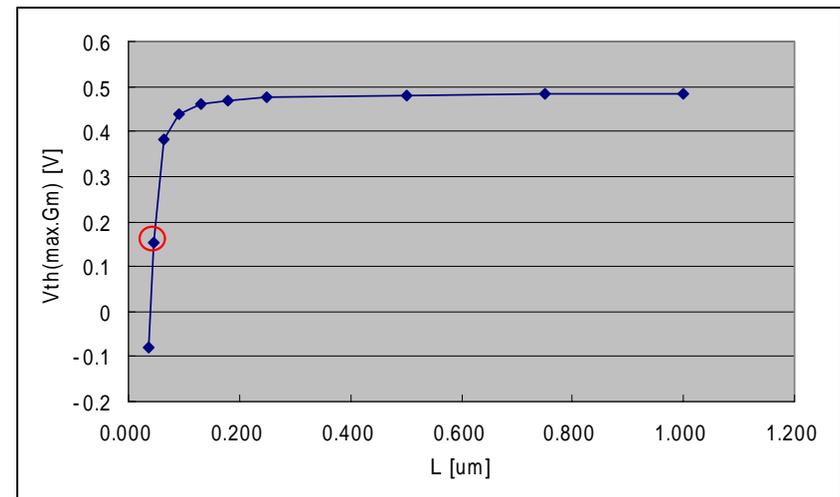
構造パラメータの許容誤差

- 均一基板濃度, poly-Siゲートなどを仮定 -

	2003		2004		2005		2006		2007	
DRAM Half-Pitch (um)	100		90		80		70		65	
MPU/ASIC Half Pitch (nm)	107		90		80		70		65	
MPU Printed gate Length (nm)	65		53		45		40		35	
MPU Physical Gate Length (nm)	45		37		32		28		25	
Possible Device Structure	ITRS	Sim.								
Mobility Enhancement Factor	1	1	1.3	1	1.3	1	1.4	1	2	1
Vth@sat(V.)	0.21	0.152	0.2	0.15	0.2	0.186	0.21	0.18	0.18	0.263
Ion (uA/um)	980	1158	1110	1256	1090	1292	1170	1390	1510	1261
Ioff(uA/um)	0.03	0.03	0.05	0.0498	0.05	0.0503	0.05	0.0505	0.07	0.0702
S-factor(mv/dec)	-	82.43	-	87.59	-	97.53	-	96.07	-	133.4
Parameter's Up./Low.-Limits	min	max								
Cpoly(1/cm3)	1.4E+20	3.1E+20	1.4E+20	3.0E+20	1.5E+20	2.8E+20	1.7E+20	2.4E+20	1.8E+20	2.3E+20
Lg(nm)	-0.6	0.59	-0.39	0.42	-0.26	0.22	-0.15	0.17	-0.042	0.043
Lo_ex(nm)	-0.28	0.26	-0.17	0.17	-0.13	0.13	-0.07	0.06	-0.018	0.018
Xj_ex(nm)	-1.8	2	-1.3	1.4	-1.2	1.3	-0.7	0.7	-0.6	0.7
tox(%)	-4	4	-4	4	-4	4	-3	3	-2	3

バラツキとモデルへの要求精度のまとめ

- シミュレータを用いてITRSに準拠したMOSの構造パラメータ・バラツキと性能バラツキの関係を解析できる。
- 但し今回のMOS構造は均一基板, Si/SiO₂界面と同じ移動度等を仮定。
- 正確な分析は, 現実的な構造で行う必要あり.



均一基板ではVth-Lg特性の「崖」を使う事になり, 現実のデバイスとは異なる状況での感度解析となってしまう。

WG10活動テーマの背景

2002

M&S技術は
役立ってるか？

効果について
アンケート調査

成功例では
約35%の効率up

2003

効果の維持・
向上には？

M&S共通技術
の洗出し

インバースモデル、パラ
抽、バラツキ解析技
術、3D格子、...

2004

バラツキは？

Sim.での感度解析

共通技術は？

基盤技術の例

M&S技術は活用されているか？

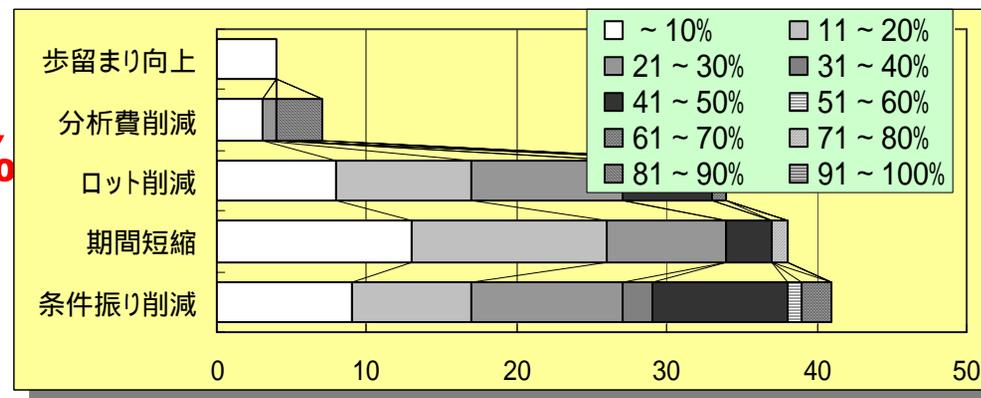
- 各社デバイス開発担当へのアンケート調査結果('02) -

● 効果の平均値

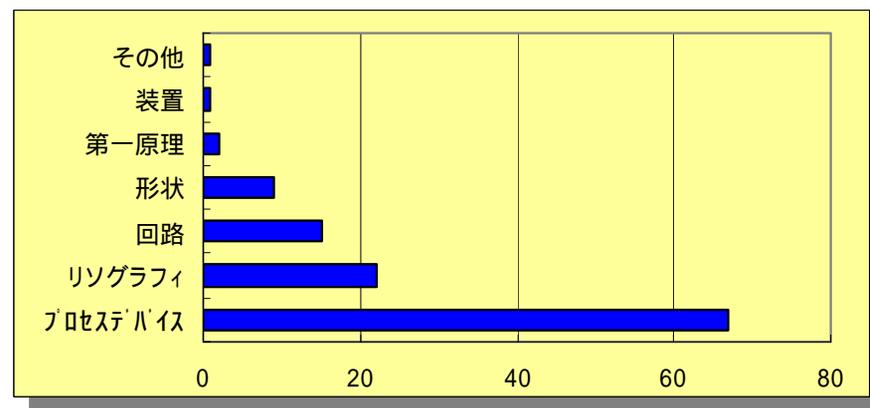
- 条件数削減率・・・34%
- 期間短縮率・・・26%
- ロット削減率・・・30%

● その際の使用ソフト

- プロセス・デバイス > リングラフィ > 回路Sim.
- 上記傾向は主要回答者がインテグレーション担当である事を反映



主な経済的効果と効率化や削減率の回答数(複数回答)



使用したソフト(複数回答)

M&Sの効果を維持向上する為には?

- M&Sの各分野に共通する技術の調査('03) -
- バラツキの効率的な解析
 - 区間解析^{*}, 確率偏微分方程式[†]
- テーブルモデル, モデル階層の接続
 - 多次元ランダムテーブル補間^{*}
- 最適化・逆問題
 - パラメータ抽出[†], 多目的最適化[†]
- 3D格子発生
- 並列計算技術, ...

†: 昨年報告済

*: 今回報告



他分野の手法・技術動向への感度と、従来手法にとらわれない発想が重要

バラツキ解析を効率的に出来ないか？

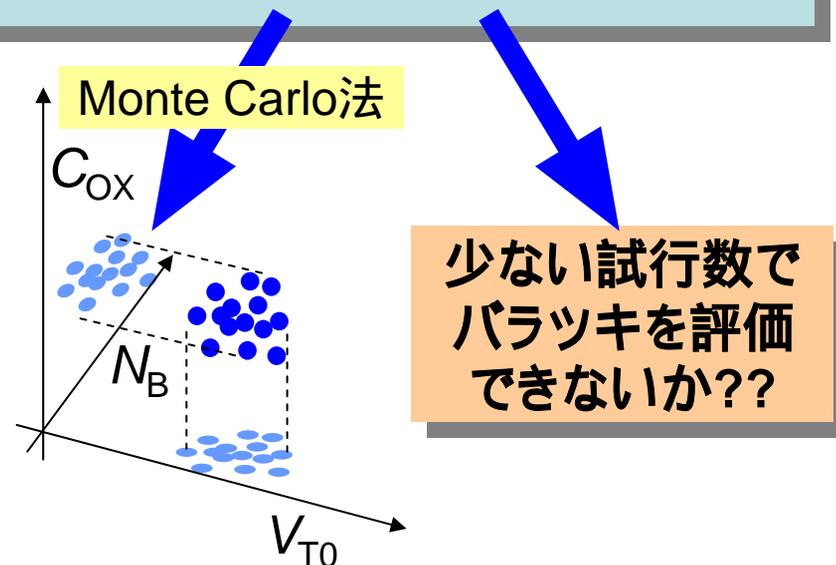
- Monte Carlo法
 - 汎用
 - 要因が増えると計算量が急増

たとえば

$$V_T = V_{T0} + \sqrt{2\varepsilon q} \cdot \frac{\sqrt{N_B}}{C_{OX}} \dots$$

の V_{T0} , N_B , C_{OX} , ... がばらつくときの V_T 変動の計算

- 数値の扱い
 - 1つの数値でなく「幅」を持つ量として表現
 - 幅を持つ量の間演算を定義



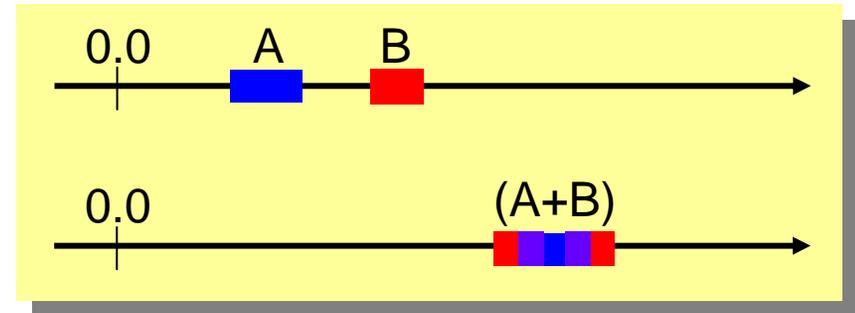
Monte Carlo法は要因をばらつかせて多数の試行計算

区間解析(Interval Analysis)とは

- データを下限と上限の対で表現する -

四則演算

- $[a:b] + [c:d] = [a+c:b+d]$
- $[a:b] - [c:d] = [a-d:b-c]$
- $[a:b] * [c:d] = [x:y]$
 $x = \min(a*c, a*d, b*c, b*d)$
 $y = \max(a*c, a*d, b*c, b*d)$
- $[a:b] / [c:d] = [a:b] * [1/d:1/c]$



区間解析を使うと, 測定値等を幅を持つ量で表せ, それらの間の四則演算を定義する

条件判断

- $[a:b] == 0$? true if $[a:b]$ 0.0 等とする

四則演算等からなるモデル式中のパラメータがバラツキを持つ場合
1回の計算でバラツキ評価が可能

(見かけ上)

区間解析はClosed-Formのモデルに適用可

- 例えばMOSFET性能モデル“Master” -

$L=0.8X_j, L=L_g - L$	$N_{ch}=N_B+2N_{pkt} \cdot \min(L, L_{pkt})/L$
$2 \phi_F = (kT/q) \ln(N_{ch}/n_i)^2$ $\phi_d = (kT/q) \ln(N_{ext} N_{ch}/n_i^2)$	$L_{pkt} = (R_p + 2 R_p) \sin$ $+ 2 R_p \cos - L/2$
$V_{th0} = V_{FB} + 2 \phi_F + (2$	$s q N_B (2 \phi_F - V_{BS})) / C_{ox}$: : :

“Master”のモデル式[†]を区間解析した例

$$T_{ox}(\text{nm})=[22:25], X_j(\text{nm})=[200:220], N_B(/\text{cm}^3)=[5:6] \times 10^{16}$$

$$C_{pkt}(/\text{cm}^2)=[5:6] \times 10^{12}, R_p(\text{nm})=[240:250], dR_p(\text{nm})=[55:60]$$

$$dR_l(\text{nm})=[50:60], (\text{deg})=[35:40] \quad \text{とすると}$$



$$L(\text{nm})=[160:176], C_{ox}=[1.38216:1.57064] \times 10^{-14}$$

$$N_{pkt}=[6.75676:8.57143] \times 10^9$$

$$V_{FB}=[-0.214609:-0.209891], F=[0.389506:0.394224]$$

$$(2 \quad s q N_B (2 \quad F - V_{BS}))=[0.381878:0.420853]$$

$$V_{FB}+2 \quad F=[0.564404:0.578557]$$

： 等の結果が得られる

[†]: Masterの資料からは完全なモデル式は不明

区間解析によるタイミング解析の例

1388

IEEE TRANSACTIONS ON COMPUTER-AIDED DESIGN, VOL. 11, NO. 11, NOVEMBER 1992

Interval Methods for Modeling Uncertainty in RC Timing Analysis

Cheryl L. Harkness, *Member, IEEE*, and Daniel P. Lonresti, *Member, IEEE*

- タイミング解析ソフト“Crystal”の遅延モデル(PR-slope法)で各種の解析手法を比較

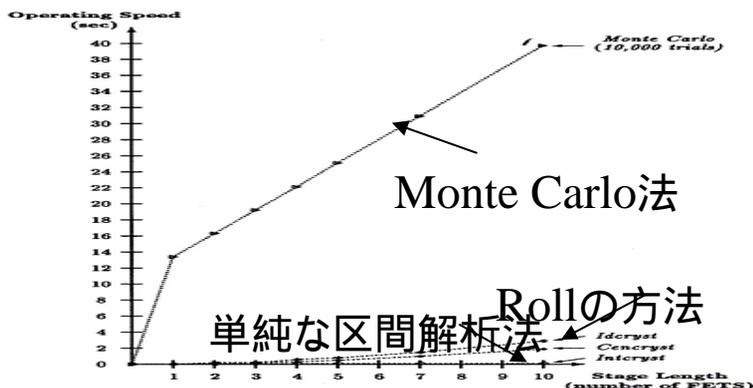


Fig. 7. Operating speed versus stage length.

計算時間はM.C.法に較べ非常に短い

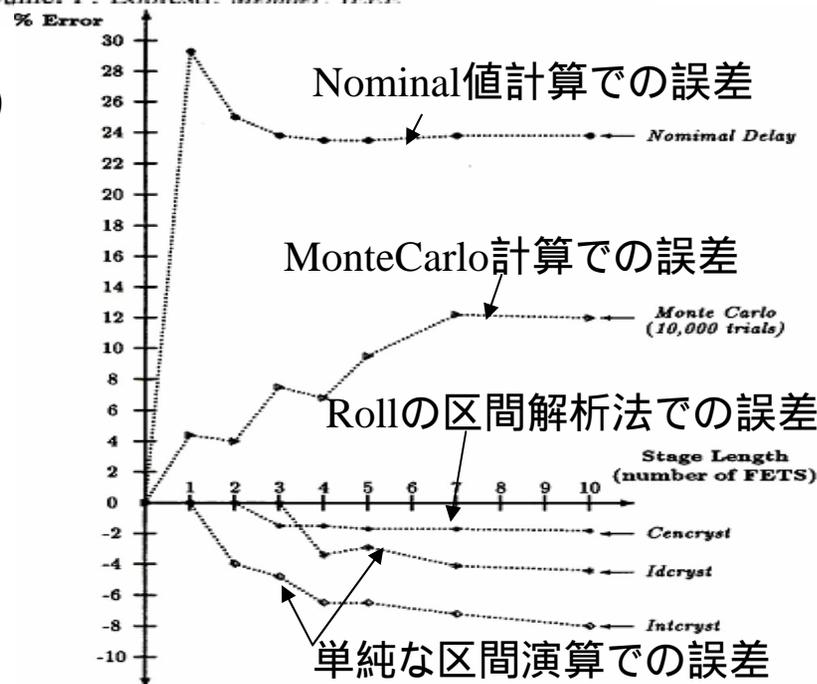


Fig. 6. Percentage error versus stage length (upper bounds).

論理回路が含むTr.数に対する遅延バラツキの上限値に関する理論値との誤差

区間解析の注意点・限界

- 演算回数と共に区間巾が増大する†
 - 逆数に戻らない†

$$4.3 * [2.6 : 2.7] = [11.18 : 11.88],$$

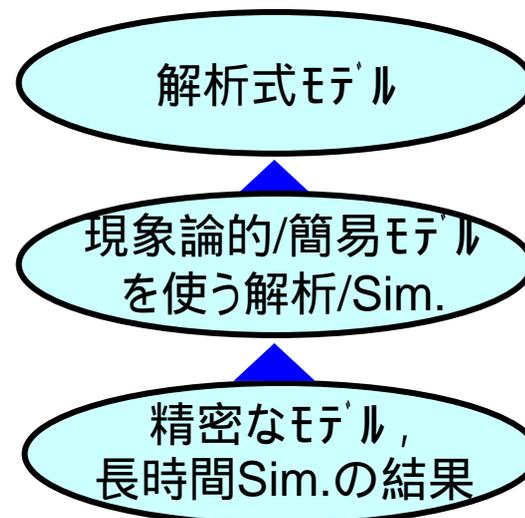
$$[11.18 : 11.88] / [2.6 : 2.7] = [4.14074 : 4.56923] \quad 4.3$$

- 連立一次方程式の解が「ぼやけ」る
 - 別の解法が必要
- 結合則・分配則が不成立 $a * (b+c) \neq a*b+a*c$
- 大小比較などで判定不能が生じる
- 相関がある量を含む演算は結果が「ぼやけ」過ぎる

†: Rational Interval Analysisではこの欠点を克服出来るとされる

多次元ランダムデータの補間技術

- 何故必要？
 - Sim. や実験で取得したデータを補間して使う
 - 詳細モデルの解析結果を経験式モデルに反映してモデルを階層化
- 必要な性能・機能
 - 多次元テーブル,
 - 欠落データあり
 - データ補充が容易



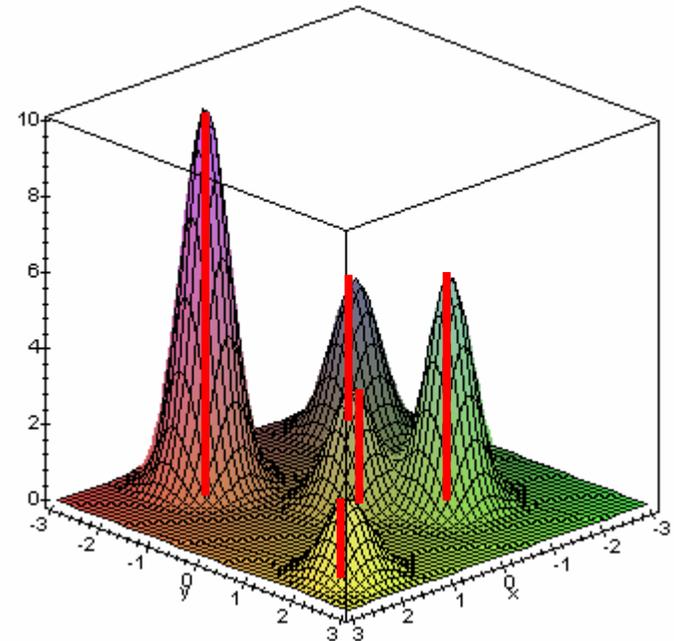
モデルの階層. 簡易モデルでは精密モデルの結果を解析式やテーブルで取り込む

Energy/Dose	10	20	40	100	200	400	1000
1.00E+11							
3.00E+11	○	○		○			
1.00E+12	○						○
3.00E+12	○						○
1.00E+13	○	○	○				
3.00E+13	○						○
1.00E+14				○	○		
3.00E+14		○	○	○	○	○	

欠落データがある2次元以上の表への対応

多次元ランダムデータ補間法

- 空間統計学
 - 幾何確率論などから発展
- Kriging*
 - 地球統計学, 鉱山技術等から発展
- Fang†らの方法
 - Diracの関数を使用



Fangらの方法はサンプリグ点の影響を重ね合わせる考え方

* : 例えば間瀬, 武田共著「空間データモテリグ」, 2001, 共立出版

† : K.Benjamin, K.Fang, Phys.Computing 1991 Conf., San Jose, June, 1991

K.Fangらの発想

$$\left. \begin{array}{l} \int f(x)\delta(x-a)dx = f(a) \\ \int \delta(x-a)dx = 1 \end{array} \right\} \Rightarrow \int (f(x) - f(a))\delta(x-a)dx = 0$$

右上の式を「離散化」して近似すると

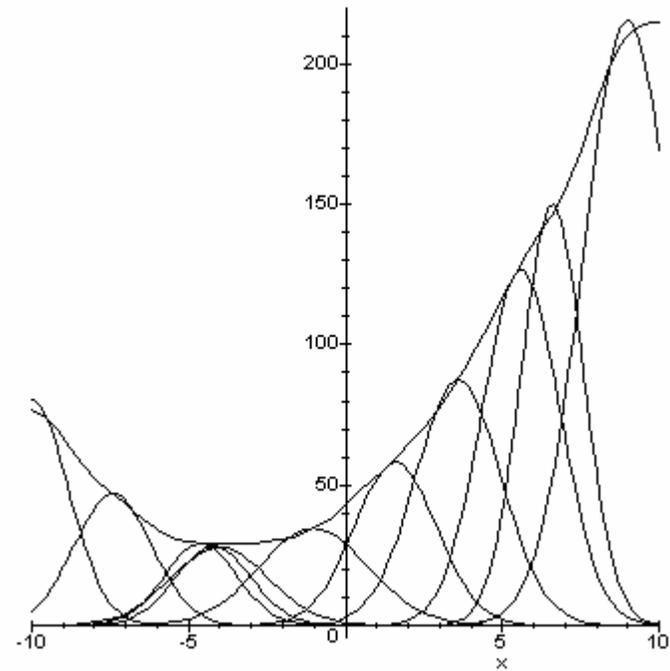
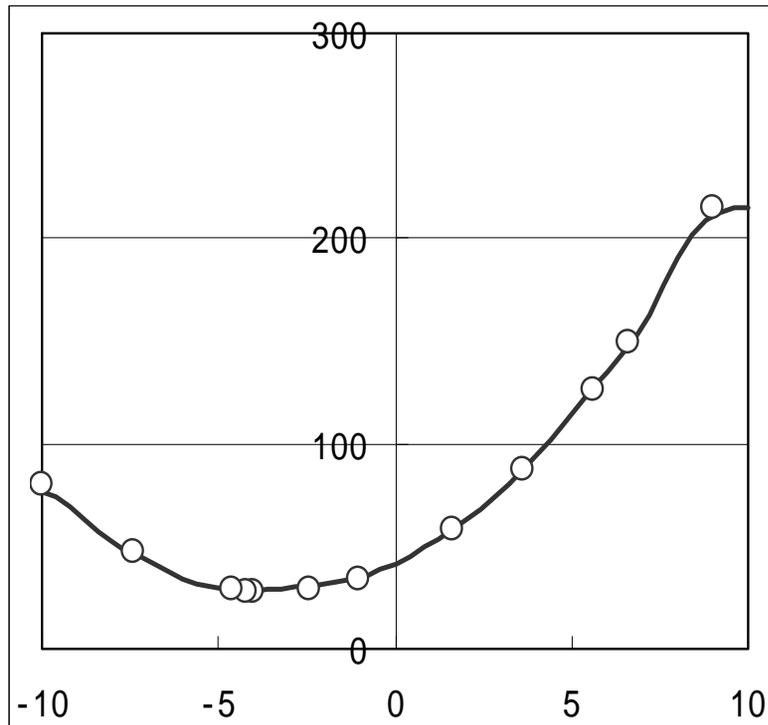
$$\sum_{i=1}^M [f(x_i) - f(a)]\delta(x_i - a) \approx 0$$

$$\Rightarrow f(a) \sum_{i=1}^M \delta(x_i - a) \approx \sum_{i=1}^M f(x_i)\delta(x_i - a)$$

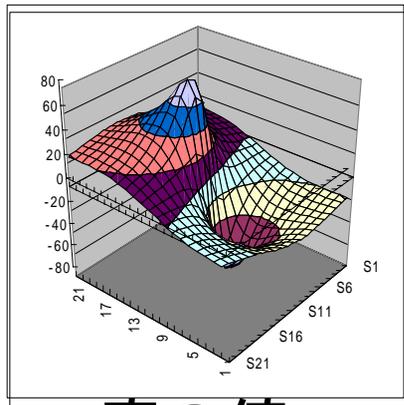
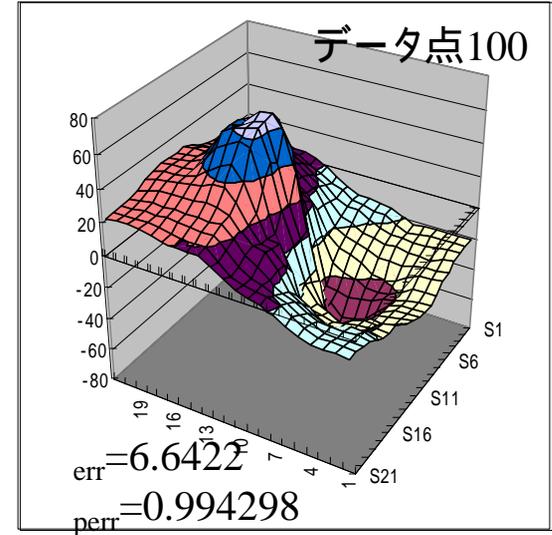
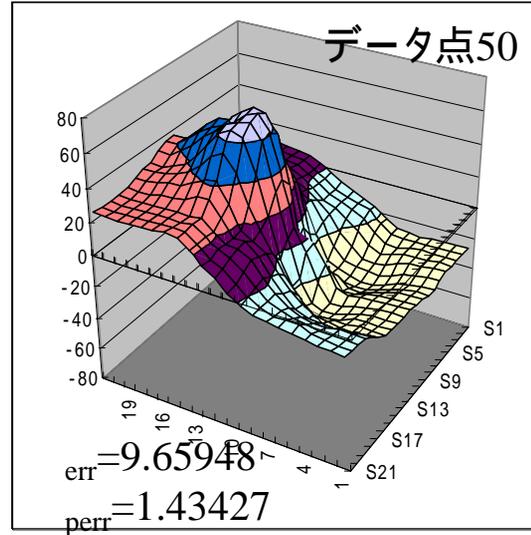
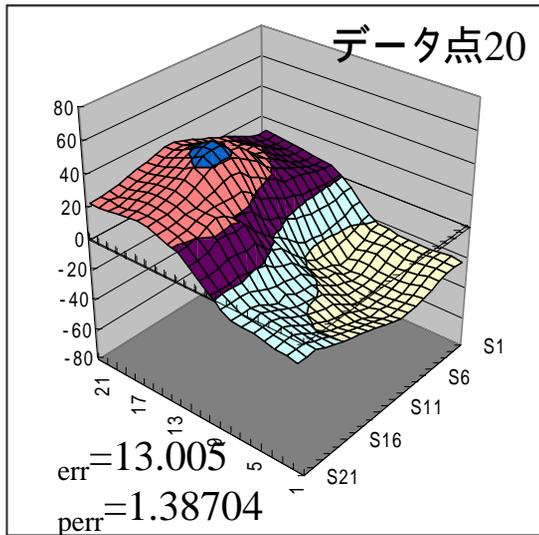
$$\therefore f(a) \approx \frac{\sum_{i=1}^M f(x_i)\delta(x_i - a)}{\sum_{i=1}^M \delta(x_i - a)}$$

1次元データの補間例

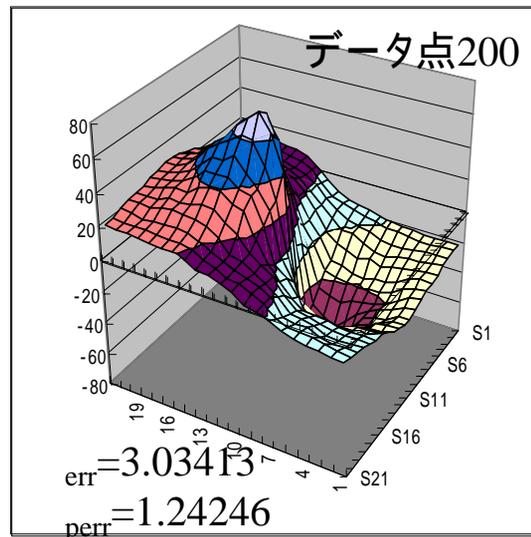
- 手法自体は2D以上で威力, イメージ理解の為
- $y=ax^2+bx+c$ をランダムなサンプリング点での値で重ね合わせる



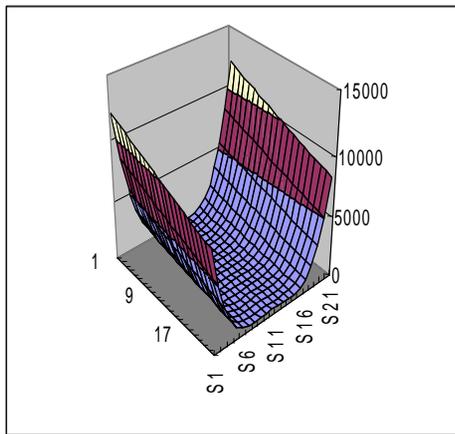
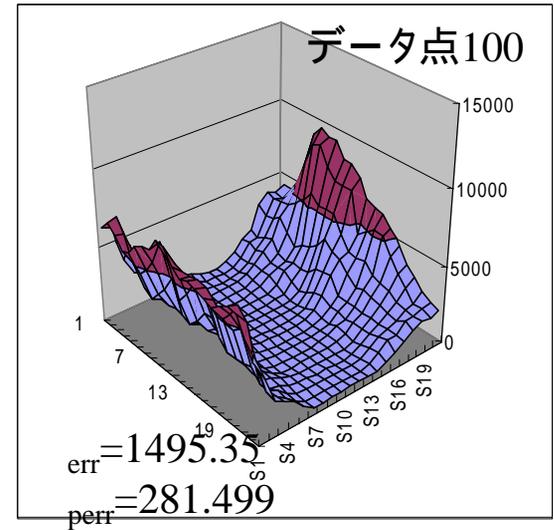
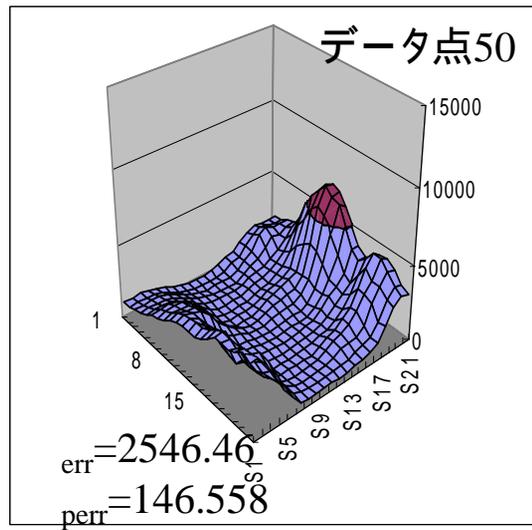
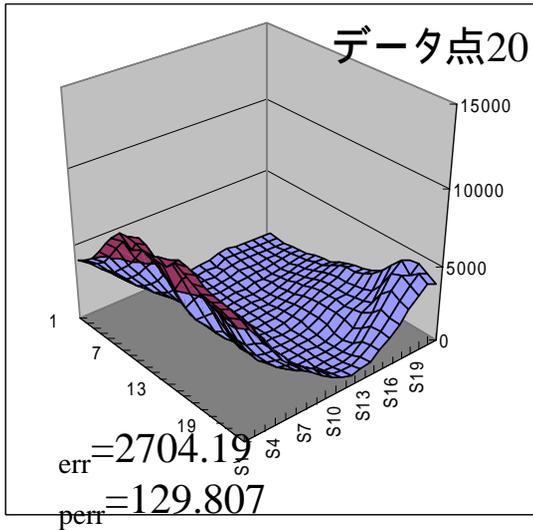
様々な $f(x,y)$ でのテスト1



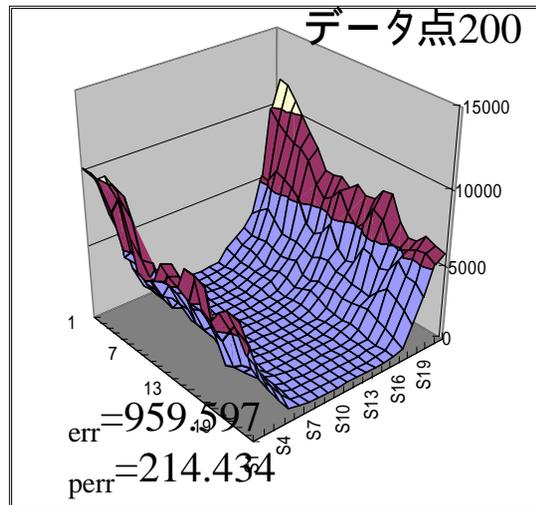
真の値



様々な $f(x,y)$ でのテスト3



真の値



ま と め

- シミュレータで、ITRSの性能に準拠したMOS構造を推定する手順を構築。これをもとに、
 - モデルに対する要求精度を評価した。
 - バラツキが性能に与える影響の評価にもなる。
 - Haloを持たない構造 厳しめの値をもたらす
- M&Sの共通的な技術の具体例を調査
 - 区間解析, 多次元ランダムデータ補間の例を提示