

メトロロジーWG

“半導体ウエーハ計測技術の最新動向”
(WG14, 故障解析SWGの活動から)

2013年3月8日

WG14 (株)東芝 山崎裕一郎

内容

- 2012年度STRJ WG14 活動報告
 - ITRS Metrology 國際活動
 - WG14 国内活動
 - 2012年度活動方針
 - 先端計測技術動向調査
 - 3次元計測技術
 - 先端電子顕微鏡技術
- 2012年度故障解析SWG活動報告

内容

- **2012年度STRJ WG14 活動報告**
 - ITRS Metrology 國際活動
 - WG14 国内活動
 - 2012年度活動方針
 - 先端計測技術動向調査
 - 3次元計測技術
 - 先端電子顕微鏡技術
- **2012年度故障解析SWG活動報告**

2012年度STRJ WG14活動報告

メンバー

| | |
|-------|----------------|
| 山崎裕一郎 | (東芝) |
| 池野昌彦 | (日立ハイテクノロジーズ) |
| 五十嵐信行 | (ルネサスエレクトロニクス) |
| 片岡祐治 | (富士通セミコンダクター) |
| 嵯峨幸一郎 | (ソニー) |
| 畑 良文 | (パナソニック) |
| 市川昌和 | (東京大学) |
| 水野文夫 | (明星大学) |
| 新井 優 | (産総研) |
| 西萩一夫 | (堀場製作所) |
| 堺澤秀行 | (NGR) |

内容

- **2012年度STRJ WG14 活動報告**
 - ITRS Metrology 國際活動
 - WG14 国内活動
 - 2012年度活動方針
 - 先端計測技術動向調査
 - 3次元計測技術
 - 先端電子顕微鏡技術
- **2012年度故障解析SWG活動報告**

① ITRS定例会議

- WG14からの出席者、春(欧)1名、夏(米)1名、冬(台)なし
- 冬(台)会議に関しては、Metrologyメンバーの参加無く会議成立せず

② 2012改定議論

- 改定議論の中心は春(欧)会議と、夏(米)会議
- Basecampを活用した意見交換と議論を通しupdate版を作成

③ 主な議論のポイント

Lithography:

- マルチパターンニング(ピッチスプリット方式、スペーサ方式)に対応した計測、EUVマスクの計測・検査、EUVレジスト高さ計測
- 3D計測ニーズ増大に伴う、FinFETの形状計測のロードマップ作成
- 3Dメモリーは2013年に検討すること決定

FEP:

- USJ計測、新チャネル材料(Ge、III-V族)中の欠陥検査
- 歪計測は2013年に向け改定(日本サイドが担当!)

Interconnect:

- Cu中ボイド検査はR&D向けとすることで合意
- パターン加工したLow-k膜の誘電率測定

ERD-ERM:

- CNT, Graphene等のCarbon Based Materialのコンタクト抵抗計測
- 新たな計測技術ギャップが発生(新材料導入に伴うES&H課題、など)



ITRS Metrology 国際活動

FEP/PIDS計測技術ギャップ → EOT・局所歪・3D形状計測

EOT & Defects for
New Channel Materials for high μ

チャンネル材料
の管理

New material

CD/Sidewall/Height/Stress/Dopant Metrology

Require measurements of fin CD, height, sidewall angle and roughness.

多パラメータ
の計測

Local Stress measurements

非破壊+
局所応力計測

Relatively small laser spot
(Visible light)
with deeper penetration

Measurement Point

Stress Liner

STI

Channel

Strain/Stress

3D Metrology for Advanced Memory

Bit Line

Source Line

SG

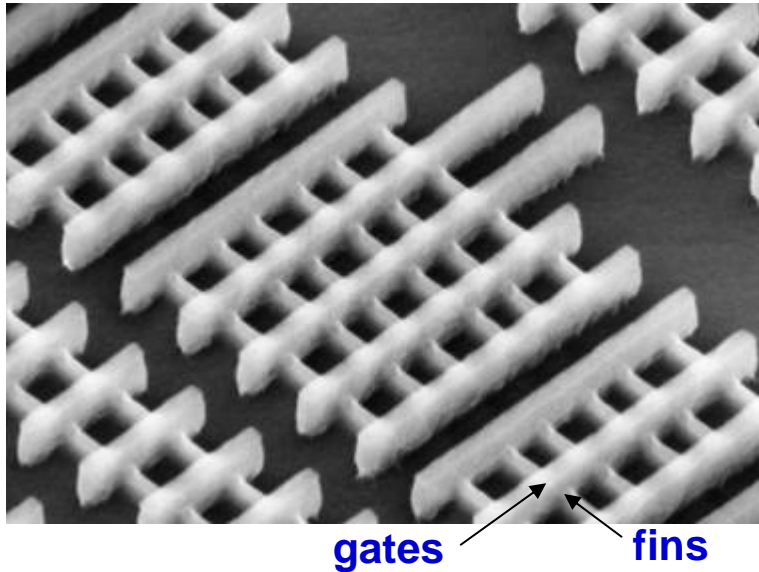
CG

PC

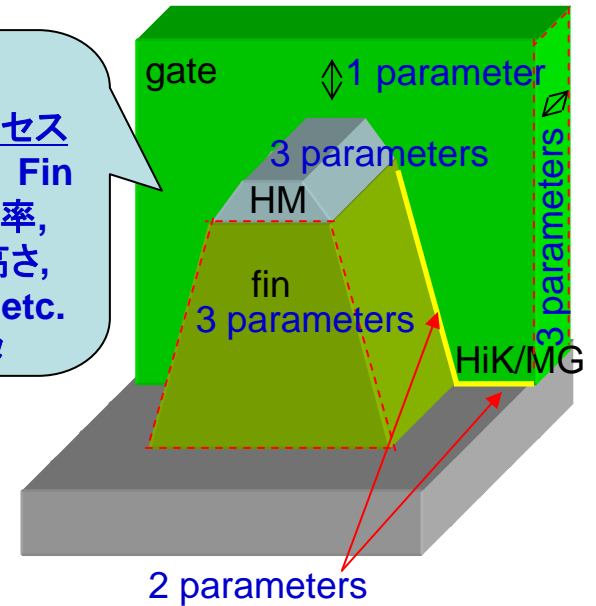
Slit

高アスペクト
検査・計測

新デバイス構造に対応した計測技術候補について検討継続
Fin FETはロードマップ作成, 3Dメモリは2013継続検討



計測要求
Fin側壁角, HiKリセス量, BOXリセス量, Fin
トップコーナー曲率,
Fin高さ, Gate高さ,
Fin表面ラフネス, etc.
>12パラメータ





- FinFETの3D構造の計測に対する要求が高まる
 - 12パラメータ以上にもおよぶ多様な計測要求
 - ゲートのSpacerはさらにパラメータ数を増大
- 2011～OCDとCD-SEM/AFM等の複数の計測を組み合わせる(Hybrid Metrology)による高精度化が加速 (SPIE等での報告)
- 2012 ITRS 国際会議にてFinFET計測のロードマップ作成を合意

ITRS Metrology国際活動



FEP/PIDS計測技術ギャップ → FinFET形状計測

Table MET3 Lithography Metrology (Wafer) Technology Requirements

| Year of Production | 2012 | 2013 | 2014 | 2015 | 2016 | 2017 |
|---|------|------|------|------|------|------|
| Flash ½ Pitch (nm) (un-contacted Poly)(f) | 20 | 18 | 17 | 15 | 14.2 | 13.0 |
| DRAM ½ Pitch (nm) (contacted) | 32 | 28 | 25 | 23 | 20.0 | 17.9 |
| MPU Physical Gate Length (GLph) (nm) | 22 | 20 | 18 | 17 | 15.3 | 14.0 |
| FinFET Process Parameter Metrology Requirements ***** | | | | | | |
| Metrology Uncertainty for Fin Sidewall Angle (°) | 0.3 | 0.3 | 0.3 | 0.3 | 0.3 | 0.3 |
| Metrology Uncertainty for Gate Sidewall Angle (°) | 0.3 | 0.3 | 0.3 | 0.3 | 0.3 | 0.3 |
|  Metrology Uncertainty for HiK Recess (Undercut under gate) (nm) | 0.2 | 0.2 | 0.2 | 0.2 | 0.2 | 0.1 |
| Metrology Uncertainty for BOX recess (nm) | 0.2 | 0.2 | 0.2 | 0.2 | 0.2 | 0.1 |
| Metrology Uncertainty for fin top corner rounding radius (nm) | 0.4 | 0.4 | 0.4 | 0.3 | 0.3 | 0.3 |
| Metrology Uncertainty for bulk STI recess depth (nm) | 0.7 | 0.6 | 0.6 | 0.5 | 0.5 | 0.4 |
| Metrology Uncertainty for fin height (nm) | 0.7 | 0.6 | 0.6 | 0.5 | 0.5 | 0.4 |
| Metrology Uncertainty for gate height (nm) | 1.3 | 1.2 | 1.1 | 1.0 | 0.9 | 0.8 |
| Metrology Uncertainty for gate overhang (gate height above fin) (nm) | 0.7 | 0.6 | 0.6 | 0.5 | 0.5 | 0.4 |
| Surface roughness (per FEP table 11), RMS, (1s, Å) | 2 | 2 | 2 | 2 | 2 | 2 |
|  Metrology Uncertainty for fin surface roughness (3s, nm) | 0.12 | 0.12 | 0.12 | 0.12 | 0.12 | 0.12 |

新たにFin FET形状の計測ロードマップを追加

Fin側壁角, HiKリセス量, BOXリセス量, Finトップコーナー曲率,
Fin高さ, Gate高さ, Fin表面ラフネス, etc.

内容

- **2012年度STRJ WG14 活動報告**
 - ITRS Metrology 國際活動
 - **WG14 国内活動**
 - 2012年度活動方針
 - 先端計測技術動向調査
 - 3次元計測技術
 - 先端電子顕微鏡技術
- 2012年度故障解析SWG活動報告

2012年度WG14活動方針

国内活動の基本方針

先端計測技術の国内の要素技術動向を調査し、今後の計測技術の方向性をまとめる

- ・パッケージ
- ・TSV
- ・3Dトランジスタ/メモリ
- ・先端デバイス

3D計測技術(2010年度)

- ・TEM/X線トモグラフィ-
- ・GI-SAXS
- …コンセプトは良いが3Dトランジスタ, 3Dメモリに向けた精度, 実用性能は未達成

TSV計測技術(2011年度)

- ・赤外光学式深さ計測技術
- ・X線CT技術
- ・X線干渉顕微鏡 (Talbot-Lau干渉計)
- …TSV要求計測精度は満足するレベルを確認

先端高精度計測技術(2012年度)

3D計測技術開発updateと新規計測技術の動向調査

- ・3次元電子顕微鏡(電子線トモグラフィ-)
- ・X線計測要素技術(マルチライン埋め込みX線源, etc)
- ・先端電子顕微鏡技術(スピンSEM, ミラー・写像顕微鏡)
- …高精度計測の最新動向を検証し、今後の課題を確認

TSV : Through Si Via

CT : Computational Tomography

GI : Grazing Incident

SAXS : Small Angle X-ray Scattering

SEM : Scanning Electron Microscopy

TEM : Transmission Electron Microscopy

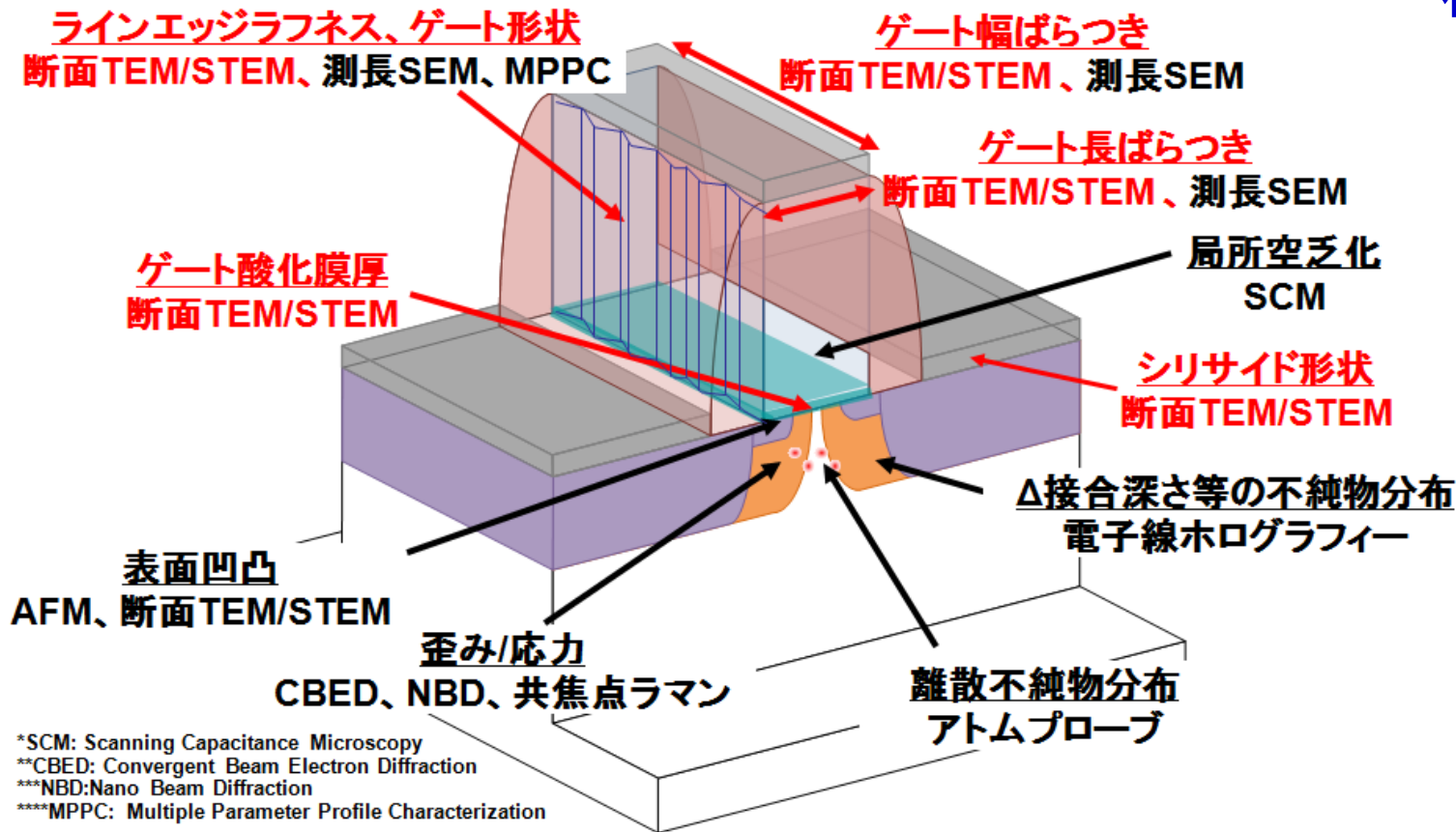
WG14活動 先端計測技術動向調査

- 3D計測技術の最新動向
 - 3次元電子顕微鏡技術とデバイスへの応用
 - 3D アトムプローブ アプリケーション技術
 - X線計測の要素技術
- 先端電子顕微鏡技術
 - スピンSEM
 - 写像・ミラー顕微鏡

3次元電子顕微鏡技術とデバイスへの応用

トランジスタ特性に影響を与える物理パラメータ計測要求

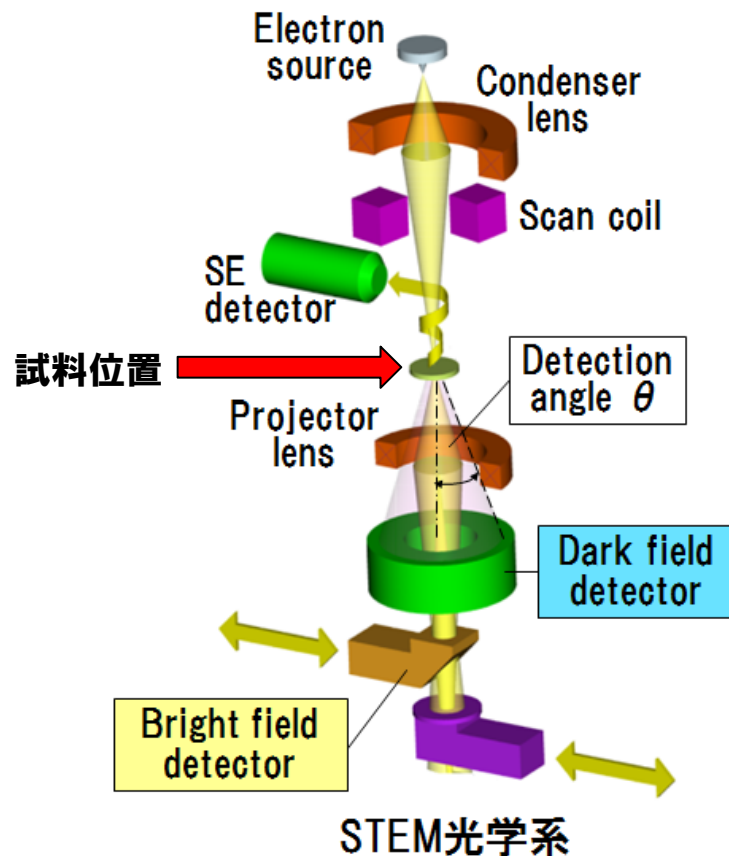
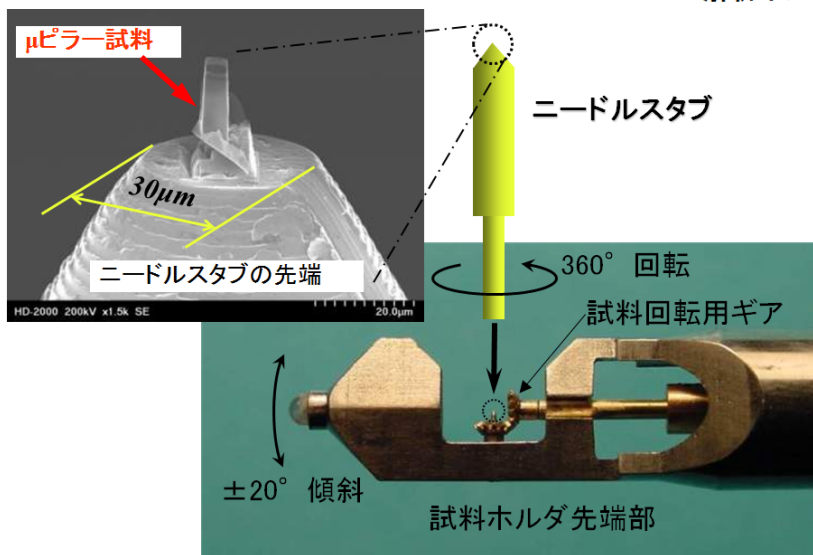
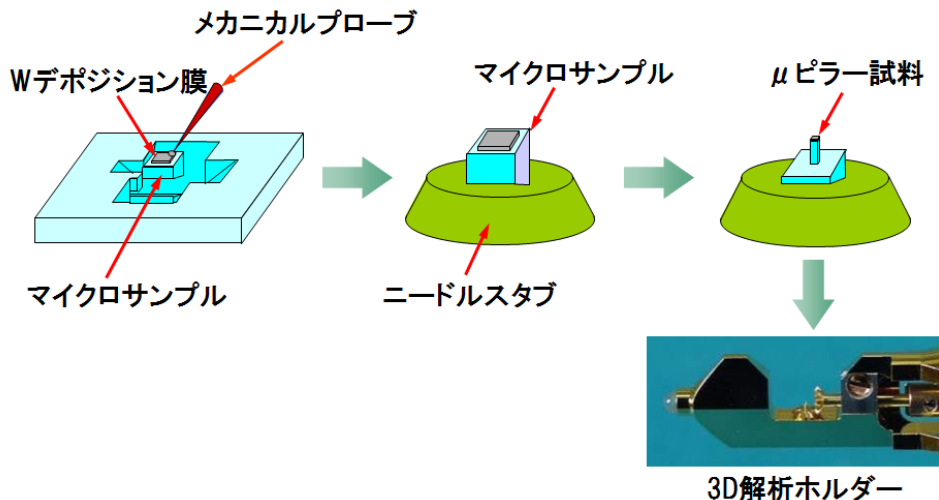
日立ハイテクノロジーズ
柿林様



各種物理パラメータを正確に把握・管理することが、安定量産に必要
⇒ 3次元での詳細観察・構造解析技術への期待大
⇒ 空間分解能として1nmオーダーが必要

3次元電子顕微鏡技術とデバイスへの応用

観察試料(μピラー)加工手順と観察装置(STEM)

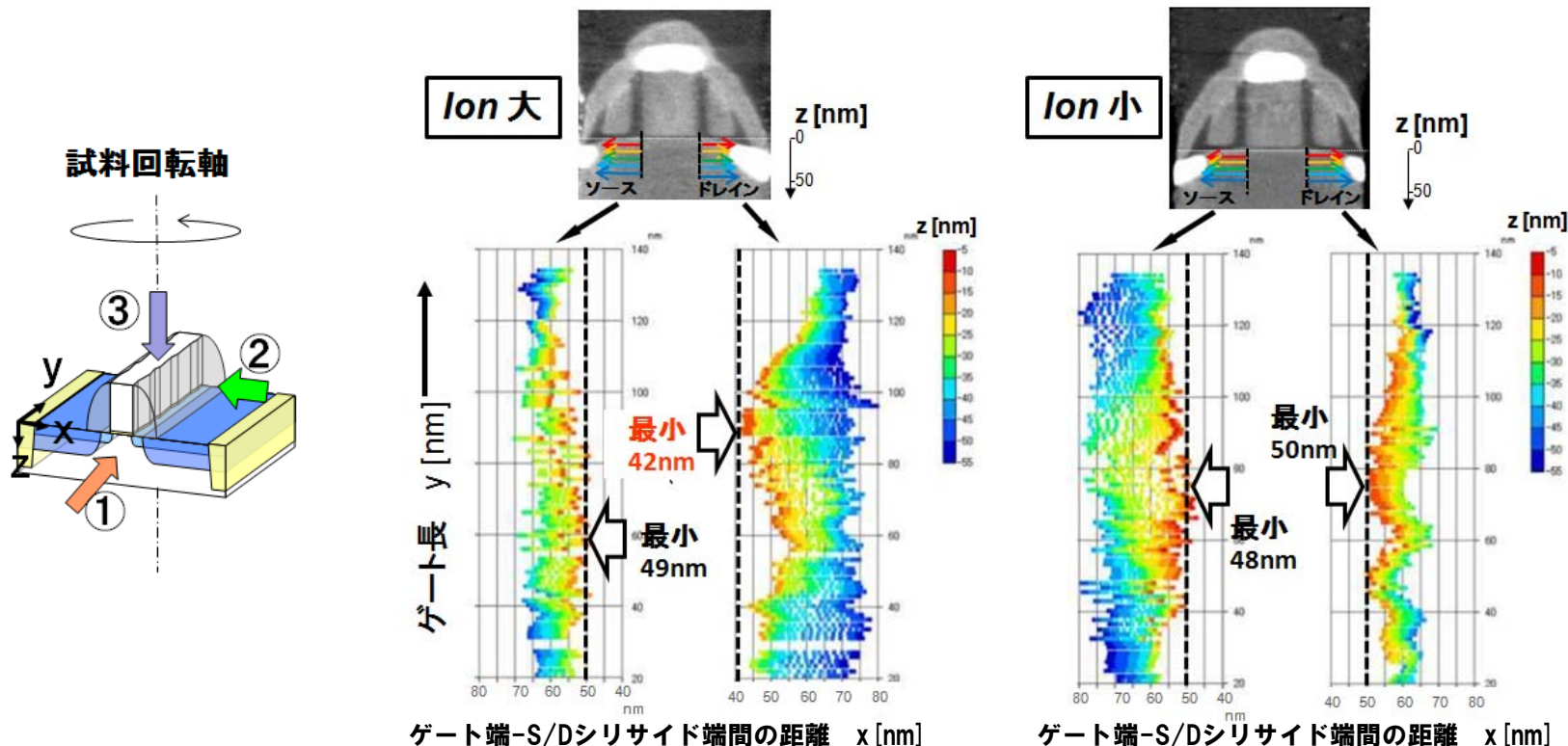


全方向観察可能なマイクロピラー状試料と360度回転試料ホルダによりSTEMの傾斜シリーズ像を取得

3次元電子顕微鏡技術とデバイスへの応用

電気特性の異なるトランジスタの構造解析例 (*Ion*大 vs. *Ion*小)

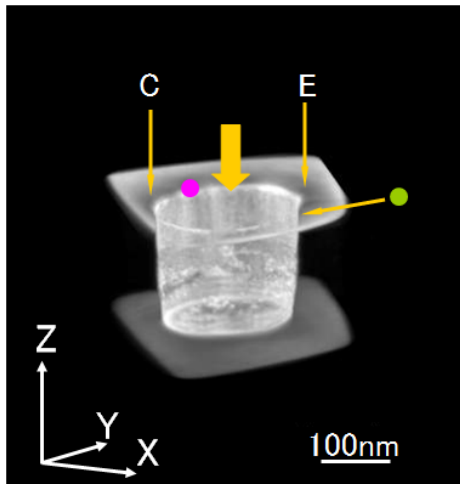
V_{th} は同じだが、*Ion* が異なるトランジスタの構造を比較



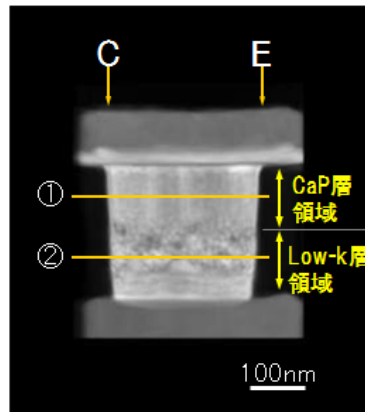
Ion 増大理由は、
 ⇒ ゲート端-シリサイド端間の距離が短くなることにより
 ソース・ドレインのエクステンション抵抗が減少した、と解釈

3次元電子顕微鏡技術とデバイスへの応用

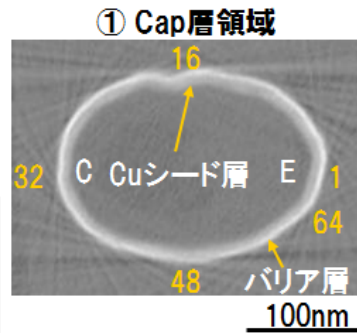
Cu Viaのシード層膜厚分布解析



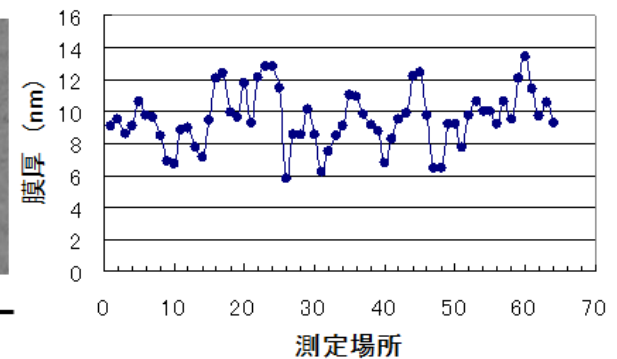
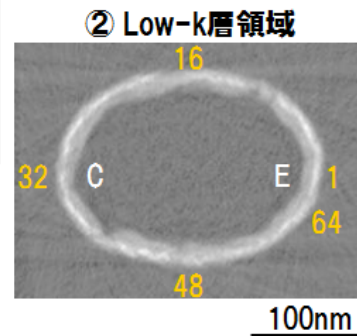
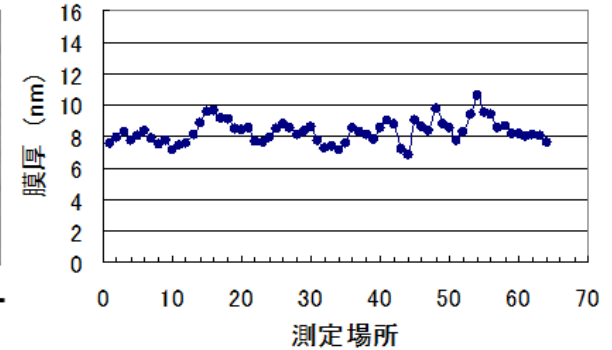
C:ウエハ中心側
E:ウエハエッジ側
●:ノッチ側
●:くぼみ



Seleteとの共同開発



Cuシード層膜厚径方向分布



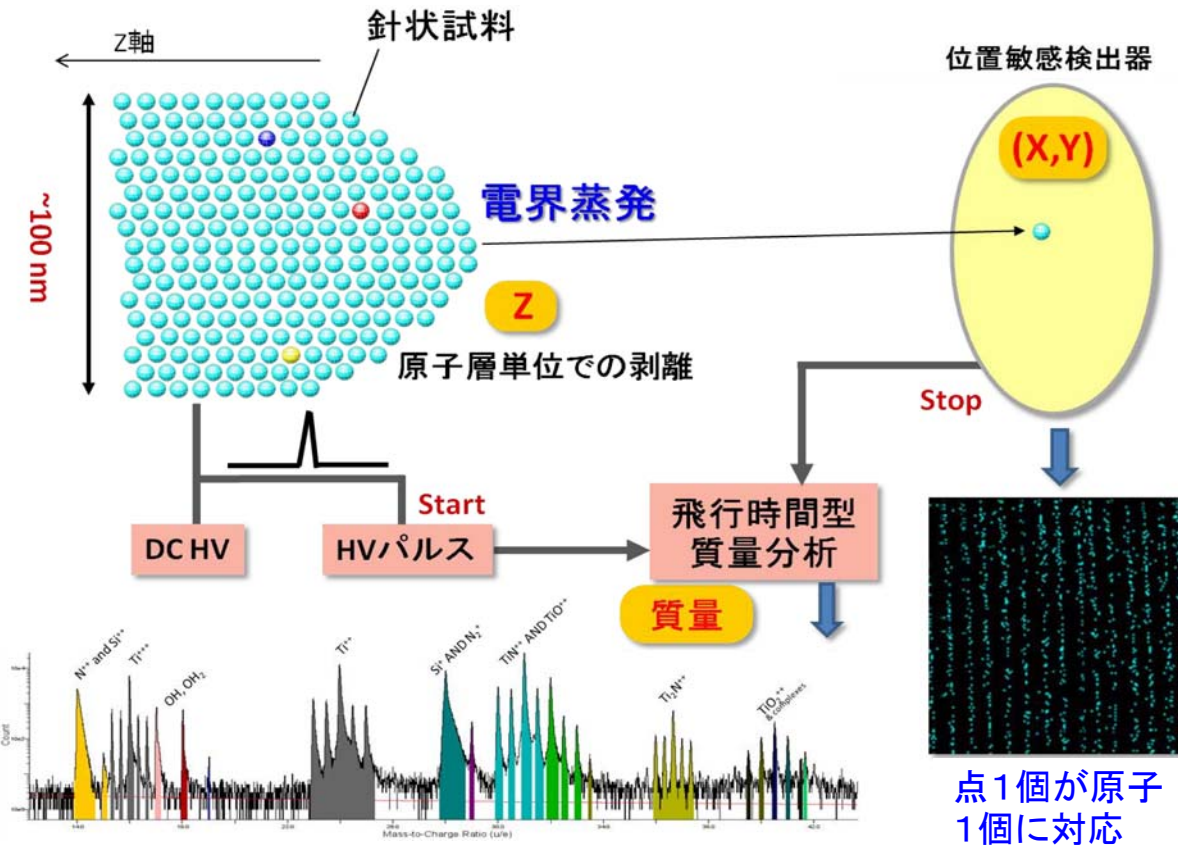
シード層の膜厚分布が、Low-k膜の領域とCap膜の領域で異なることが明らかとなった

電子顕微鏡による3次元観察は、デバイス構造解析に今や必須の技術

WG14活動 先端計測技術動向調査

- 3D計測技術の最新動向
 - 3次元電子顕微鏡とデバイスへの応用
 - 3D アトムプローブ アプリケーション技術
 - X線計測の要素技術
- 先端電子顕微鏡技術
 - スピンSEM
 - 写像・ミラー顕微鏡

3次元アトムプローブ



- 電界イオン顕微鏡 (FIM):
Prof. Müller,
Pennsylvania State Univ., 1951.
“電界蒸発によりW原子像を観察”
- アトムプローブFIM (APFIM):
Prof. Müller, et al.,
Pennsylvania State Univ., 1968.
“FIMIに質量分析器を付加”
- 3次元アトムプローブ (3DAP):
Prof. Cerezo et al., Oxford Univ., 1988.
“位置敏感型検出器を導入”
- 走査型アトムプローブ (SAP):
西川教授, 東工大, 1994.
“平面上の微細突起の分析が可能に”
- 市販装置 (LEAP):
Imago Scientific Instrument, 2003.
“20倍以上の広領域を高速測定”

特長

原子レベルでの3次元元素マッピング
 材料の内部監察
 元素間でほぼ一定の検出効率

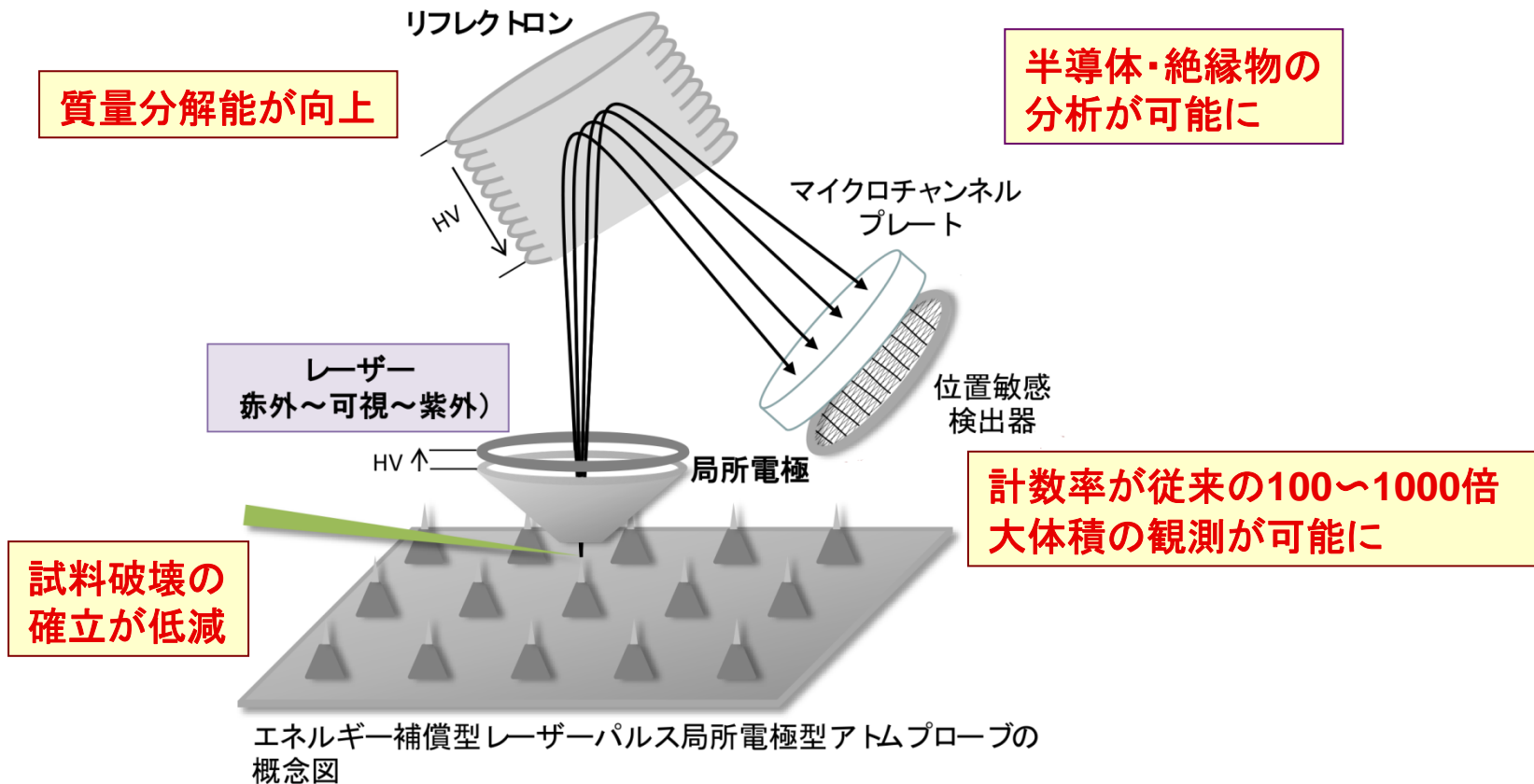
欠点

狭い観察領域 (縦横 数10 nm、深さ 数100 nm)
 分析中の試料破壊
 面方向の分解能の低下

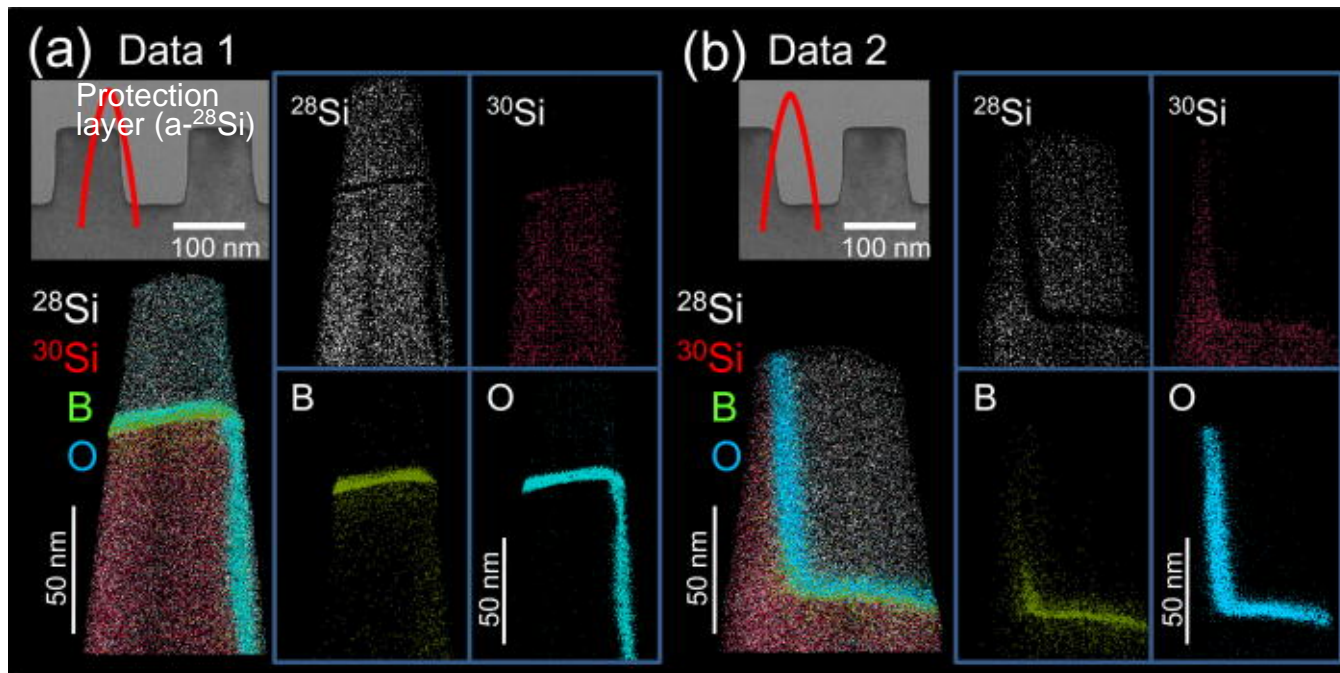
レーザーパルス局所電極型アトムプローブ

レーザー補助により従来の欠点を改善

- ・ 電界強度を低く抑えられるため、分析中の試料破壊の確率が著しく低減
- ・ 電圧パルス蒸発によるエネルギー欠損がないため、質量分解能が改善
- ・ 電界蒸発をレーザーでアシストするために、半導体・絶縁材料の分析が可能
- ・ データ収集スピード (ion/pulse) が高い状態であっても分析可能



実例： FinFET構造中のドーパント分布評価

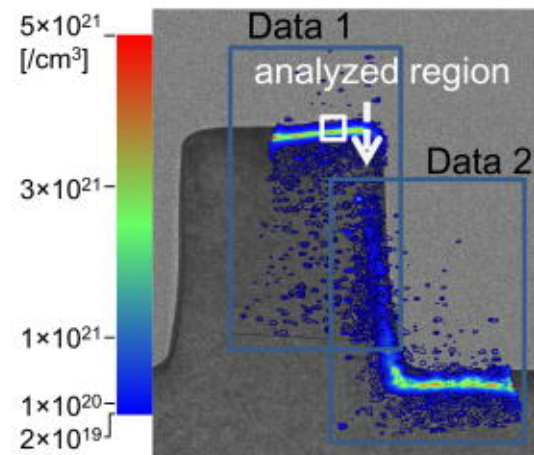


集束イオンビームを用いた直接蒸着法により、Fin構造の溝部を空隙なく埋め込む保護膜 ($a\text{-}^{28}\text{Si}$) を形成し、試料作製 (赤線部)

Fin側壁部にホウ素が 1×10^{20} atoms/cm³ 以上存在することを確認
→ 3次元ドーパント分布評価で初めて実証可能

H. Takamizawa et al., Appl. Phys. Lett. 100, 093502 (2012).

Work in Progress - Do not publish



断面STEM像に重ね合わせたホウ素の二次元濃度分布(Data1 + Data2)

STRJ WS: March 8, 2013, WG14 Metrology

WG14活動 先端計測技術動向調査

- 3D計測技術の最新動向
 - 3次元電子顕微鏡とデバイスへの応用
 - 3D アトムプローブ アプリケーション技術
 - X線計測の要素技術(埋め込みターゲットX線源)
- 先端電子顕微鏡技術
 - スピンSEM
 - 写像・ミラー顕微鏡

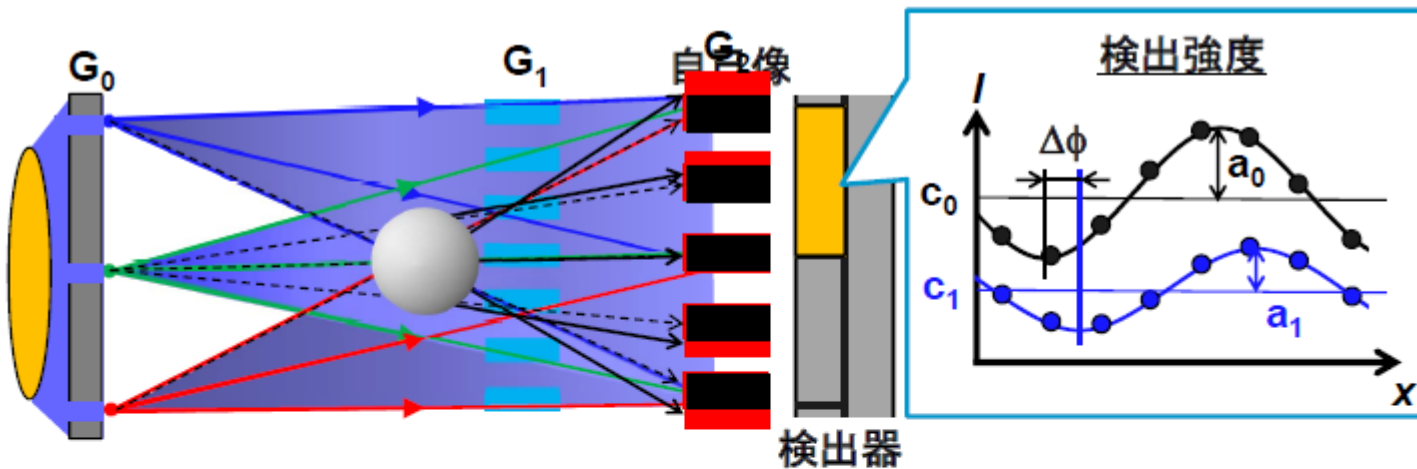
X線計測要素技術ヒアリングと講師

| 日時 | 講師 | 講演題目 |
|----------------|--------------------------|--|
| 2012年 5月28日 | 大阪大学工学部 志村准教授 | 埋め込みターゲットを用いた T a l b o t - L a u 干渉計 |
| 2012年 6月29日 | 鬼塚硝子 中村様 | 精密硝子加工技術を応用した X 線管 の開発 |
| 2012年 9月28日 | キャノンマーケティングジャ パン 青木優様 | X r a d i a 社製 X 線顕微鏡 (X 線 C T) の紹介 |
| 2013年 1月18日 | 東京理科大学 国村先生 | X 線光源及び集光素子の最近の動向 |

埋め込みターゲットを用いたTalbot Lau干渉計

大阪大学 志村先生

X線 Talbot Lau干渉計原理



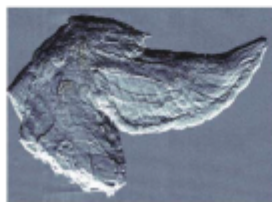
吸収像

$$T = \frac{c_1}{c_0}$$



位相微分像

$$\frac{\partial \Phi}{\partial x} \propto \Delta \phi$$



暗視野像

$$V = \frac{c_0 a_1}{c_1 a_0}$$



3種類の像を
一度に取得可能

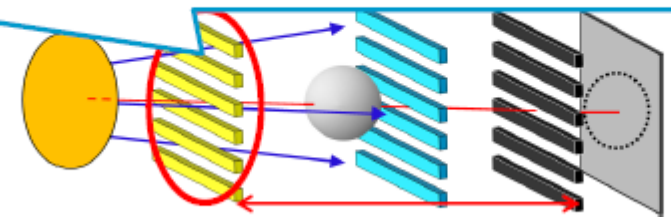
M. Bech et al., Z. Med. Phys. 20 (2010) 7.

埋め込みターゲットを用いたTalbot Lau干渉計

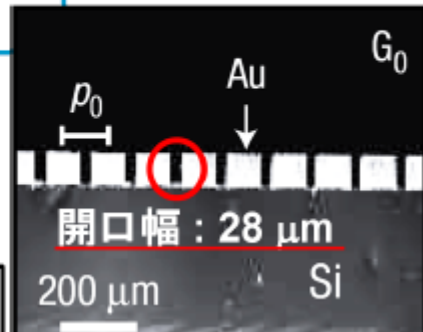
従来X線 Talbot Lau干渉計 (Moターゲット) の問題点とチャレンジ

- 狭い開口 (空間コヒーレンスの確保)
- 十分な厚さ (高エネルギーX線の遮蔽)

高アスペクト比
が必要



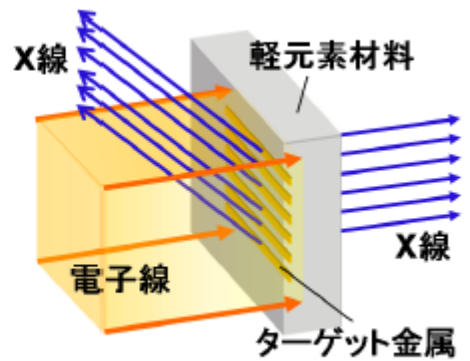
開口幅 : 28 μm \Rightarrow 光学系の全長 : 1793 mm




マルチライン状埋め込みX線源

高アスペクト比が不要

- \Rightarrow 微小光源
- \Rightarrow 光源-G₁間を短縮

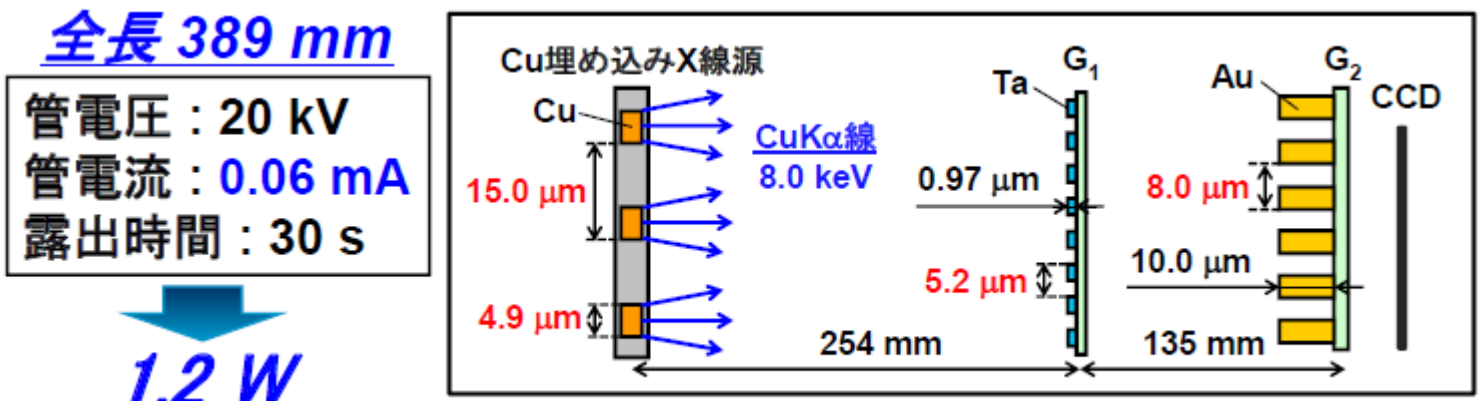


- 光学系の小型化**
- 高効率化
 - 撮影時間の短縮化

埋め込みターゲットを用いたTalbot Lau干渉計

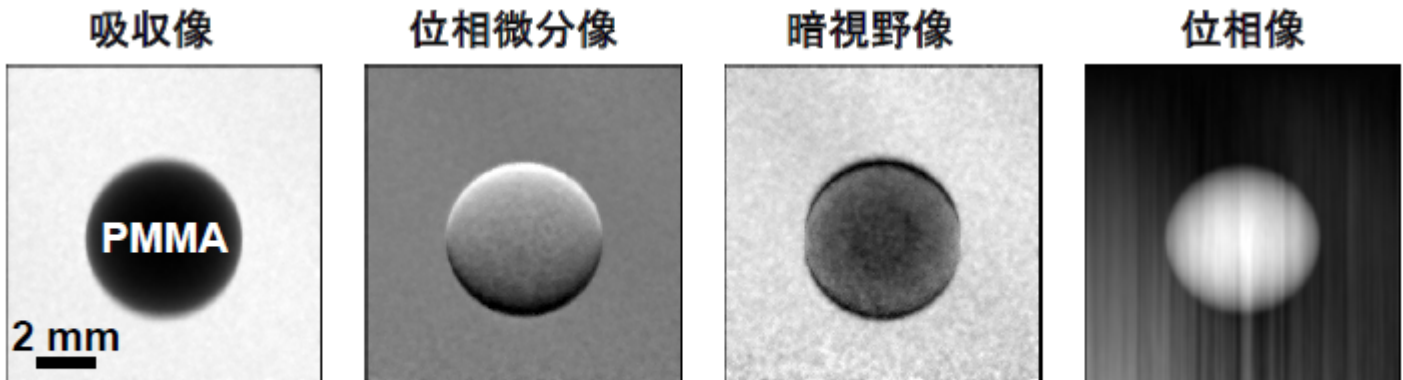
Cu埋め込みターゲットによる小型化, 低電力化を実現

全長 1793mm ⇒ 389mm (1/4の小型化)
 投入電力 1000W ⇒ 1.2 W (1/800の低電力化)



全長 389 mm
 管電圧: 20 kV
 管電流: 0.06 mA
 露出時間: 30 s

1.2 W



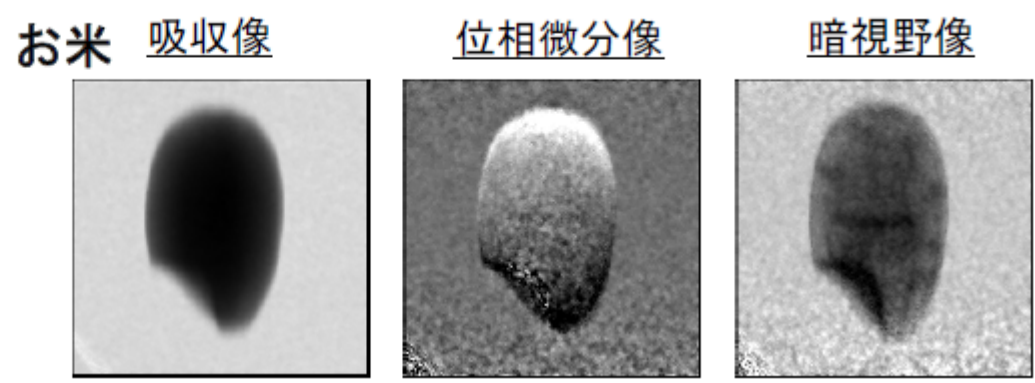
全長40 cmの光学系での硬X線位相イメージングに成功

埋め込みターゲットを用いたTalbot Lau干渉計

Cu埋め込みターゲットによる高速化を実現

全長 389 mm
管電圧 : 20 kV
管電流 : 1.5 mA
露出時間 : 1 s

30 W



露出時間
1秒(x8)で
位相像を取得



3D計測技術

- **3次元電子顕微鏡技術**
 - マーキング, ドリフト補正, マイクロピラーによる高精度/高分解能化が進みトランジスター周りの解析の実用化が進展
 - マーキングがキー技術で、近年HeIMによる微小マーキング技術が注目
- **アトムプローブ技術**
 - 実デバイス試料(32 nm~), FinFET, 量子井戸, 量子細線, 量子ドット, デルタドーピング層, ナノ結晶等の元素分布評価に極めて有効
 - 定量性, 帯電歪補正等の技術課題が残されている
- **X線計測要素技術**
 - X線Talbot Lau干渉計にマルチライン状埋め込みX線源を用いることで、高分解能化, 装置小型化, 低投入電力化, 高速化を実現
 - テーブルトップ型装置にて硬X線位相イメージングに成功

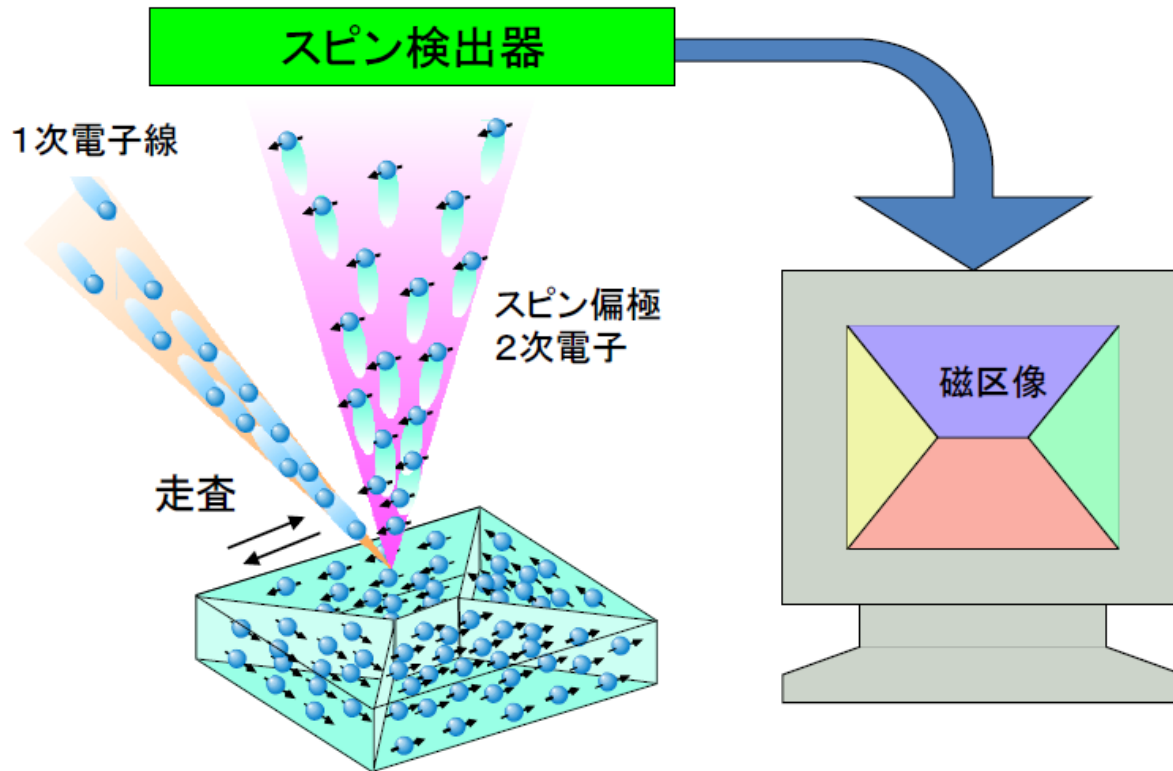
WG14活動 先端計測技術動向調査

- 3D計測技術の最新動向
 - 3次元電子顕微鏡とデバイスへの応用
 - Atom Probe先端アプリケーション技術
 - X線計測の要素技術
- 先端電子顕微鏡技術
 - スピンSEM
 - 写像・ミラー顕微鏡

先端電子顕微鏡技術(スピンSEM)

日立中研 考橋様

原理



特徴:

- ・高分解能(5nm)
- ・磁化3成分を検出
- ・形状と独立した磁化情報の抽出
- ・Probing depth が約1nm (酸化層や保護膜は観察前に除去)

After T. Kohashi and K. Koike:
J. Magn. Soc. Jpn., **26**, 784 (2001)

通常のSEM:2次電子の強度を画像化→形状像

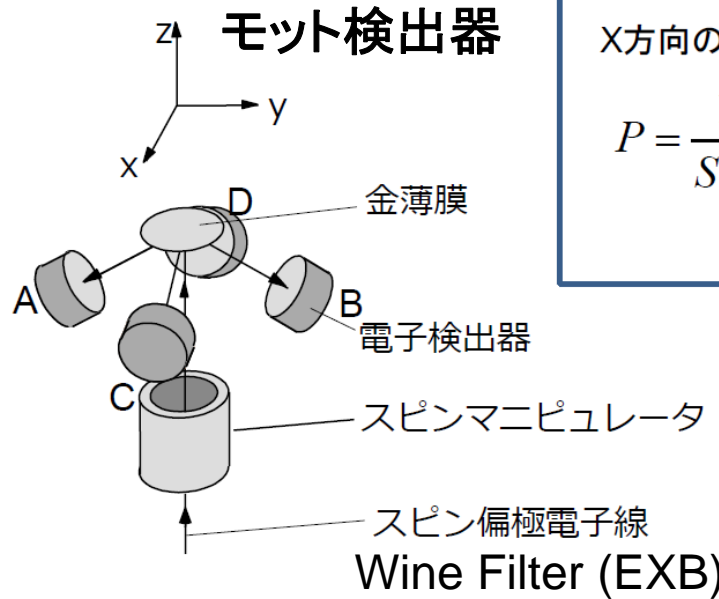
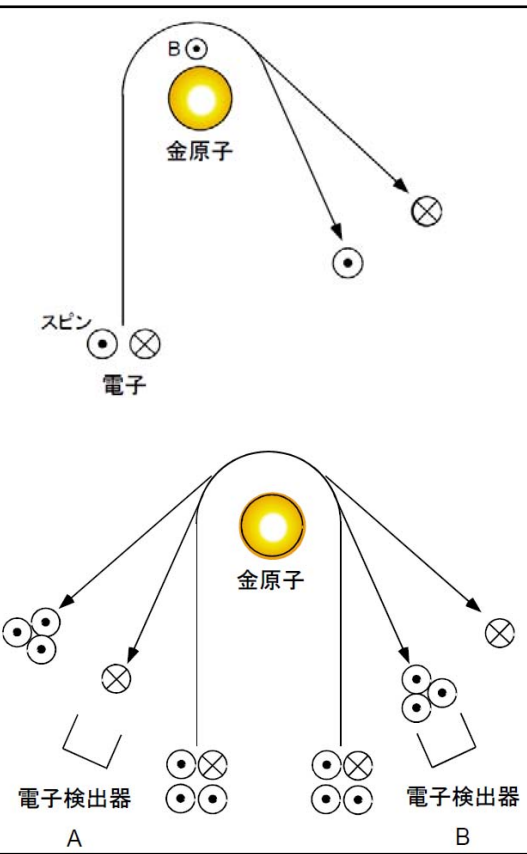
スピンSEM:2次電子の強度とスピン偏極度を画像化→形状像と磁区像

日本発の技術:日立中研 K. Koike and K. Hayakawa, *Jpn. J. Appl. Phys.* **23**, L187 (1984).

先端電子顕微鏡技術(スピンSEM)

検出器の原理・構造と効率

金薄膜



X方向とY方向(入射軌道に垂直方向)は検出可能
 Z方向(入射軌道方向)はそのままでは検出不可能
 →スピスマニピュレータでスピンスピンを回転する

X方向のスピンスピン偏極度:

$$P = \frac{1}{S_{eff}} \cdot \frac{(N_A - N_B)}{(N_A + N_B)}$$

$$\eta = \frac{N_A + N_B}{N_O}$$

1/100 ~ 1/10000

N_A : 電子検出器Aのカウント数
 N_B : 電子検出器Bのカウント数
 N_O : ターゲットに入射する電子数
 S_{eff} : 実効的シャーマン関数 (~0.1-0.3)

スピンスピン偏極度検出の効率

$$F = S_{eff}^2 \cdot \eta$$

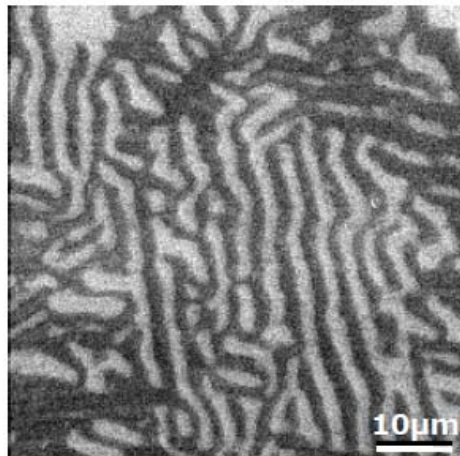
$10^{-4} \sim 10^{-6}$

~15分/SEM像

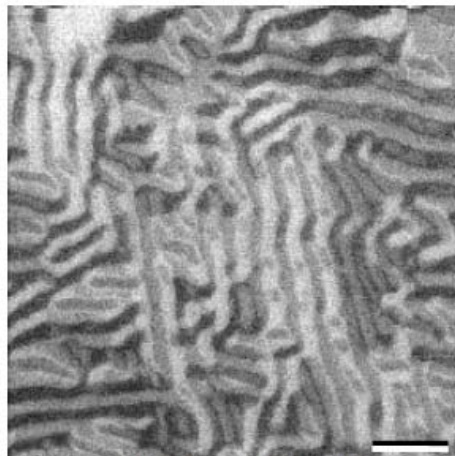
モット散乱の原理を利用

先端電子顕微鏡技術(スピンSEM)

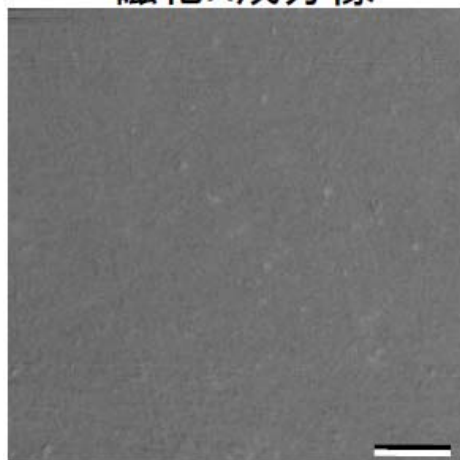
スピンSEM Fe(001)表面像



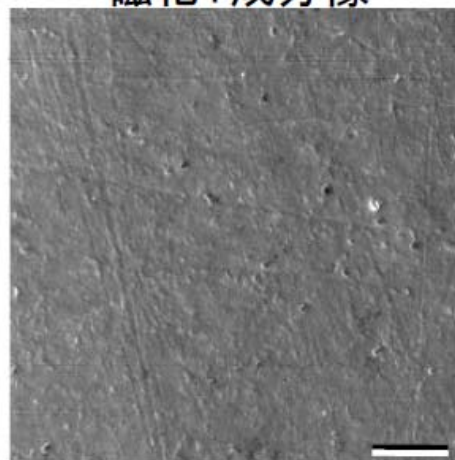
磁化X成分像



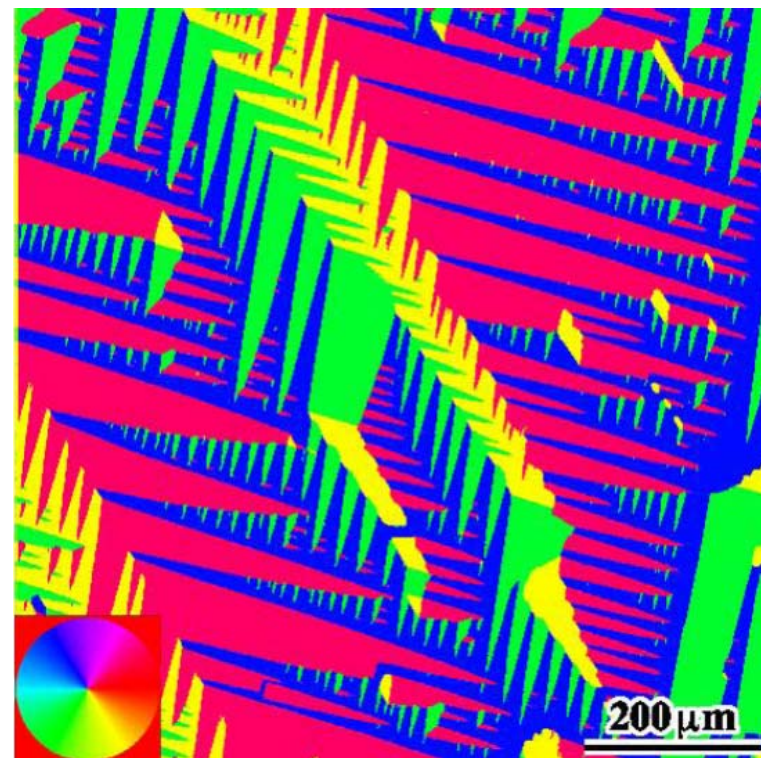
磁化Y成分像



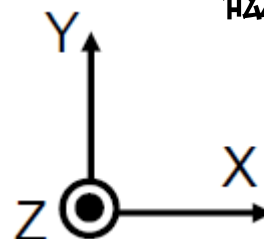
磁化Z成分像



表面形状像

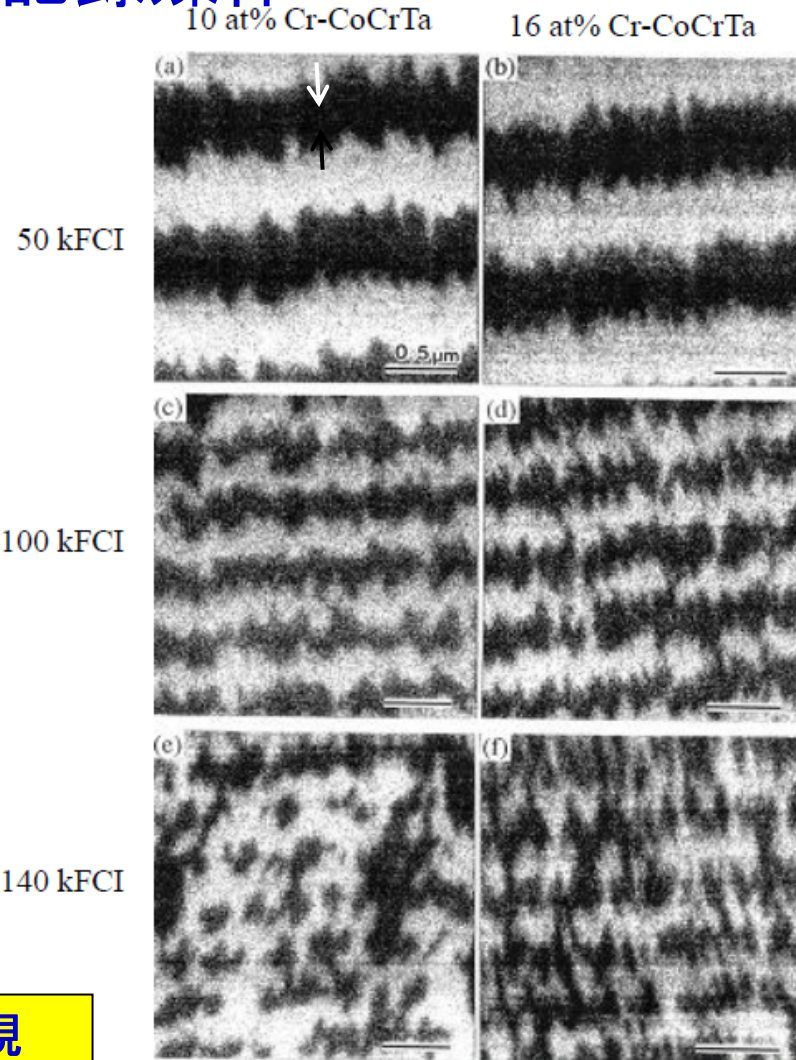
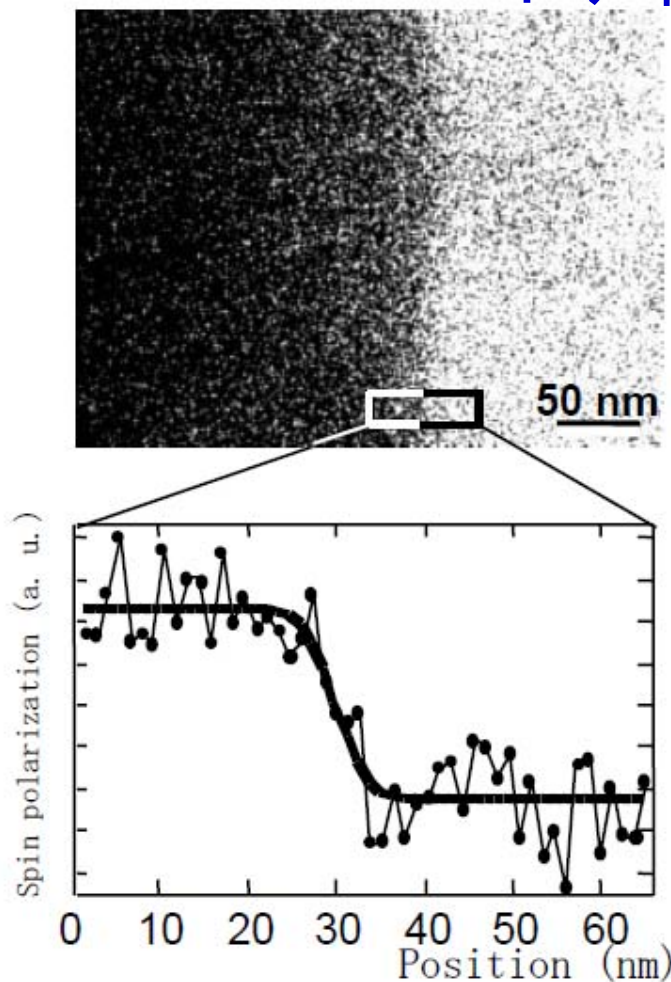


磁化ベクトルの色表示



After T. Kohashi, et al.: *Rev. Sci. Instrum.*, 75, 2003 (2004)

先端電子顕微鏡技術(スピンSEM) ハードディスク記録媒体



SmCo₅磁壁観察に5 nm以下の高分解を実現

世界最高分解能: 北大小池研の3 nm (2010)

Work in Progress - Do not publish

ハードディスクの記録ビット形状を
可視化し、ノイズとの関係を解明

STRJ WS: March 8, 2013, WG14 Metrology

先端電子顕微鏡技術 (ミラー・写像投影)

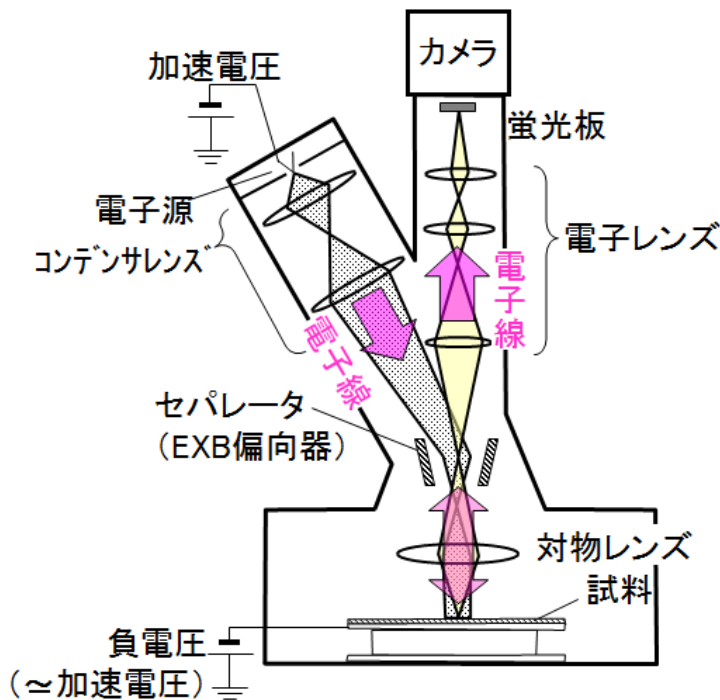
WG11との合同ヒアリング

ミラー電子顕微鏡

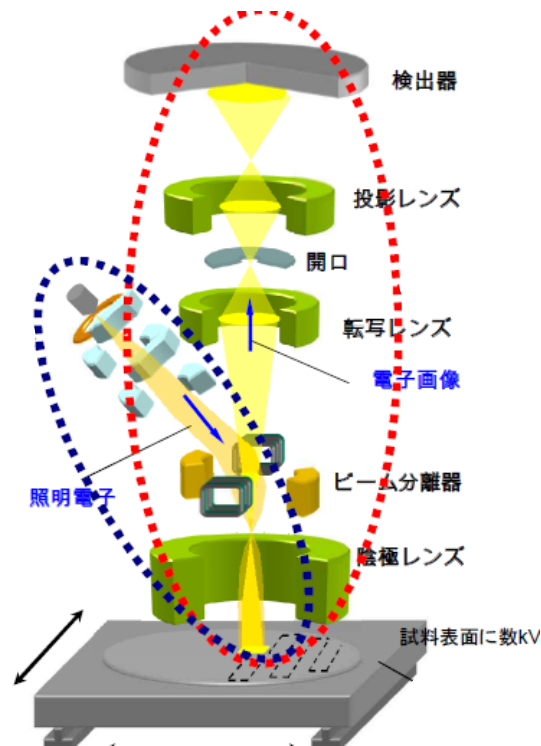
日立製作所
長谷川様

写像投影型電子顕微鏡

荏原製作所
寺尾様



試料表面直上で電子線を負の電圧により反射し、表面の静電ポテンシャルの形状を観察



試料表面上で電子線を照射し、表面の二次電子像を検出器上に投影、結像する

先端顕微鏡技術(ミラー型電子顕微鏡)

日立製作所 長谷川様

原理

- 試料表面上に電子線を広い範囲で一括照射し、試料に印加された負電圧により電子線を表面直上で反射
- 試料表面の静電ポテンシャル形状を反映した反射電子(ミラー電子)を投影光学系により結像
- 試料表面の凹凸形状と電荷分布に従った画像が得られる

特長

①ダメージレス

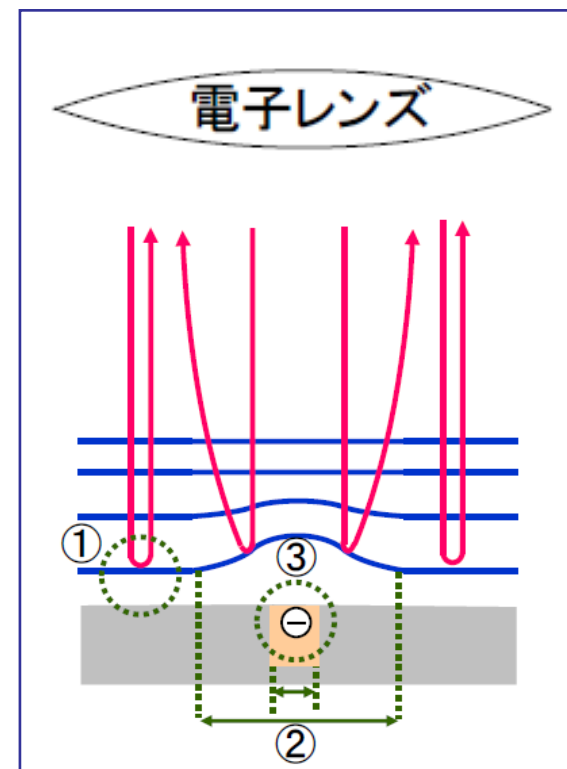
電子衝突エネルギー = ~ 0 eV

②高感度

ポテンシャル歪の範囲 \gg 実際のサイズ
(3nm寸法誤差の検出例@50nm pixel)

③電氣的欠陥も検出

ポテンシャルの歪として検出
(酸化膜中の欠陥、SiC基板の欠陥など)



MEM: Mirror Electron Microscope

- ・高速、高感度検査の次世代技術
- ・薄膜の電氣的特性の非破壊イメージング技術

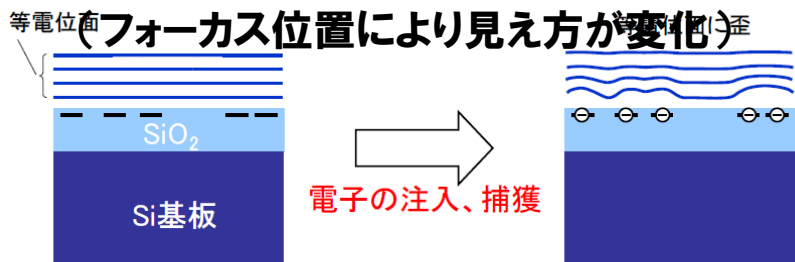
先端顕微鏡技術(ミラー型電子顕微鏡)

Si酸化膜の欠陥検出例

- 酸化膜中の欠陥(電子捕獲サイト)があると表面の等電位面に歪発生
- 光照射により発生した電子の一部が傷部分にトラップされる
- MEM検査画像のコントラスト差(明線)

となって現れる

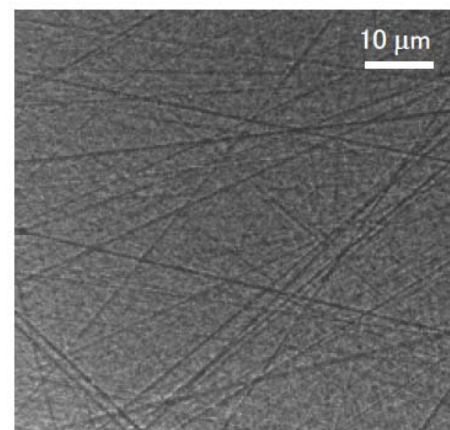
(フォーカス位置により見え方が変化)



空間的に分布している電荷捕獲中心

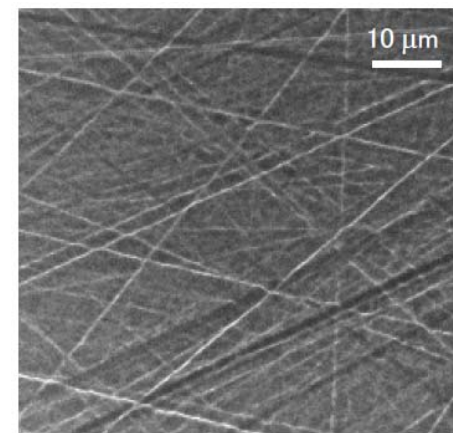
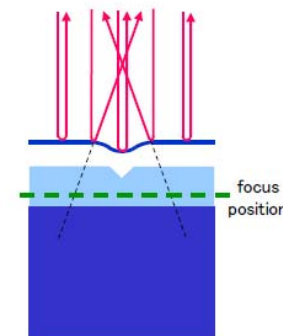
MEMで観察可能

酸化膜欠陥のイメージング



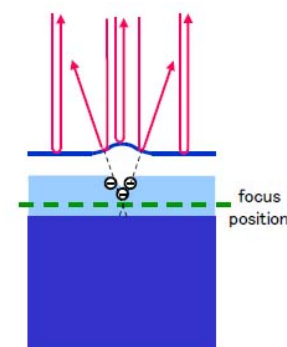
focus condition: under focus

スクラッチ表面のMEM像(光照射なし)



focus condition: under focus

スクラッチ表面のMEM像(光照射有り)



先端顕微鏡技術(ミラー型電子顕微鏡)

SiC基板の検査例

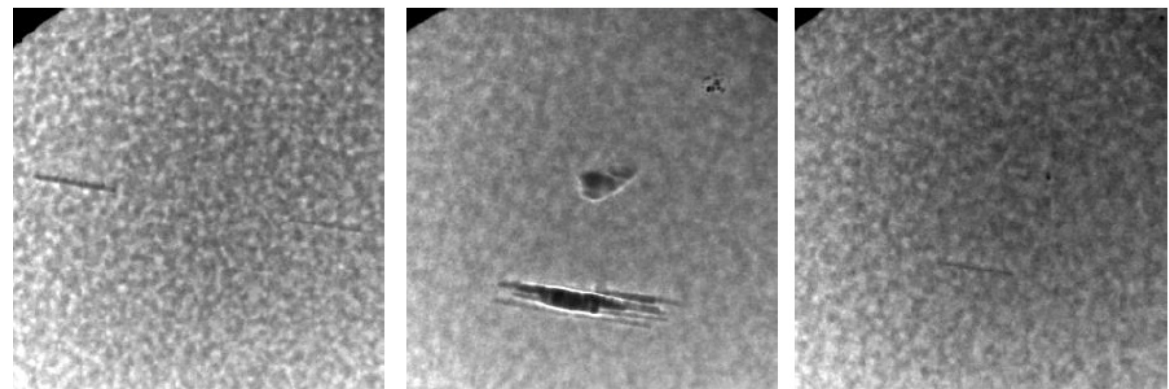
4H-SiC基板の積層欠陥を検出

積層欠陥①

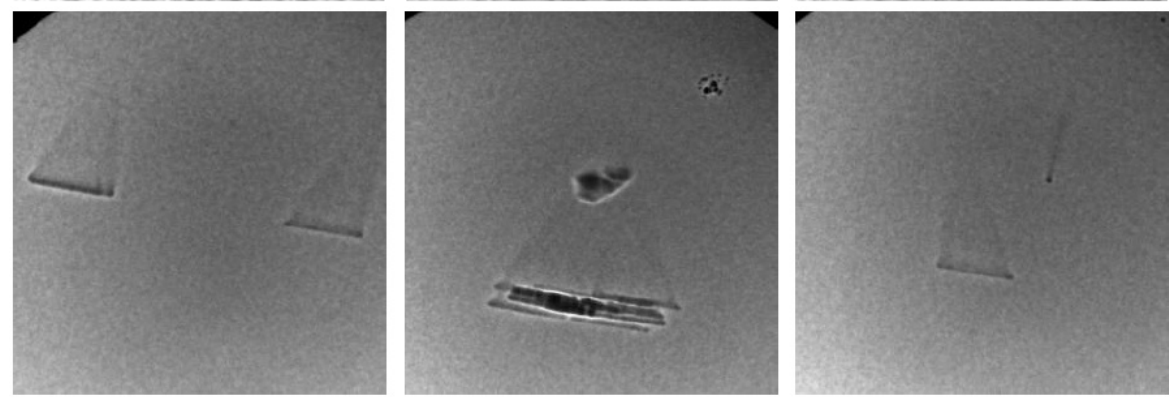
積層欠陥②

積層欠陥③

観察条件
オーバーフォーカス



観察条件
光照射有り



ダメージレス、表面凹凸・電位変化に対し高感度、内部欠陥検出が可能、などの特長を活かした顕微鏡技術として期待

先端顕微鏡技術(写像型電子顕微鏡)

荏原製作所 寺尾様

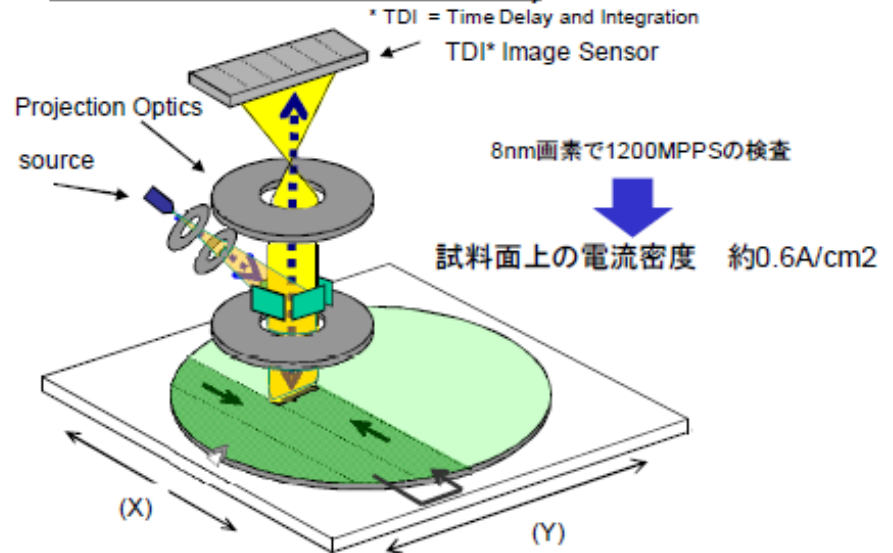
原理

- シート状の電子線を試料に一括照射し、試料表面で発生した二次電子(SE)を検出器(TDIセンサ)に投影
- ステージは連続スキャンし、それに同期してTDI上で信号検出し二次元電子線画像を生成
- 画像処理により欠陥部を検出

特長

- ① 高速・高感度
ステージ連続スキャン＋二次元電子画像取得＋小画素＋高速画像処理
- ② 空間電荷効果の影響小
SEMに比べ試料面上の電流密度が小さい
- ③ 既に実用化
ウェハ欠陥検査装置 (EBeye300)
マスク欠陥検査装置 (EBeyeM)

写像投影型電子顕微鏡(PEM)

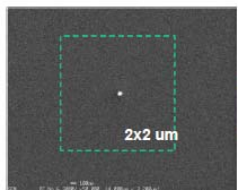


- 二次元電子画像取得
- ステージ連続スキャン
- 空間電荷効果の影響が少ない

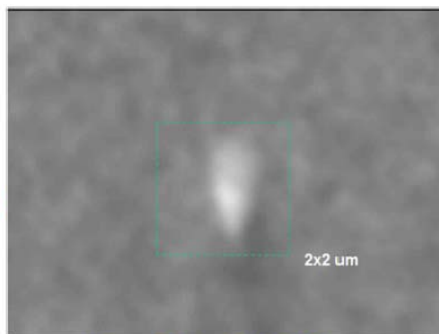
SEMに比べ、高速検査が可能

先端顕微鏡技術（写像型電子顕微鏡）

基板上的の異物欠陥検出能力



42nm PSLのSEM画像
画素サイズ 3nm



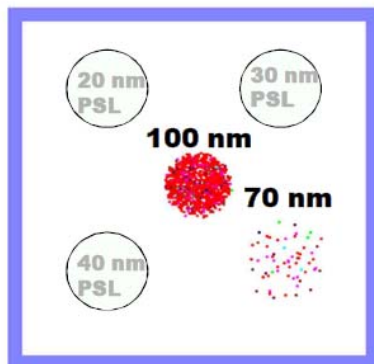
42nm PSLのPEM画像
画素サイズ 100nm
・高感度
・高速度

欠陥部の拡大効果

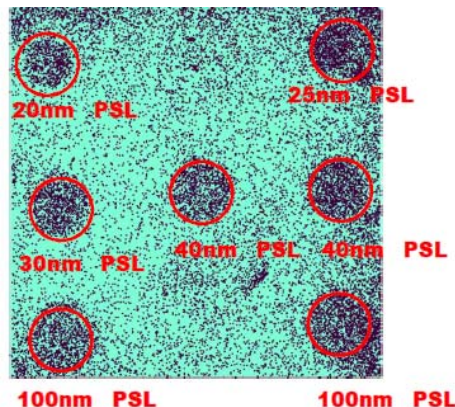
EBeyeMでは×30拡大される



高感度・高スループットが可能



Optical tool



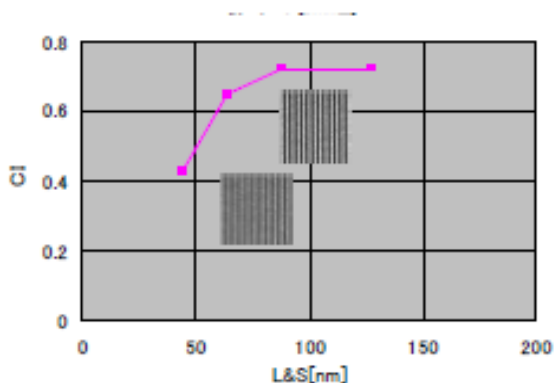
PEM
スキャン時間：1時間/100mm/口

100nm画素でも
20nm標準粒子 (PSL) を検出

欠陥部の拡大効果により高検出感度を実現

先端顕微鏡技術（写像型電子顕微鏡）

1) 解像度



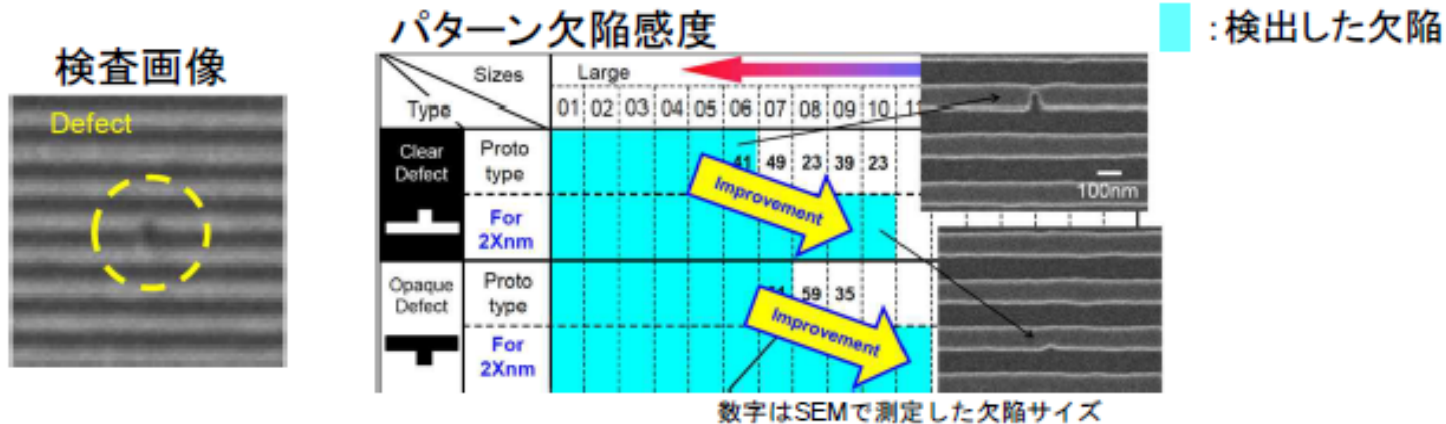
3) ロードマップ

2012年11月
感度: 20nm

2013年10月
感度: 16nm
スキャン時間: 20時間/100mm \square (600MPPS)

2014年4月
感度: 8nm
スキャン時間: 40時間/100mm \square (1200MPPS)

2) 欠陥感度 @ 100nmL/S



荏原, ASET, EIDEC, 東芝との共同開発により既に検査装置として実用化
さらなる性能向上のため開発推進中

先端電子顕微鏡技術

• スピンSEM

- スピンSEMは日本が先行、米独中韓が追い上げ
- MRAM等の計測には高分解能化 (<2nm) が必須、高検出効率超低速電子線回折(VLEED)型スピン検出器 (~10eV + Fe結晶からの非対称回折, Mott検出器の100倍高感度) が有望 (表面科学 Vol.30, No.6, 312-318 (2009))
- 高輝度 + 高偏極度 (~90%) のスピン偏極電子源の開発は日本が先行 (*J. Appl. Phys.* 103, 064905 (2008)) ... 日本の磁性体研究がスピン電子源/検出器をドライブ

• ミラー・写像顕微鏡

- 日本ユニーク技術、商品機開発まで進んでいる
- 表面微小凹凸形状, 表面電位に感度が極めて高く、その特徴を生かしたアプリケーション開発が期待される ... 結晶欠陥, パーティクル検査, パターン検査, etc
- 反射ローレンツ顕微鏡, EBホログラフィーへの発展の可能性あり

内容

- 2012年度STRJ WG14 活動報告
 - ITRS Metrology 國際活動
 - WG14 国内活動
 - 2012年度活動方針
 - 先端計測技術動向調査
 - 3次元計測技術
 - 先端電子顕微鏡技術
- 2012年度故障解析SWG活動報告

故障解析SWGメンバー(2013/2/12現在)

| 役職 | 氏名 | 所属名 | 役職 | 氏名 | 所属名 |
|----------|--------|-----------------|------|-------|-----------------|
| リーダー | 益子 洋治 | 大分大学 | 特別委員 | 小川 真一 | 産業技術総合研究所 |
| サブリーダー | 二川 清 | 金沢工業大学 | " | 中島 蕃 | デバイス・アナリティクス(株) |
| 委員 | 長谷川 芳樹 | 富士通セミコンダクター(株) | " | 八坂 行人 | (株)日立ハイテクサイエンス |
| " | 和田 慎一 | ルネサスエレクトロニクス(株) | " | 三井 泰裕 | (株)日立ハイテクノロジーズ |
| " | 前田一史 | ルネサスエレクトロニクス(株) | " | 柿林博司 | (株)日立ハイテクノロジーズ |
| " | 則松 研二 | (株)東芝 | " | 二村 和孝 | (株)日立ハイテクノロジーズ |
| " | 平賀 則秋 | ローム(株) | " | 寺田 浩敏 | 浜松ホトニクス(株) |
| 特別委員(大学) | 中前 幸治 | 大阪大学 | " | 須賀 三雄 | 日本電子(株) |
| " | 眞田 克 | 高知工科大学 | " | 橋本 秀樹 | (株)東レリサーチセンター |
| " | 上野 和良 | 芝浦工業大学 | " | 杉江 隆一 | (株)東レリサーチセンター |
| 特別委員 | 渡辺 雄一 | 三洋半導体(株) | " | 桑原 純夫 | (株)半導体理工学センター |
| 合計人数 | | | 22 | | |

故障解析SWGでの討議内容と講師一覧

| | |
|---|--|
| <p>第48回 日時:2012年4月27日(金)13:30~17:00</p> <p>1: 村上浩明(東芝) 「熱及びエックス線を用いての積層チップパッケージ非破壊解析手法検討」</p> <p>2: 工藤修一(ルネサス伊丹) 「SIL プレートを用いた発光解析と電子線トモグラフィによる結晶欠陥起因リーク不良の解析」</p> <p>3: 中島 蕃(デバイス・アナリシス) 「地震予知(地殻の故障解析)」</p> | <p>第50回 日時:2012年10月12日(金)14:00~17:30</p> <p>1: 小川 真一(産総研) 「AIST HIM技術の進捗 および 最近の海外の動向」</p> <p>2: 守谷 宏範(日立ハイテク) 「ガス電界電離イオン源(GFIS)の開発~数原子レベルのエミッタ先端形成」</p> <p>3: 八坂 行人(エスアイアイ・ナテクノロジー) 「GFISのマスキリペアへの応用」</p> |
| <p>第49回 日時:2012年7月6日(金)13:30~17:00</p> <p>五十嵐 信行(ルネサスエレクトロニクス) 「sub-30-nm MOS-FET内部の電位分布のゲート・ドレイン電圧に対する応答の直接観察 —電子線ホログラフィー’その場’断面観察によるポテンシャルマッピング—」</p> <p>2: 澤井 暢大 (富士通研究所) 「SNDMによる半導体計測の最近の結果」</p> <p>3: 張 利(東芝) 「特定箇所高精度SSRMによるポロンドーパントの離散化及びばらつきの直接観察」</p> | <p>第51回 日時:2013年2月15日(金)13:30~17:00</p> <p>1: 本田耕一郎(東北大学) 「SNDMによる半導体素子解析の最新の話題」</p> <p>2: 則松研二(東芝) 「二光子吸収OBIC法の、実製品観察事例」</p> <p>3: 林田美咲(産総研) 「HIM/GISによる微小(nm径)W粒形成とそのTEM三次元観察用マーカーへの適応」</p> |

HIM: He Ion Microscope、ヘリウムイオン顕微鏡

OBIC: Optical Beam Induced Current、光ビーム誘起電流

SIL: Solid Immersion Lens、固浸レンズ

SNDM: Scanning Nonlinear Dielectric Microscope、走査非線形誘電率顕微鏡

SSRM: Scanning Spreading Resistance Microscope、走査広がり抵抗顕微鏡

Work in Progress - Do not publish

STRJ WS: March 8, 2013, WG14 Metrology

電子線ホログラフィーによるその場観察

Sub30nm MOSFET 内部の電位分布のゲート・ドレイン電圧に対する応答の直接観察

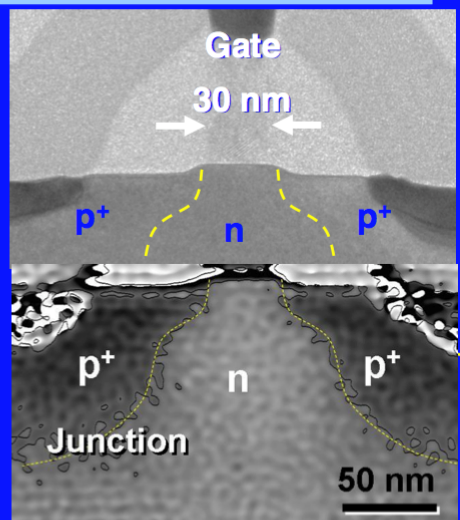
ルネサス 五十嵐様

Phys. basics *Difference between holo. and TEM*

● **Conventional TEM**
(Amplitude distribution)
• *p/n regions are not visible.*

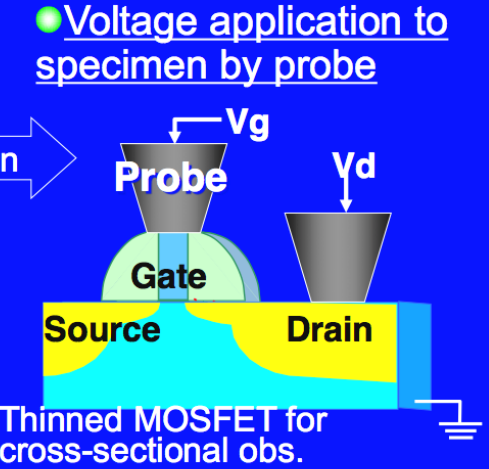
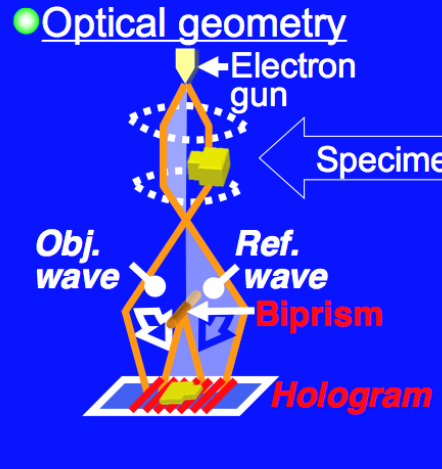
● **Electron holography**
(Phase distribution)
Subst. type: p+ n
Brightness: Dark Bright

• *p/n regions are revealed.*



• **Phase image using electron holography reveals p and n regions in MOSFETs.**

Experimental setup



• **Specimen holder with a piezo-driven probe (tungsten tip) was used for *in-situ* biasing.**

電子線ホログラフィーによる位相像にて
~100mVの電位変化を検出！

電子線ホログラフィー+ ナノプローブ (~10nm 径) によるその場(in-situ)デバイス電位分布計測を世界に先駆けて実現

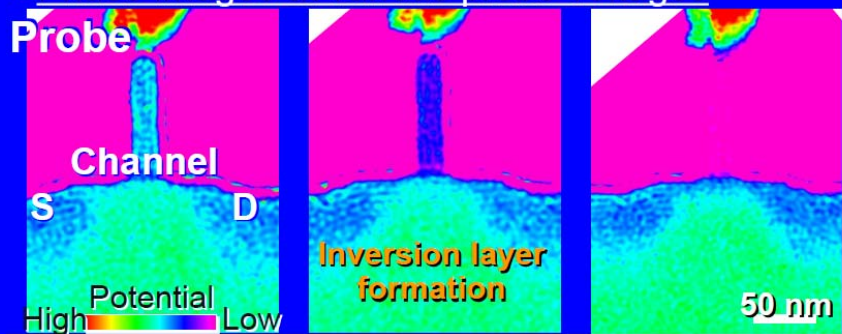
- ホログラフィーの条件出しに高度なノウハウ
- SCM, SSRM, SNDM に比べて定量性に優れる

電子線ホログラフィーによるその場観察

Sub30nm MOSFET 内部の電位分布のゲート・ドレイン電圧に対する応答の直接観察

Gate bias and potential distribution

- Phase images at various probe voltages



Positive ← Probe voltage → Negative
Accumulation ← Channel surf. → Inversion

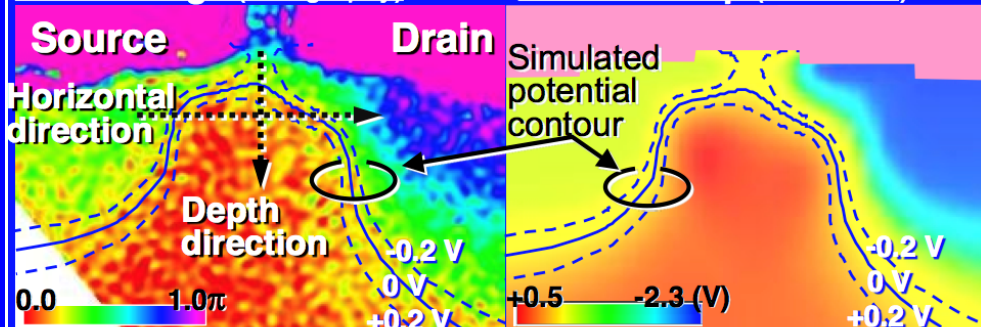
- Response of channel surf. potential to gate bias can be examined by this technique. ¹⁴

Drain biasing and channel potential

- Close-up of channel surf.

Phase image (Holography)

Potential map (Simulation)



- Drain bias affected channel potential (asymmetric phase distribution).

- Measured phase map and simulated potential map agree. ²⁵

チャネル形成過程をその場観察が可能

DIBL (drain induced barrier height lowering) を直接観察を実現

今後の動向・・・精度向上

- 高感度化(空間/エネルギー分解能アップ)
- 多機能化・・・基礎物性評価

ご清聴ありがとうございました