

エマージング・リサーチ・デバイス (ERD) の研究開発動向

東芝研究開発センター 木下 敦寛

2012年度 STRJ-WG12 (ERD) メンバー

リーダー: 木下敦寛(東芝)

サブリーダー: 品田賢宏(産総研)

幹事: 笹子佳孝(日立)

Strategy Gr.: 平本俊郎(東大)

Logic Gr.: TBD

佐藤信太郎(AIST), 河村誠一郎(JST), 野田 啓(京大)

内田 建(慶應大), 大野雄高(名古屋大), 川端清司(ルネサス)

藤原 聡(NTT), 白根 昌之(NEC), 日高睦夫(ISTEC)

Memory Gr.: 屋上公二郎(ソニー)

長谷川剛(NIMS), 秋永広幸(産総研)

Architecture Gr.: 浅井哲也(北大)

ペパー・フェルディナンド (NICT)

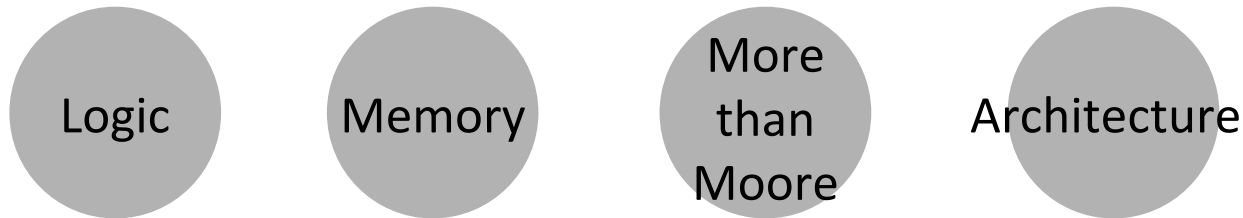
MtM Gr.: TBD

アドバイザー:

竹内 健(中央大), 栗野祐二(慶應大), 高木信一(東大),

菅原 聡(東工大), 遠藤哲郎(東北大), 林 重徳(パナソニック)

新探究デバイス (Emerging Research Devices)



ERD Chapterは2年に1回改訂 (次の改訂は2013年版)

→ 2012年度は情報収集と13年版に向けた議論

1. 技術開発のトレンドとERD研究開発の目的
2. 2011年版で取り上げられているERDと現在の議論内容

2012年度の活動内容

世界大会 (4回)

ITRS Spring meeting: Memory Select Device WS / MtM WS

ITRS Summer meeting: Storage Class Memory WS

ITRS ERD/ERM FxF meeting: Logic WS

ITRS Winter meeting: Architecture WS

STRJ WG12会合 (11回開催, ヒアリング7件)

第68回 (4/19)

第69回 (5/25)

「JSTにおけるナノエレクトロプロジェクト計画概要」JST・河村委員

第70回 (6/21)

「エマージングメモリレビュー」日立・笹子委員

第71回 (7/20)

「スピントロニクスとCMOSへの融合」東工大・菅原委員

第72回 (9/20)

「電圧誘起磁化反転の研究動向」東北大学・松倉先生

「ストレージクラスメモリ」中央大学・竹内委員

第73回 (10/19)

第74回 (11/15)

第75回 (12/17)

第76回 (1/24)

「ノーマリーオフコンピューティングの現状と課題」東芝・藤田氏

第77回 (2/14)

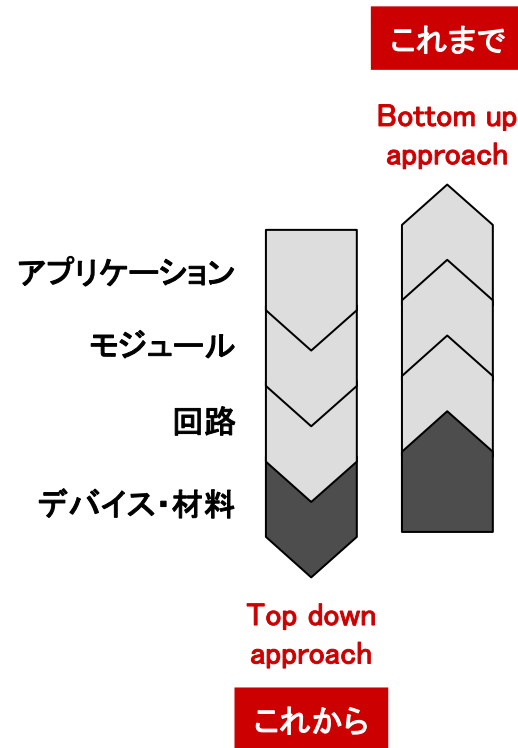
「Si/III-Vヘテロ接合界面を用いたトンネルFETの作製とトンネルFETの研究動向」

北大・富岡先生

第78回 (3/22)

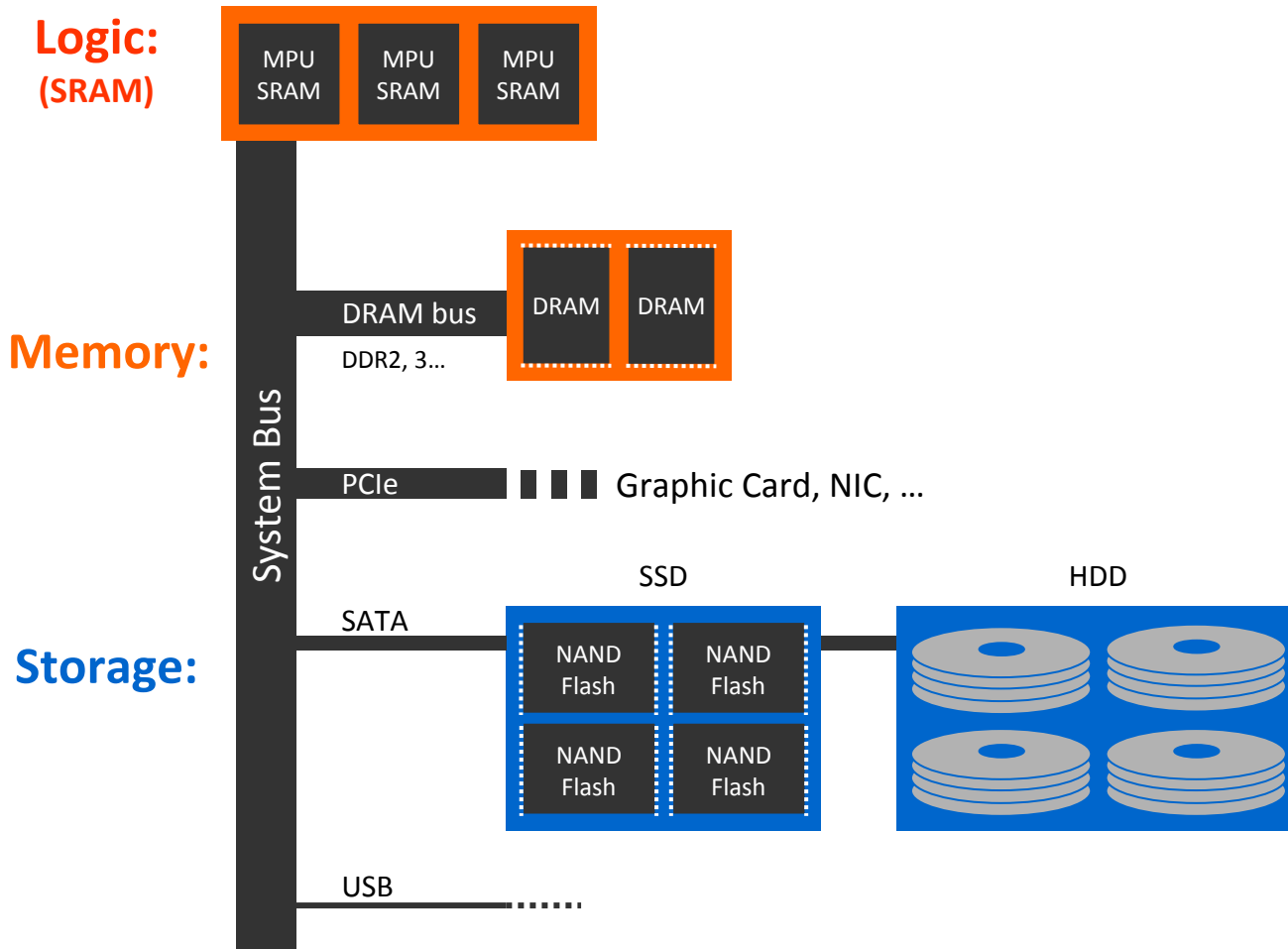
開催予定

ERD研究開発のパラダイムシフト

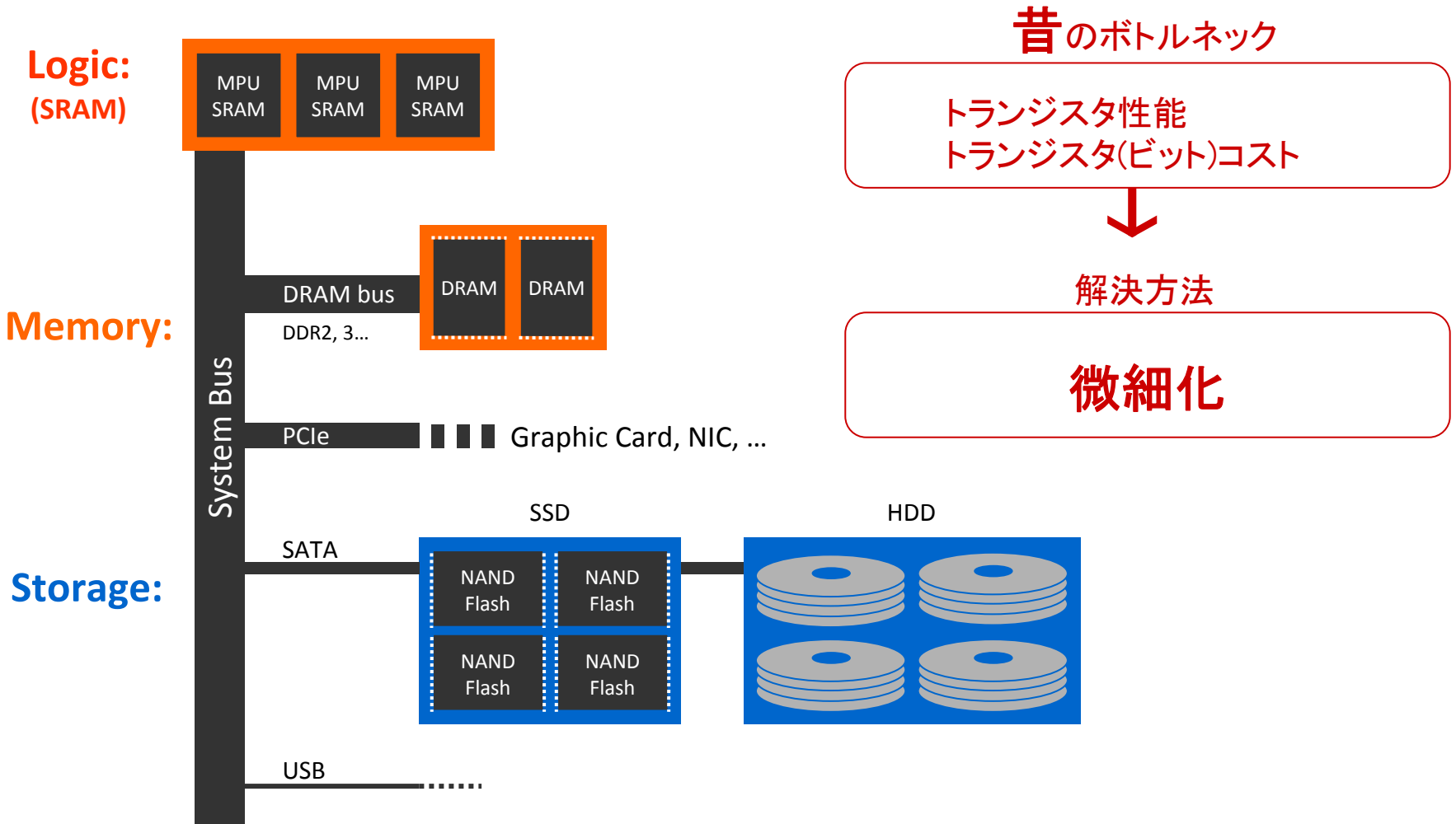


→ 目的志向の研究開発

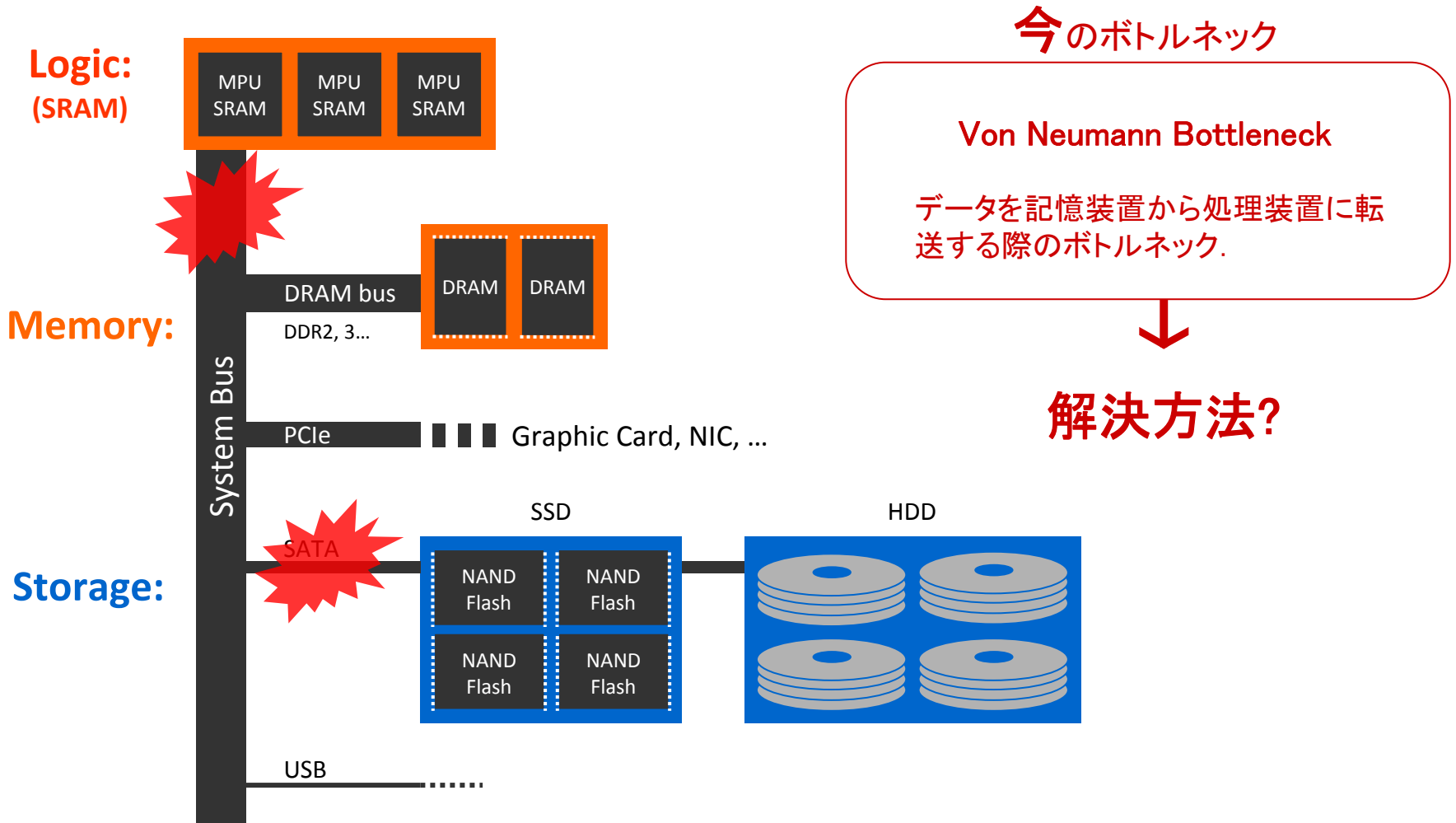
Von Neumannアーキテクチャのボトルネック



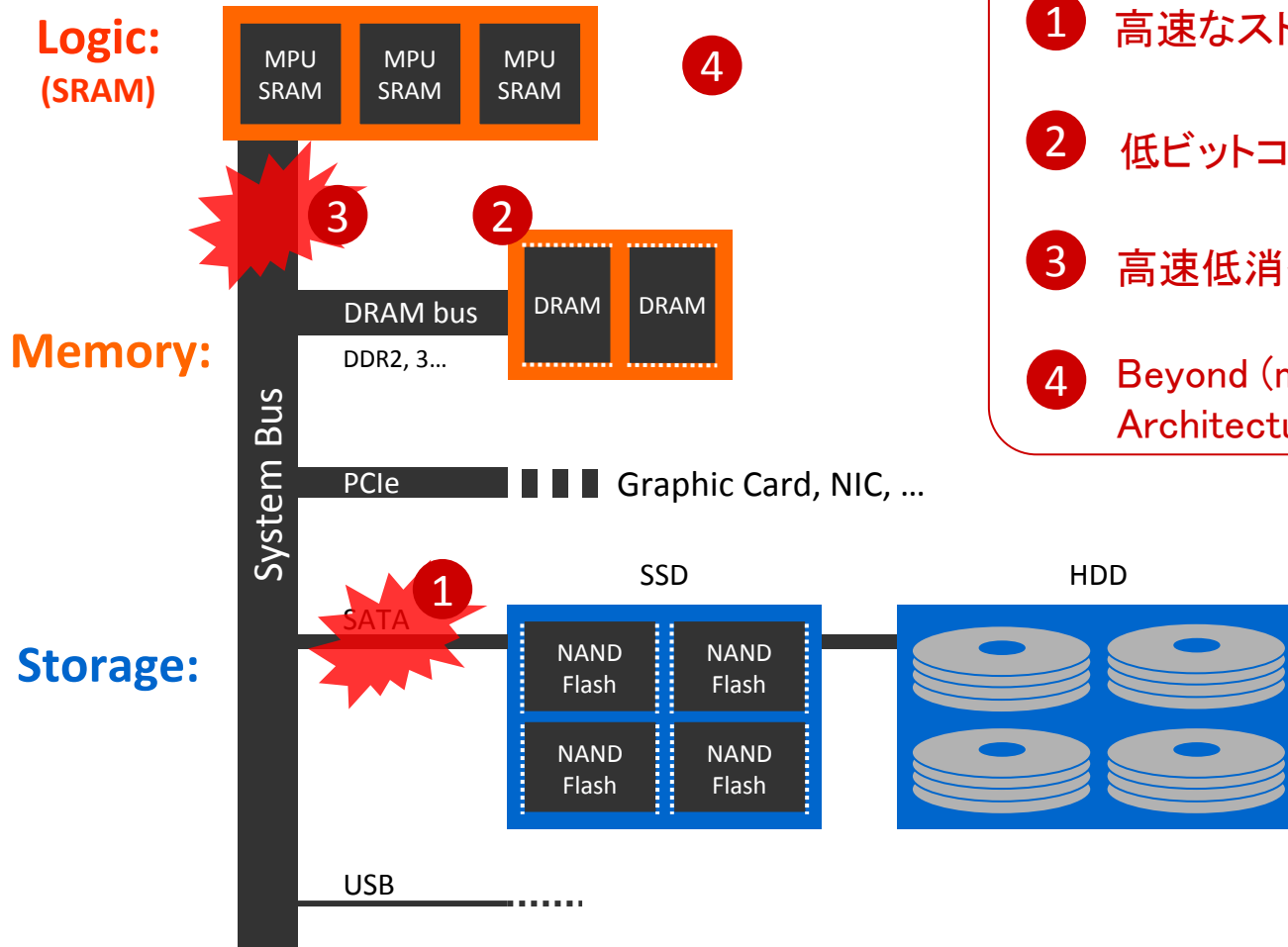
ボトルネック昔と今



ボトルネック昔と今



Von Neumann Bottleneckを超えるには？



- ① 高速なストレージ(上位I/F)
- ② 低ビットコストな不揮発RAM
- ③ 高速低消費電力なBUS
- ④ Beyond (more than) Neumann Architecture

ERD研究開発の目的①

➔ ① Von Neumann Bottleneckを解消すること.

① S-type Storage Class Memory

← 高速なストレージ(上位I/F)

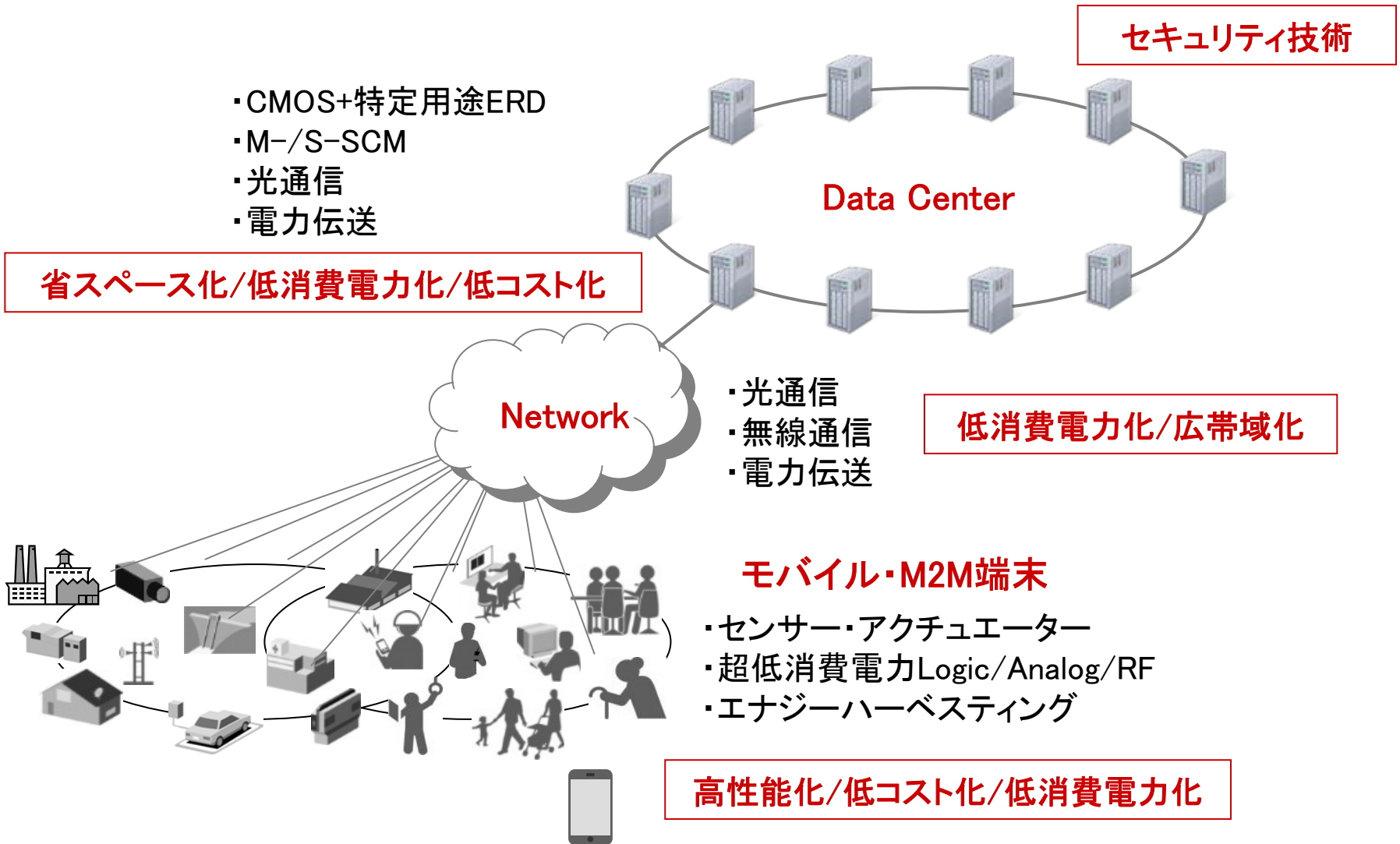
② M-type Storage Class Memory

← 低ビットコストな不揮発RAM

③ 高速低消費電力なBUS

④ Beyond (more than) Neumann Architecture

ビッグデータ時代の情報システムとERD



ERD研究開発の目的②

➔ ② IT機器の多様・多彩なアプリケーションに対応すること.

- 高性能化/低コスト化/低消費電力化
- 高効率な無線・電力伝送
- エナジーハーベスト/スカベンジング
- センサー・アクチュエーター
- セキュリティーデバイス

研究開発の目的とERD

	Item	Logic	Memory	MtM	Architecture
VN Bottleneck	S-type Storage Class Memory		○		△
	M-type Storage Class Memory		○		△
	高速低消費電力なBUS	△		○	
	Beyond (more than) Neumann Architecture				○
アプリの多様化	高性能化/低コスト化/低消費電力化	○	○		△
	高効率な無線・電力伝送			○	
	エナジーハーベスト/スカベンジング			○	
	センサー・アクチュエーター			○	
	セキュリティーデバイス			○	△

研究開発の目的とERD

	Item	Logic	Memory	MtM	Architecture
VN Bottleneck	S-type Storage Class Memory		○		△
	M-type Storage Class Memory		○		△
	高速低消費電力なBUS	△		○	
	Beyond (more than) Neumann Architecture				○
アプリの多様化	高性能化/低コスト化/低消費電力化	○	○		
	高効率な無線・電力伝送			○	
	エナジーハーベスト/スカベンジング			○	
	センサー・アクチュエーター			○	
	セキュリティーデバイス			○	

Emerging Logic Devices

MOSFETS

CNT FET

Graphene Nanoribbon FET

Nanowire FET

N-type III-V channel replacement FET

n-type Ge channel replacement FET

Tunnel FET (BTBT)

Charge-based beyond CMOS

SpinFET and Spin MOSFET Transistors

I-MOS

Negative gate capacitance FET

NEMS

Atomic Switch

Mott FET

Alternative Information Processing Devices

Spin Wave Device

Nonomagnetic Logic

Excitonic FET

BiSFET (bilayer pseudo-spin FET)

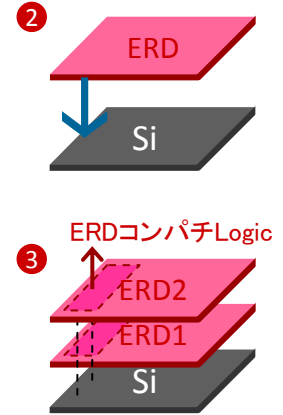
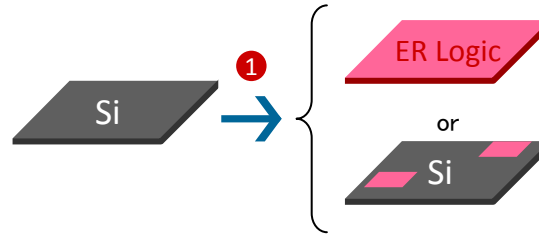
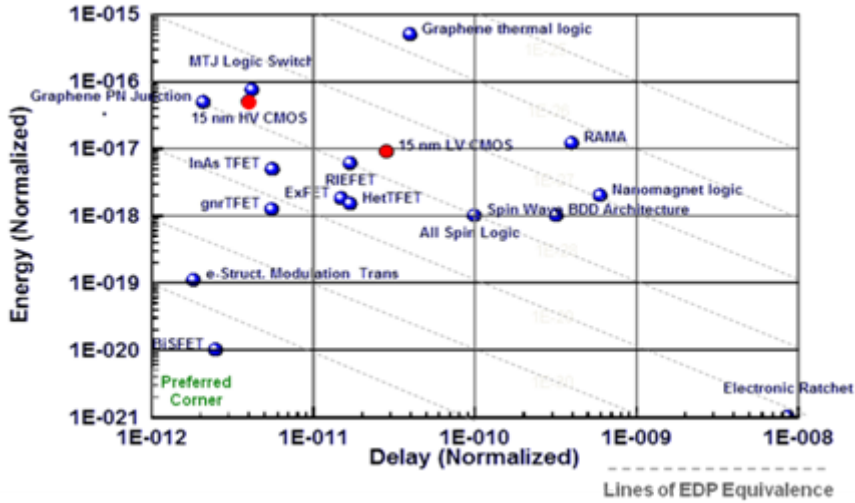
Spin Torque Majority Logic Gate

All Spin Logic

ITRS2011

- Si/III-V/Ge → Carbon Electronics → Spinという流れ
- 応用回路などの視点からも議論が始まっている。

Emerging Logic Devices



① 微細化限界を打破するために

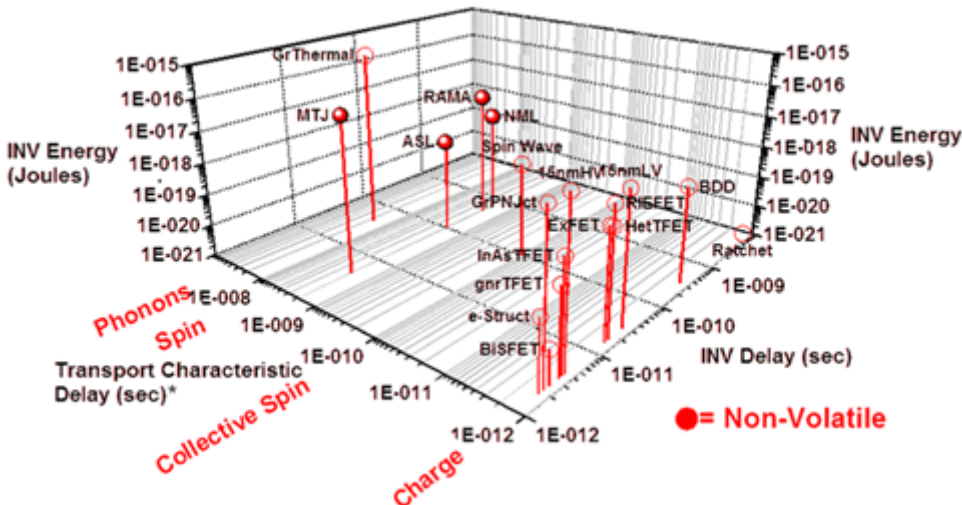
- Replacement of Si (post B.N.)
- 特定用途向け(ex.超低消費電力)

② CMOS improvementとして

- ばらつき/エラー補償
- 超低消費電力化
- セキュリティー

③ エマージングデバイスI/Fとして

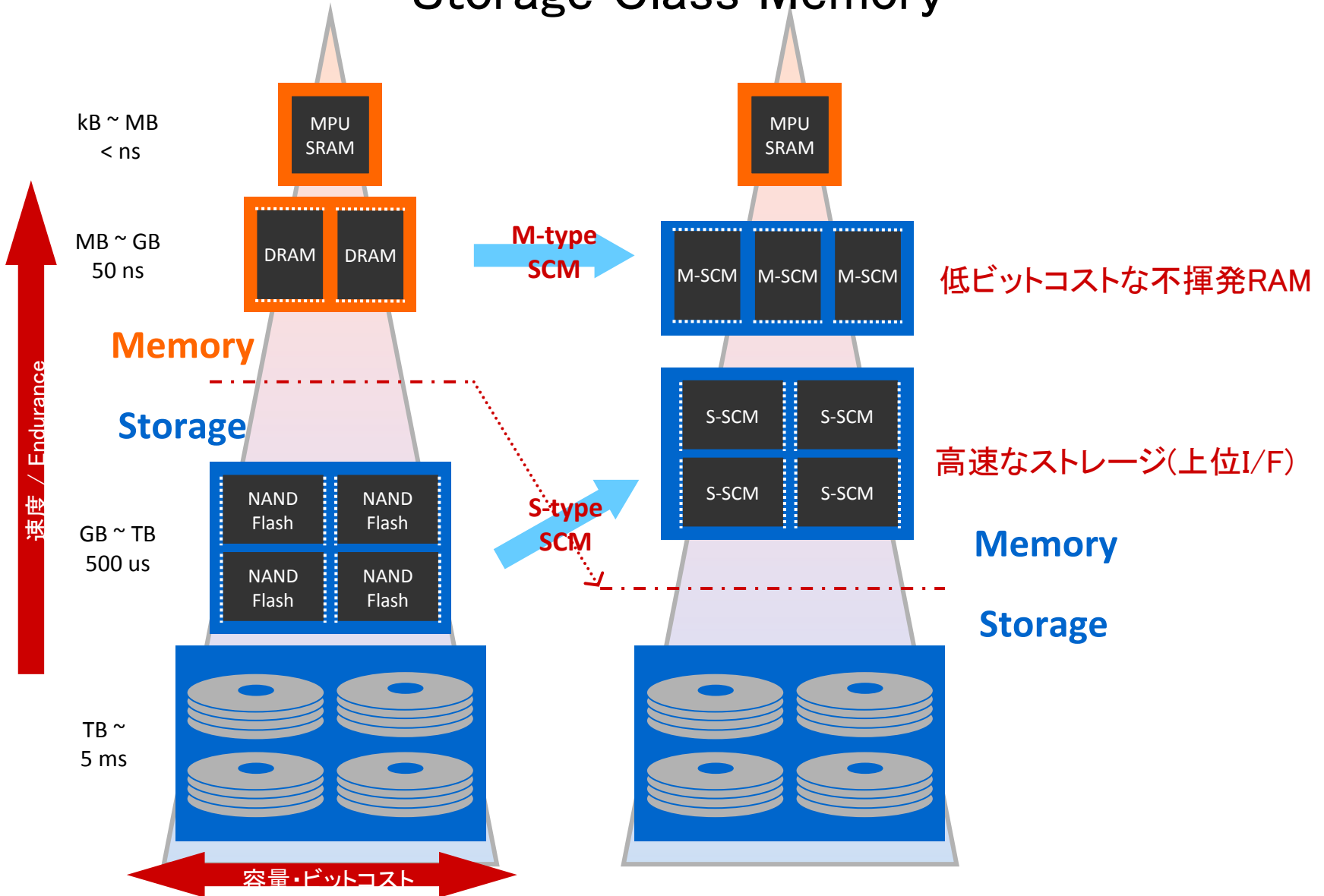
- SCMコンパチLogic
- センサー/アクチュエーター (I/Fデバイス)コンパチLogic



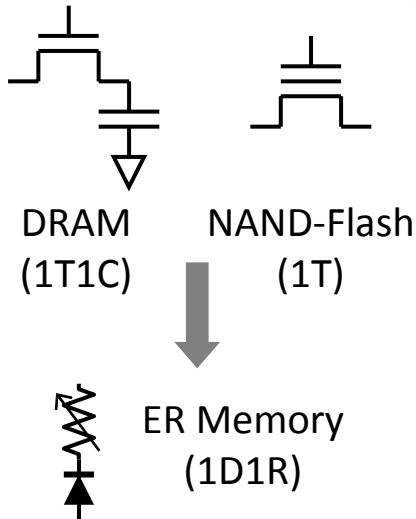
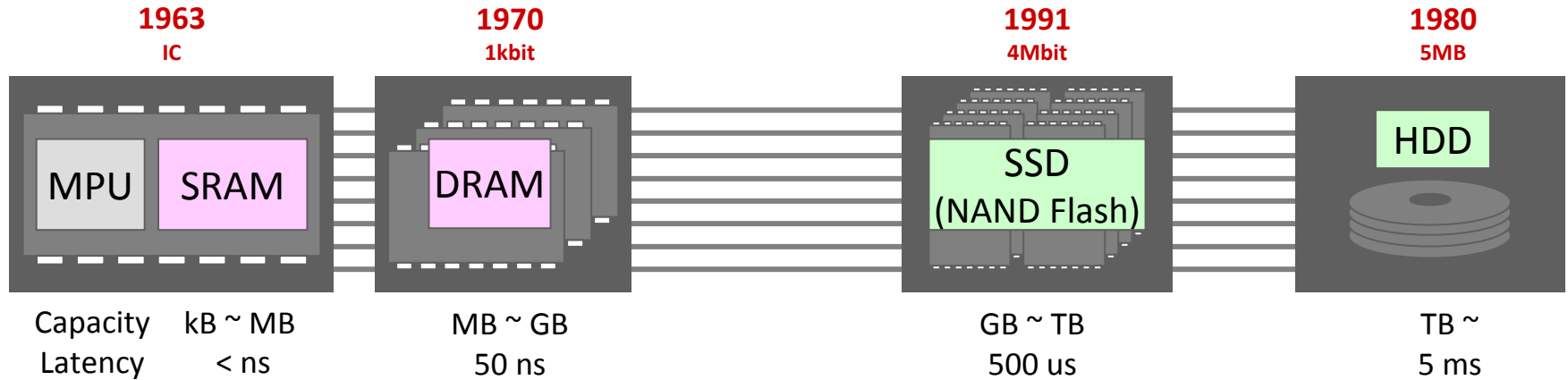
研究開発の目的とERD

	Item	Logic	Memory	MtM	Architecture
VN Bottleneck	S-type Storage Class Memory		○		△
	M-type Storage Class Memory		○		△
	高速低消費電力なBUS	△		○	
	Beyond (more than) Neumann Architecture				○
アプリの多様化	高性能化/低コスト化/低消費電力化	○	○		
	高効率な無線・電力伝送			○	
	エナジーハーベスト/スカベンジング			○	
	センサー・アクチュエーター			○	
	セキュリティーデバイス			○	

Storage Class Memory



Emerging Memory Devices



MEMORY DEVICES

- Ferroelectric Memory
- Ferroelectric FET
- Ferroelectric Polarization ReRAM
- Nanoelectromechanical memory
- Redox Memory
- Mott Memory
- Macromolecular Memory
- Molecular Memory

MEMORY SELECT DEVICES

- Vertical Transistors
- Diode-type select devices
- MIT switch
- Threshold switch
- MIEC switch

これまでと違った使い方のメモリ/ストレージを浸透させるには、
 使い方の提案まで必要.

ITRSにおけるSCMの要求スペック

<i>Parameter</i>	<i>Benchmark</i>			<i>Target</i>	
	<u>HDD</u>	<u>NAND Flash</u>	<u>DRAM</u>	<u>M-SCM</u>	<u>S-SCM</u>
Speed / Endurance	3-5ms / unlimited	~100us / $10^4 \sim 10^5$	<100ns / unlimited	<100ns / > 10^9	1-10us / > 10^6
Cost (\$/GB)	0.1	2	10	<10	<3-4
Retention	> 10 years	~10 years	64ms	>5 days	~10 years

1. Memory type (M-type) SCM

速度: DRAM並み

ビットコスト: DRAMよりずっと安い

不揮発: バックアップが不要

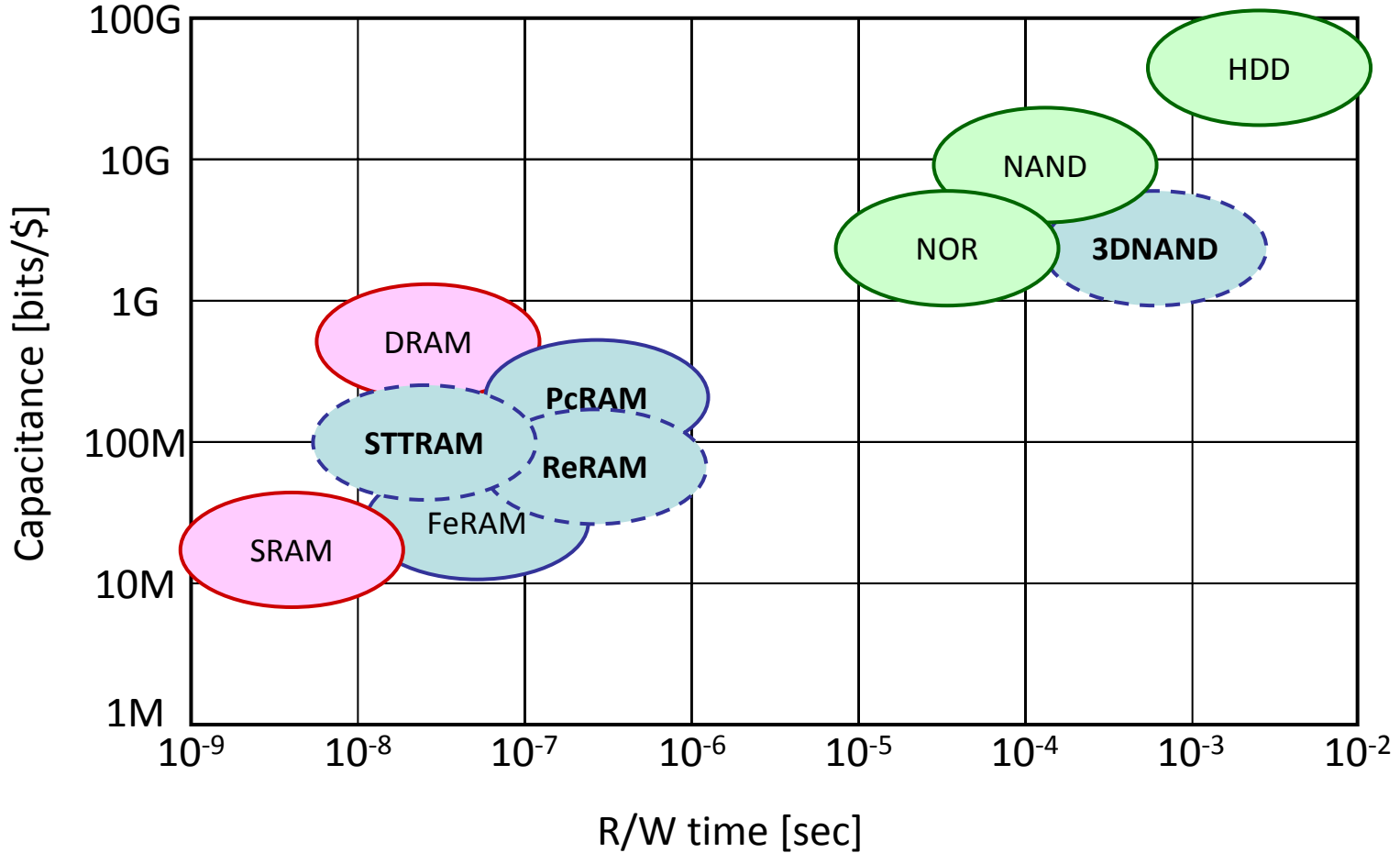
2. Storage type (S-type) SCM

速度: NANDよりずっと速い

ビットコスト: NANDと同等以下

当然不揮発

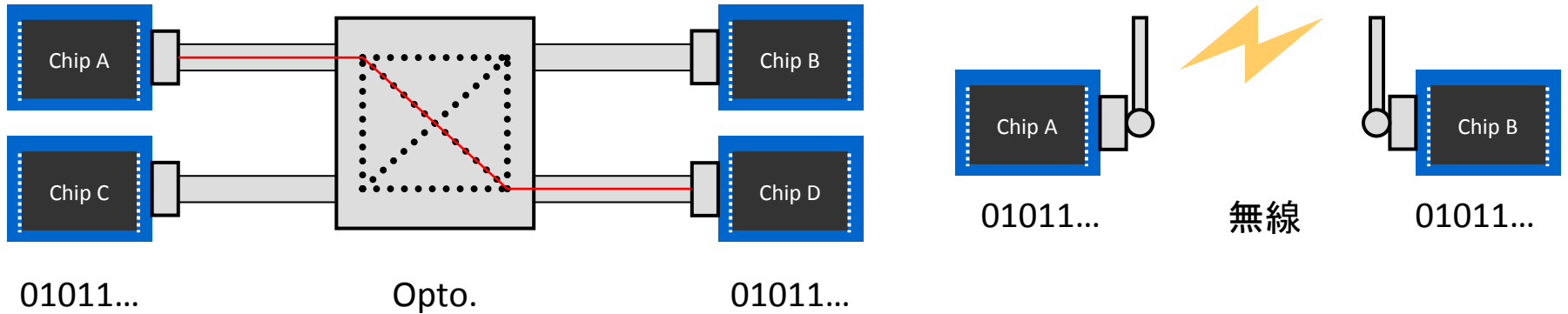
SCMの候補技術



研究開発の目的とERD

	Item	Logic	Memory	MtM	Architecture
VN Bottleneck	S-type Storage Class Memory		○		△
	M-type Storage Class Memory		○		△
	高速低消費電力なBUS	△		○	
	Beyond (more than) Neumann Architecture				○
アプリの多様化	高性能化/低コスト化/低消費電力化	○	○		
	高効率な無線・電力伝送			○	
	エナジーハーベスト/スカベンジング			○	
	センサー・アクチュエーター			○	
	セキュリティーデバイス			○	

More than Mooreデバイス



光融合技術

- 電気信号-光変換デバイス
- 光スイッチ
- 光分配/合成器

Analog/**RF** ERD

セキュリティ技術

3次元集積技術

研究開発の目的とERD

	Item	Logic	Memory	MtM	Architecture
VN Bottleneck	S-type Storage Class Memory		○		△
	M-type Storage Class Memory		○		△
	高速低消費電力なBUS	△		○	
	Beyond (more than) Neumann Architecture				○
アプリの多様化	高性能化/低コスト化/低消費電力化	○	○		
	高効率な無線・電力伝送			○	
	エナジーハーベスト/スカベンジング			○	
	センサー・アクチュエーター			○	
	セキュリティーデバイス			○	

Emerging Research Architecture

More than Neumann (MtN)

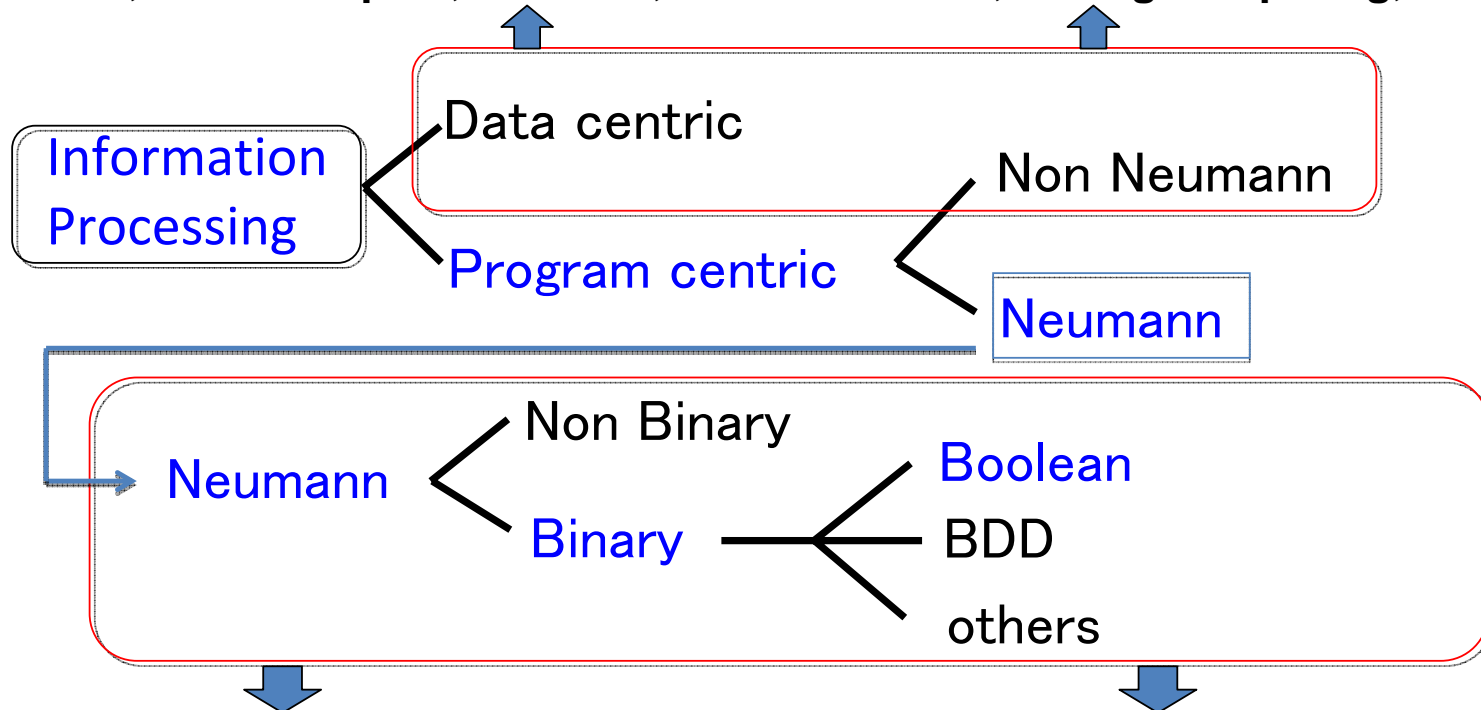
Parallel computation with many LtMs

Ex.: CA, Neuromorphic, dataflow, etc.

Beyond Neumann (BN)

Much faster computation than MN, MtN

Ex.: QC, analog computing, etc.



More Neumann (MN)

Extension of Neumann Arch.

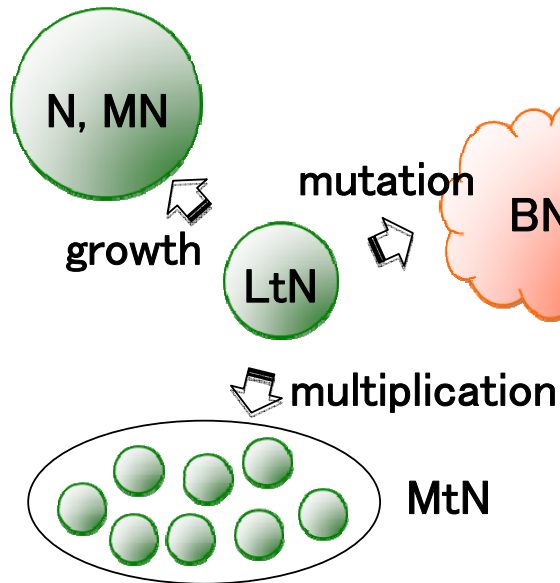
Ex.: Present many core, GPU, etc.

Less than Neumann (LtM)

Computational Elements: small-scale

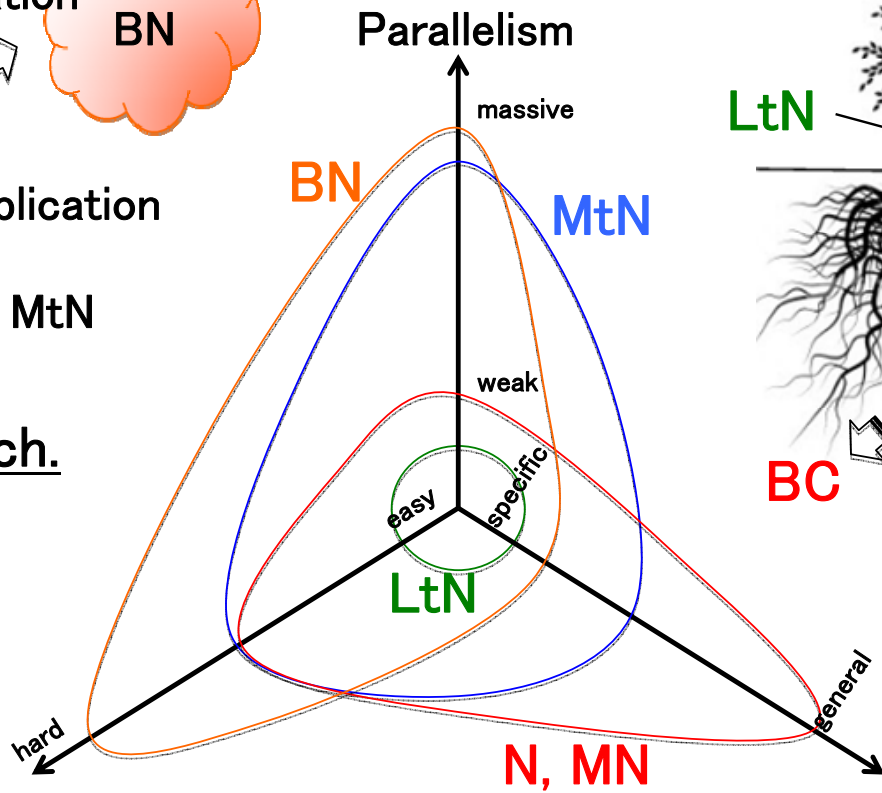
memory+ALU or analog elements

Possible Metrics



Evolution of Arch.

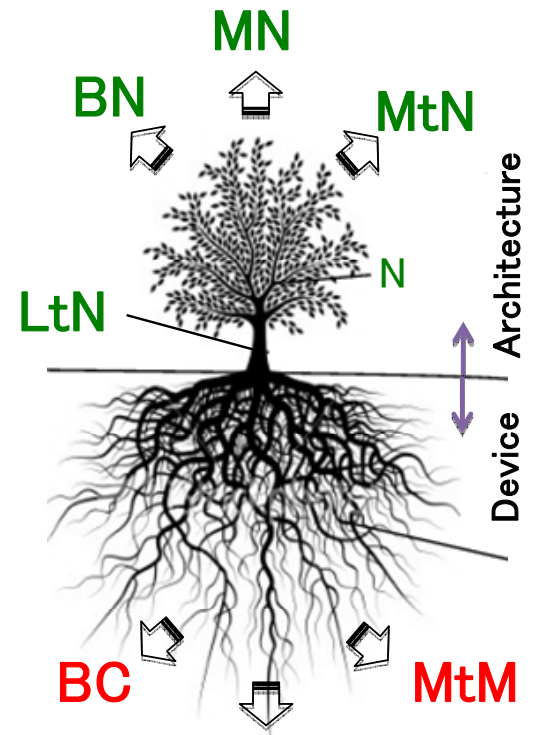
- BN : Beyond Neumann
- MtN : More than Neumann
- MN : More Neumann
- N : Neumann
- LtN : Less than Neumann



Computational Ability

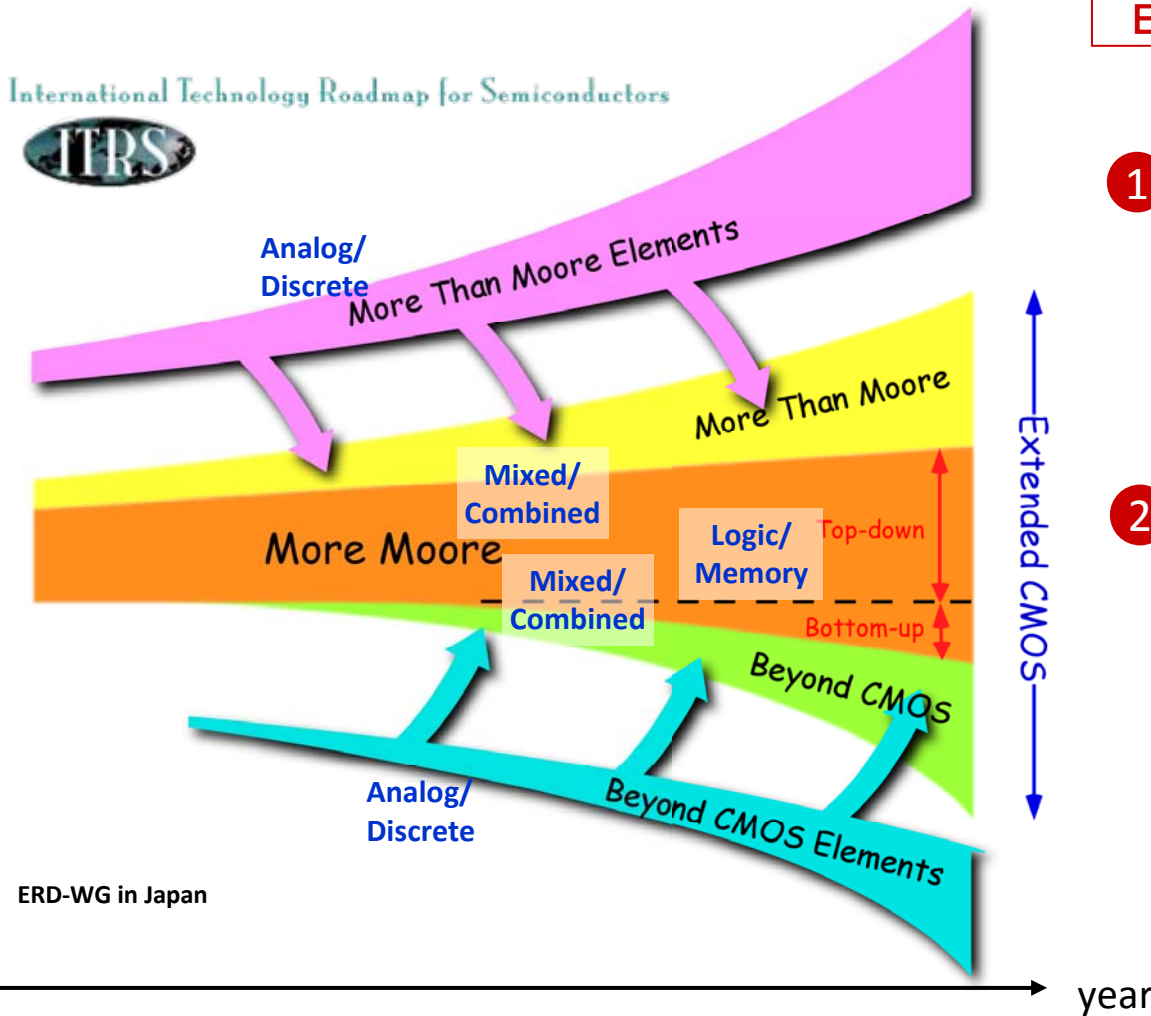
Possible Metrics

Generality



Architecture Tree w/ ERD toors

まとめ: ERDの研究開発動向



ERD研究開発は今後、目的志向に.

1 Neumann Bottleneckを解消

- Storage Class Memory
- 高速/低消費電力BUS
- Beyond N (MtN) Architecture

2 多様なアプリ要件への対応

- 高性能化/低コスト化/低消費電力化
- 高効率な無線・電力伝送
- エナジーハーベスト/スカベンジング
- センサー/アクチュエーター
- セキュリティデバイス

→ アプリとの整合性/融合技術がポイント