

微細化は終わり？

— リソグラフィ技術の最新動向 —

WG5 (リソグラフィ Working Group)

富士通セミコンダクター(株) 千々松 達夫

— 内容 —

- ◆WG5の活動体制
- ◆デバイスメーカー微細化の状況
- ◆リソ微細化技術の状況
- ◆まとめ

WG5(リソグラフィWG)の活動体制

－JEITA半導体部会/関連会社－

- 千々松達夫/リーダー(富士通セミコンダクター)
- 上澤史且/サブリーダー(ソニー)
- 小林幸子(東芝)
- 和田恵治(ローム)
- 山本次朗(日立製作所)

－コンソーシアム－

- 須賀治(EIDEC)

－SEAJ 他－

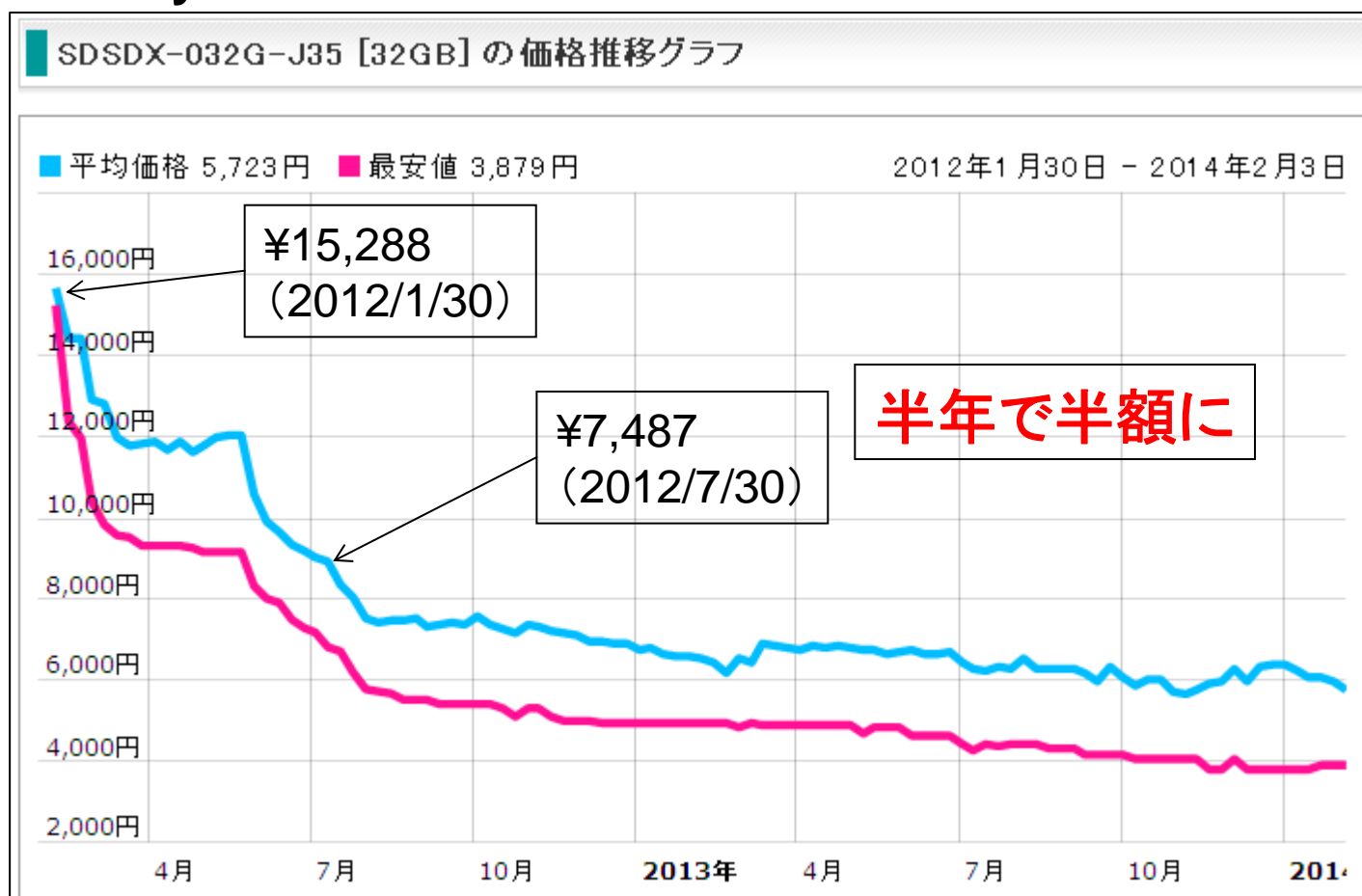
- 奥村正彦/国際委員(SEAJ:ニコン)
- 高橋和弘(SEAJ:キヤノン)
- 中島英男(SEAJ:TEL)
- 山口哲男(SEAJ:ニューフレアテクノロジー)
- 笠間邦彦(SEAJ:ウシオ電機)
- 大久保靖(HOYA)
- 林直也 (大日本印刷)
- 森本博明(凸版印刷)
- 大森克実(東京応化工業)
- 栗原啓志郎(アライアンスコア)
- 遠藤政孝(大阪大学)

計17名

微細化の目的の1つはチップコスト削減

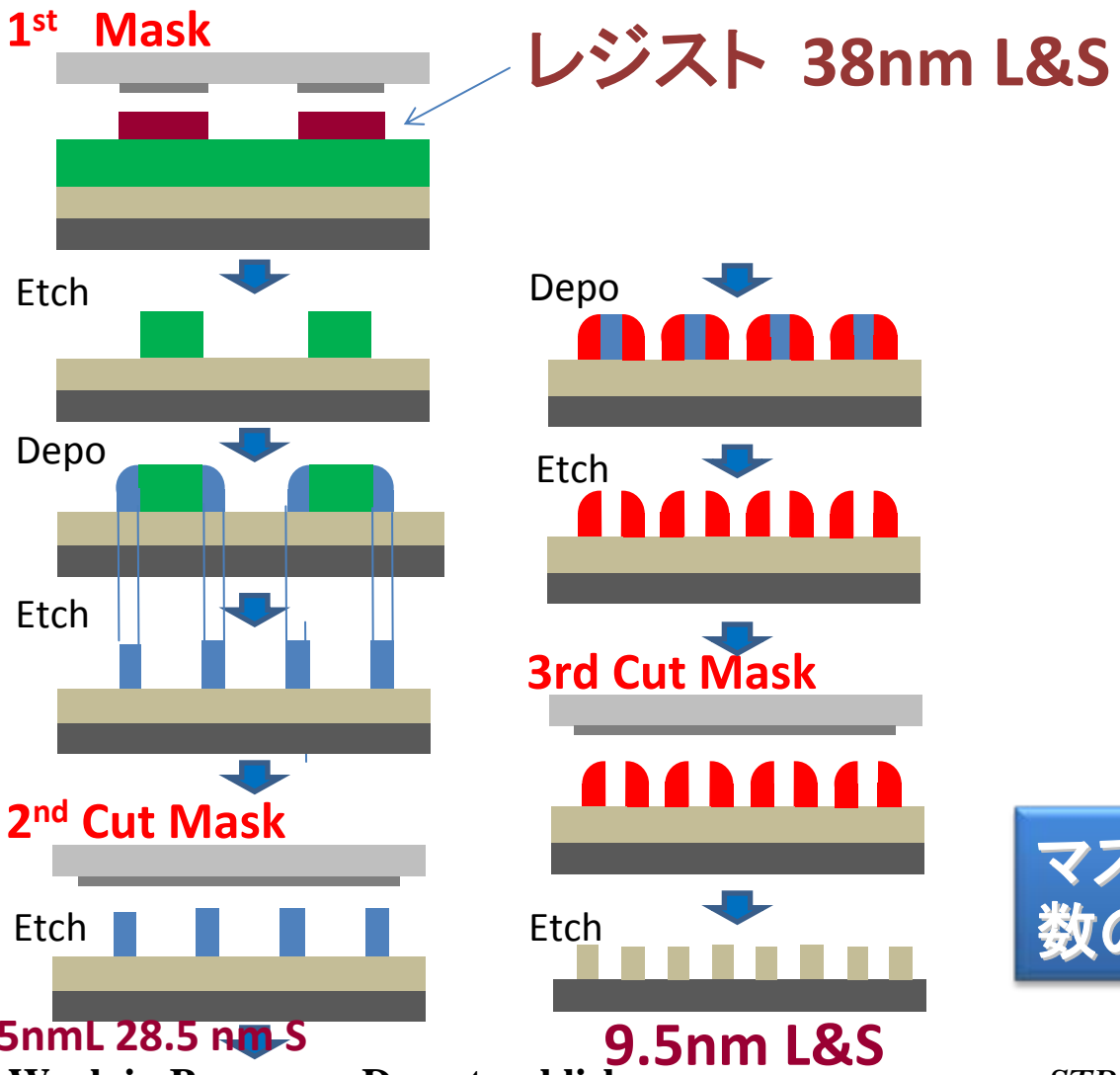
プロセスコストや開発コストが上がると、微細化の魅力がなくなってしまう。

32G Byte SDカードの価格推移例

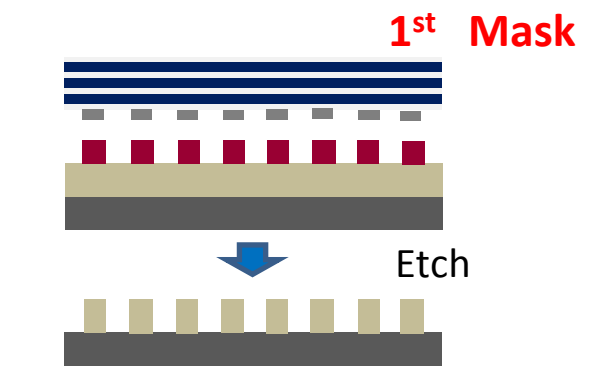


プロセスコスト面からEUVLが望ましい

SAQP Flow (Self Aligned Quadruple Patterning)

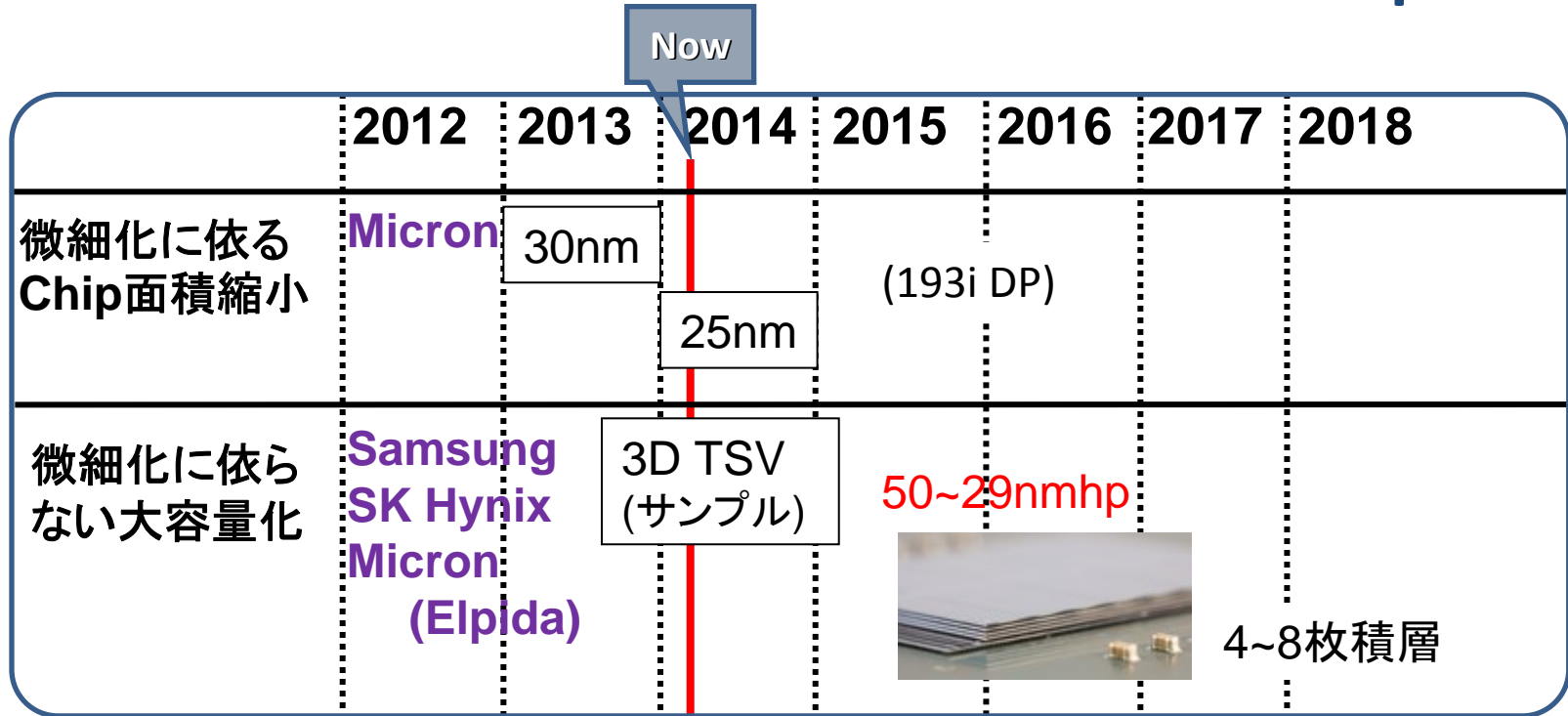


EUVL Flow $\lambda = 13.5\text{nm}$ NA = 0.5



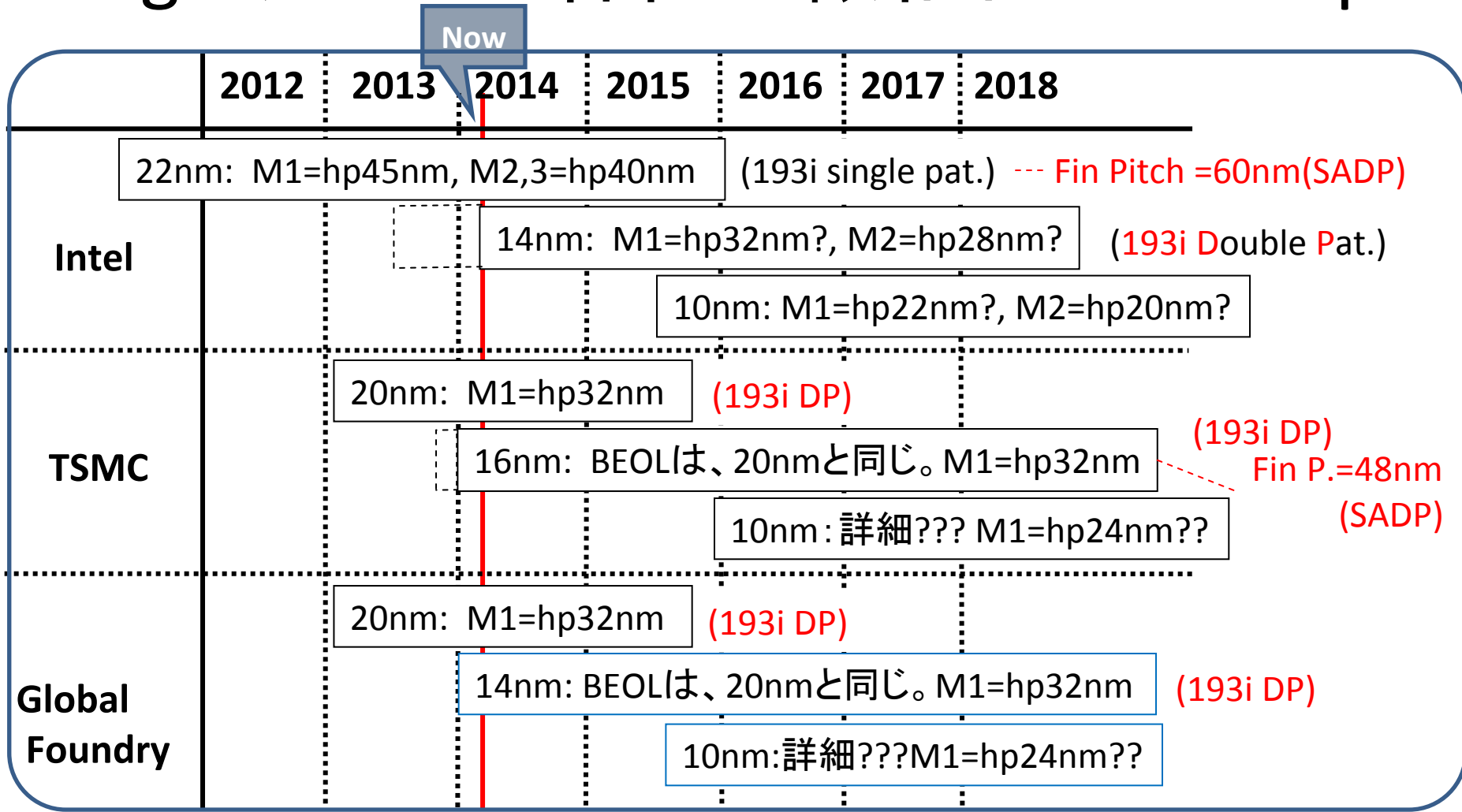
マスク枚数、プロセス工程数の点で、EUVLが有利

DRAMメーカーのroad map



- TSVを用いた積層品のサンプルが出始めた。
- まだ、コスト面で汎用品向けではない。
- DPの限界(20nm)が要求されるのは、2017年。
ここまでEUVLが間に合うか？
トリプルパターニングあるいは積層？

Logicデバイス各社の微細化road map



- ダブルパターニング(LELE)の量産適用が開始された。
- Fin(SADP)が、最も厳しいピッチを要求するレイヤーとなった。

デバイスメーカーの動向

- NAND Flash
 - SAQPの適用が開始された。
 - 3D NANDの量産が見えてきた。
- DRAM
 - TSVを用いた積層品のサンプル品が出始めた。
- Logic
 - LELEが本格的に用いられるようになった。
 - FINが、最も微細なピッチを必要とする。
- 193i マルチパターンニングは、コストUp要因。

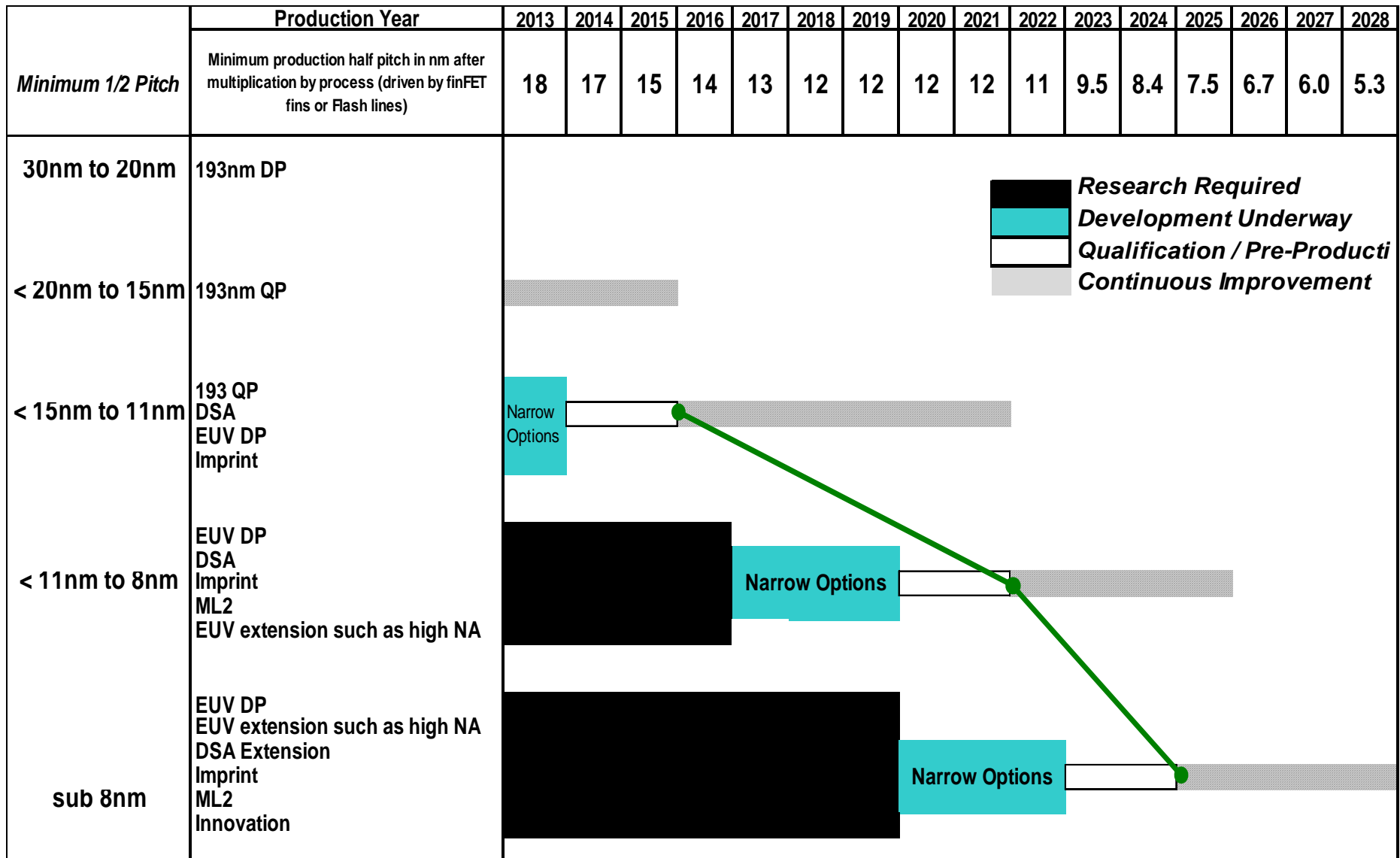
2013年版Litho Possible Optionsの区切り



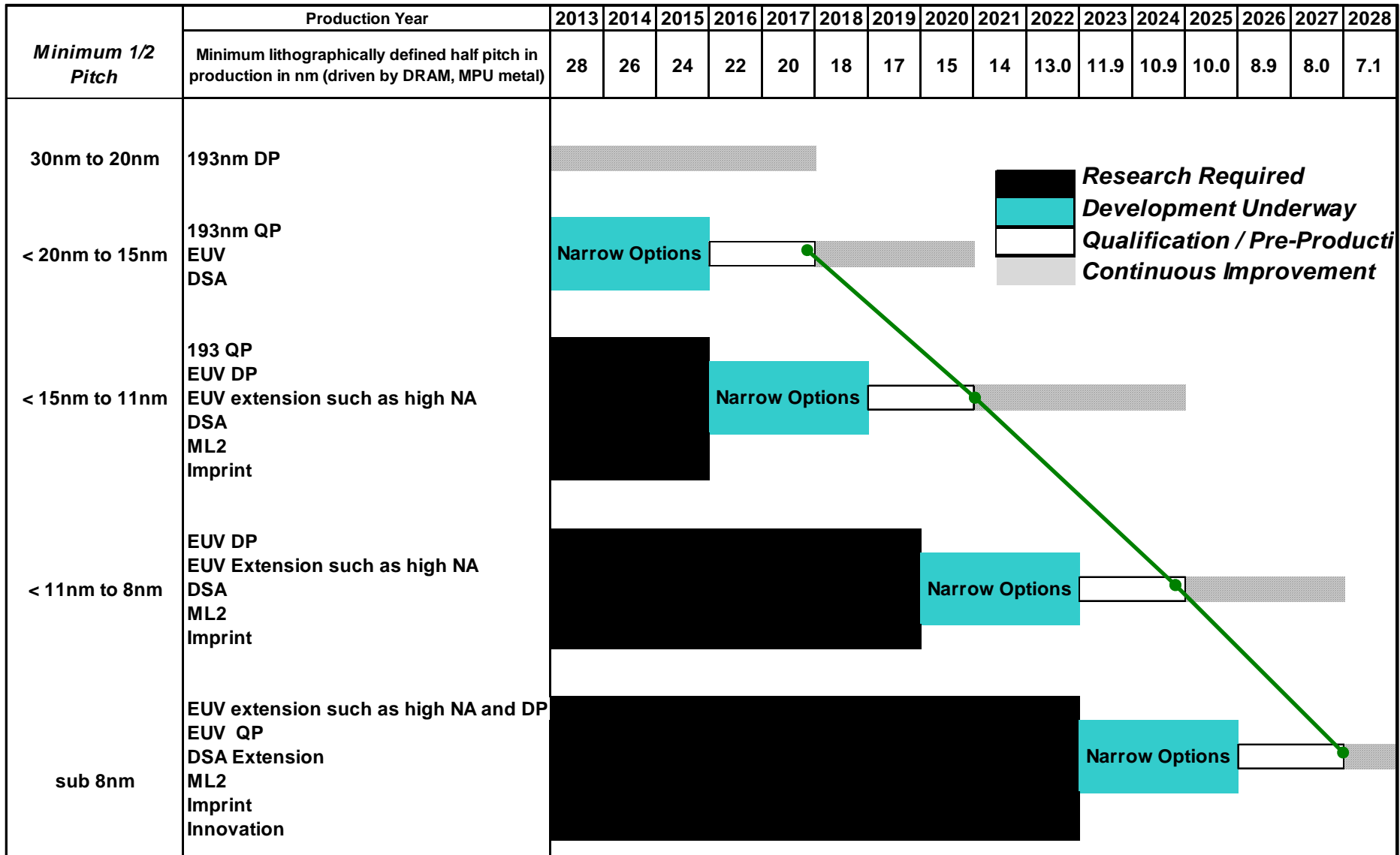
これまで、テクノロジーノードを意識して区切っていたが、露光装置レンズのNAで決まる193i(NA=1.35)とEUV(NA=0.33)の実用解像限界のHalf Pitchで区切る様にした。

Half pitch (nm)	Possible Options
to 40	193i SP
< 40 to 20	193i DP
< 20 to 15	EUV SP
< 15 to 11	193i QP
< 11 to 8	EUV DP(NA=0.33)

Updated Flash & Fin Options



Updated MPU/DRAM Metal Options



ダブルパターンニングでの懸念点

～ LE-LE間の重ね合わせは、大丈夫？

193i 露光装置の重ね合わせ精度

		2011	2012	2013
NXE-1950i	SMO	2.5	2.5	
	MMO	5.5	4.5	3.5
	On Product Overlay	9	6	4
NSR-S622D	SMO			2
	MMO			3.5

[nm]

※SMO: Single Machine Overlay
MMO: Mix and Match Overlay

重ね合わせ精度

Manufacturable solutions exist, and are being optimized
 Manufacturable solutions are known
 Interim solutions are known
 Manufacturable solutions are NOT known

ITRS2011

	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022
DRAM												
DRAM minimum ½ pitch (nm)	36	32	28	25	23	20	18	16	14	13	11	10.0
Overlay (3 sigma) (nm)	7.1	6.4	5.7	5.1	4.5	4.0	3.6	3.2	2.8	2.5	2.3	2.0
Flash												
Flash ½ pitch (nm) (un-contacted poly)	22	20	18	17	15	14.2	13.0	11.9	10.9	10.0	8.9	8.0
Overlay (3 sigma) (nm)	7.2	6.6	6.1	5.6	5.1	4.7	4.3	3.9	3.6	3.3	2.9	2.6
MPU / Logic												
MPU/ASIC Min Metal ½ pitch (nm)	38	32	27	24	21	19	17	15	13	12	11	9.5
Overlay (3 sigma) (nm)	7.6	6.4	5.4	4.8	4.2	3.8	3.4	3.0	2.7	2.4	2.1	1.9



ITRS2013(仮)

	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022
DRAM										
DRAM minimum ½ pitch (nm)	28	26	24	22	20	18	17	15	14	13
Overlay (3 sigma) (nm)	5.7	5.2	4.8	4.4	4.0	3.7	3.4	3.1	2.8	2.6
Flash										
Flash ½ pitch (nm) (un-contacted poly)	18	17	15	14	13	12	12	12	12	12
Overlay (3 sigma) (nm)	6.1	5.6	5.1	4.7	4.3	3.9	3.9	3.9	3.9	3.9
MPU / Logic										
MPU/ASIC Min Metal ½ pitch (nm)	40	32	32	28	25	23	20	18	16	14.2
Overlay (3 sigma) (nm)	8.0	6.4	6.4	5.7	5.1	4.5	4.0	3.6	3.2	2.8

最終版では変わる可能性あり

微細化/ダブルパターニングに対応して、精度が向上している

EUVLの状況

- 最大の課題は、光源パワーの不足。
- プレ量産機(NXE3100): 2011年～6台出荷
→ *ペリクルの必要性が認識された*
- 量産機(NXE3300B)の出荷が始まっている。
出荷済み:3台, 残り8台が予定。

NXE3300Bによる微細パターン形成例

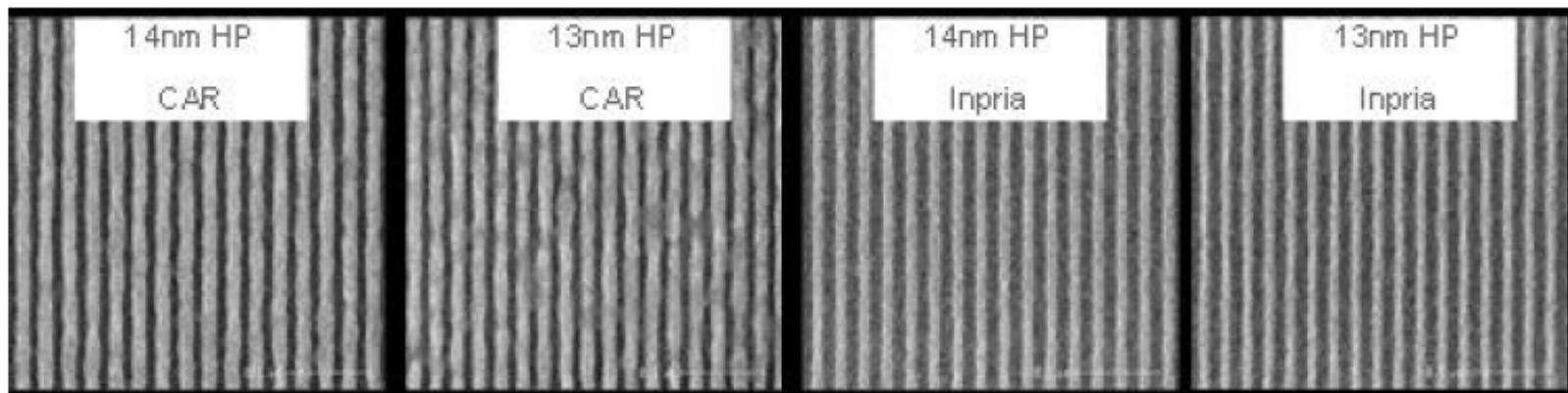


Figure 8: L/S resolution with chemically amplified resist (CAR; two plots on the left) and with Inpria resist are shown (two plots on the right) doi: 10.1117/12.2010932

EUV光源の状況

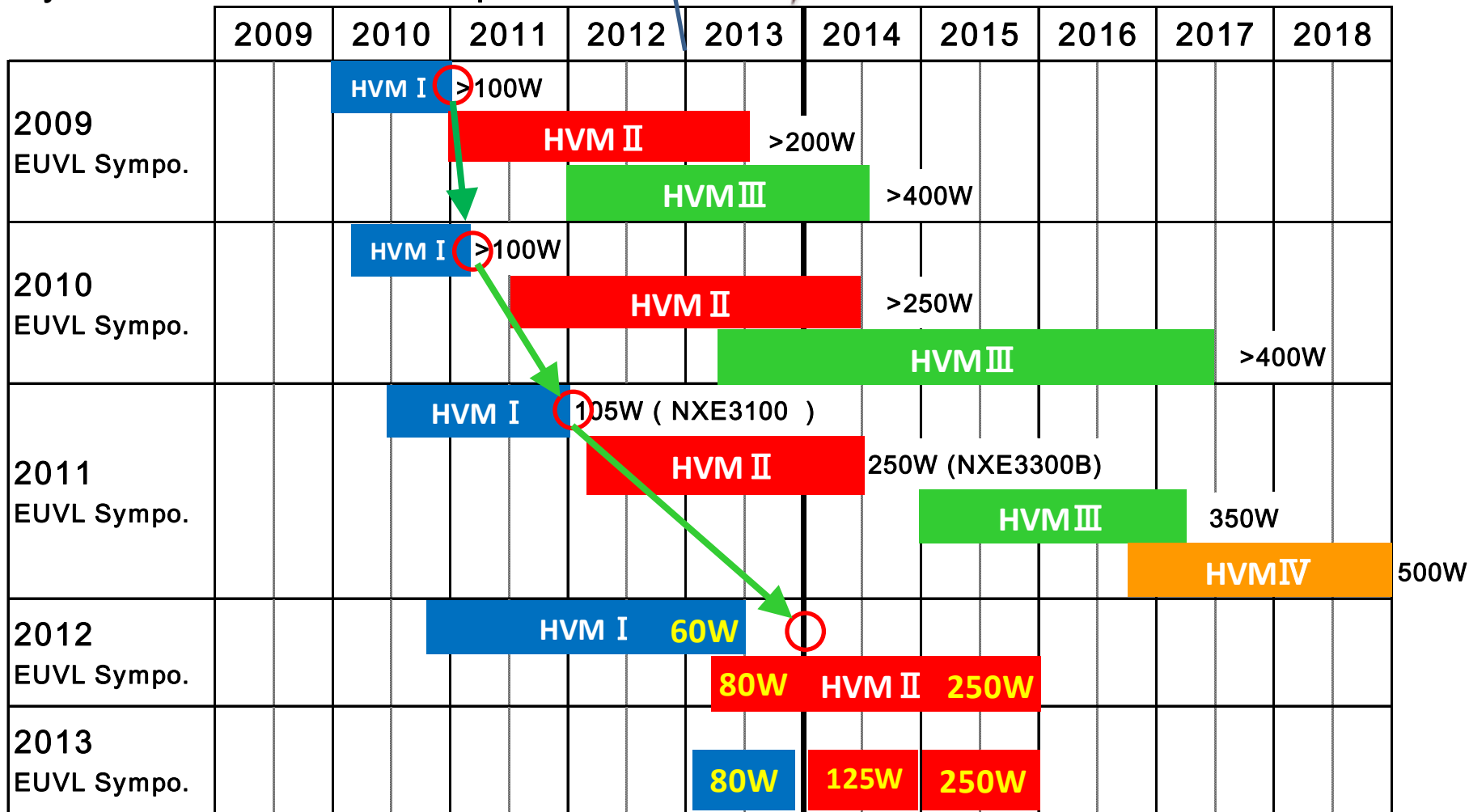
Cymer社EUV光源Road mapの~~変更~~

Now

10~30W

50W

Cymer 50W
ギガフォトン 43W



※100Wが出てくるはずのタイミングを○で示した。 15

EUVL高NA(>0.5)号機はいつ?

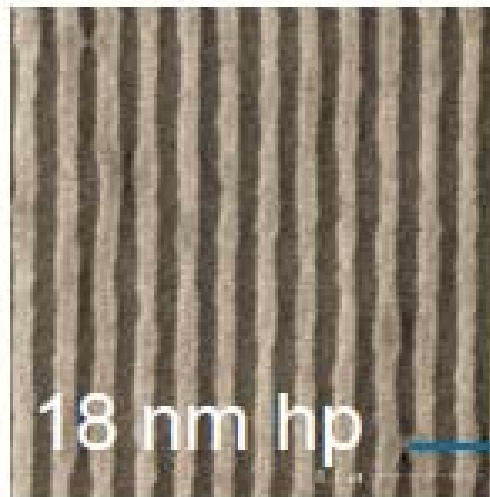
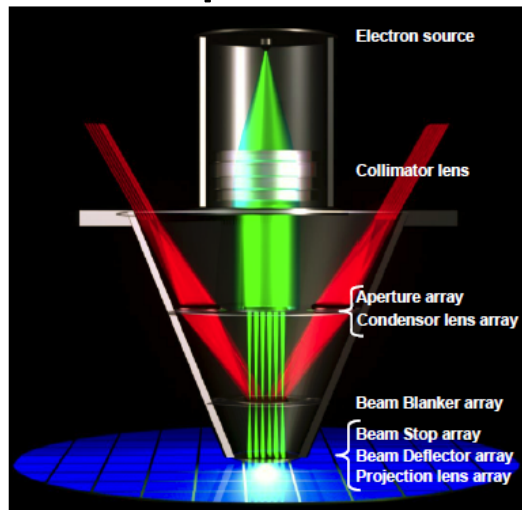


λ	13.5nm					
NA	0.25	0.33	0.5	0.7	0.85	
hp(nm)	NXE3100	NXE3300B				
32	0.59	0.78	1.19	1.66	2.01	
20	0.37	0.49	0.74	1.04	1.26	
15	0.28	0.37	0.56	0.78	0.94	
11	0.20	0.27	0.41	0.57	0.69	
8	0.15	0.20	0.30	0.41	0.50	
6	0.11	0.15	0.22	0.31	0.38	

- ITRSでは、高NA号機が**2021年に必要**だと予測している。
- 高NA露光機のリリース計画は、明確になっていない。
- 高NAの実現にはマスク倍率を変える必要があり、
マスクサイズを大きくするか、
フィールドサイズ(ショットサイズ)を小さくするか、
の選択をデバイスメーカー、マスクメーカー、装置/材料メーカー間で合意する必要がある。現状、アンドが取れていない。

マスクレスリソ(ML2)の状況

MAPPER社 Matrix



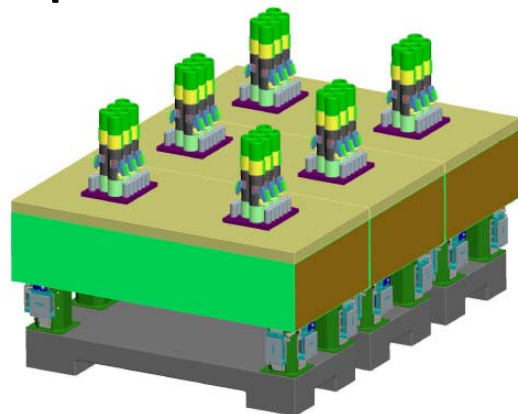
計画(処理能力)

2014 1wph

2015 10wph

doi: 10.1117/12.2011486

KLA社REBL



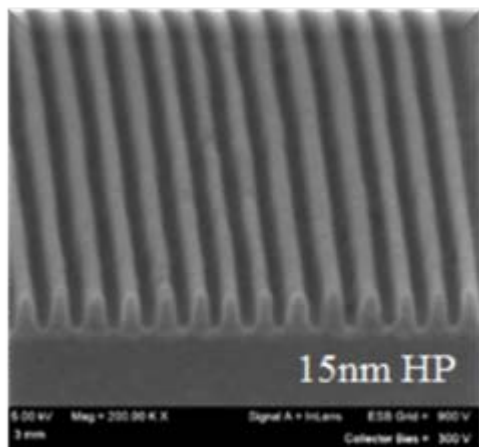
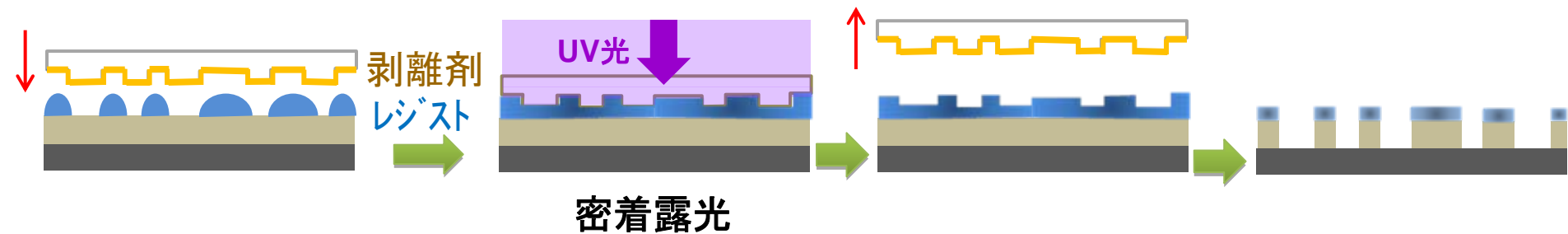
	Linear, ² 30 $\mu\text{C}/\text{cm}$ resist	Linear, ² 60 $\mu\text{C}/\text{cm}$ resist
All Critical Layers	43 wph	24 wph
Line Cutting	90 wph	53 wph

doi: 10.1117/12.964978

doi: 10.1117/12.2010722

マルチビーム/マルチコラム/クラスター化で、100wphの実現を目指す。

Nano Imprintの状況



現状

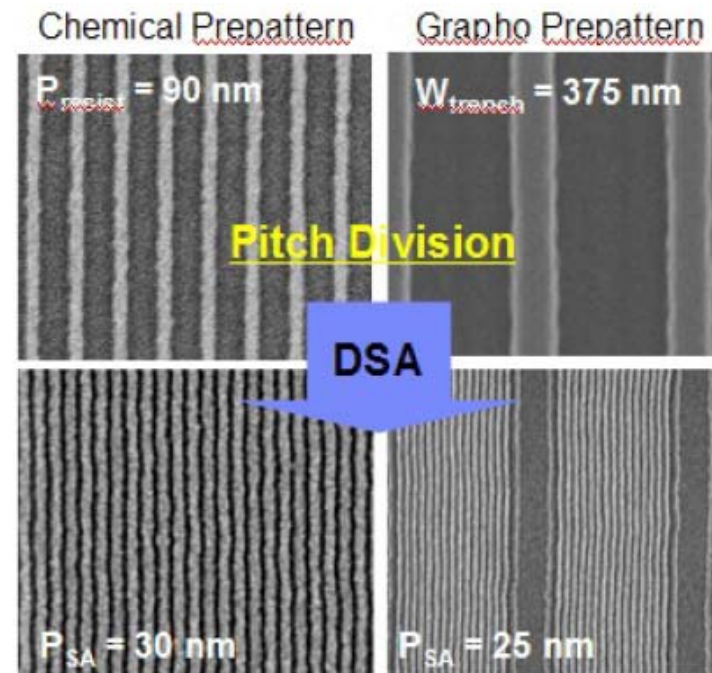
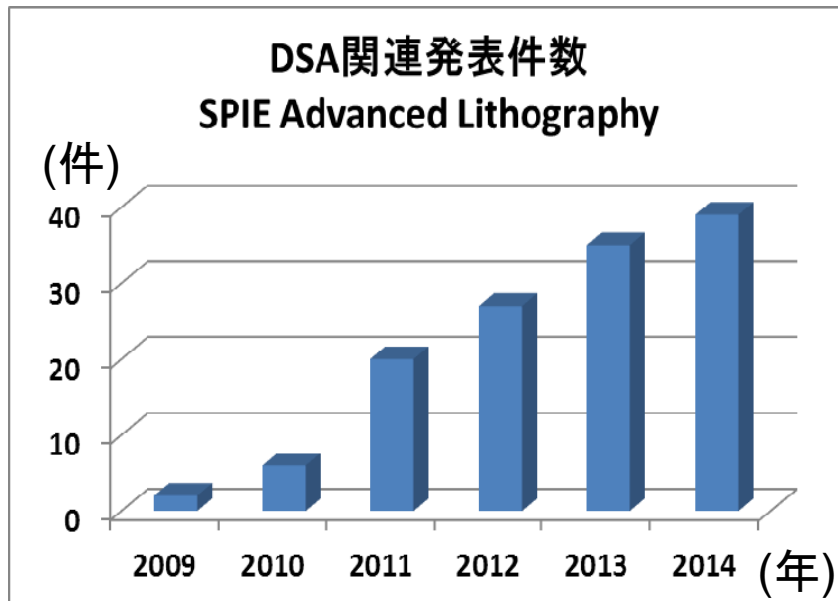
欠陥密度	数個/cm ² レベル
重ね合わせ	8nm
スループット	目標20枚/h・台

doi: 10.1117/12.2029275

欠陥密度への要求が比較的緩いNANDフラッシュデバイスへの適用が見込まれる。

DSA(Directed Self Assembly)の状況

- 今は、欠陥レベルの低減を目指している段階
- DSAパターンの位置精度の制御性が未知。
- 単純な繰り返しパターン以外への適用には、DSA固有のデザインルールや設計ツールが必要。(長期的な課題)

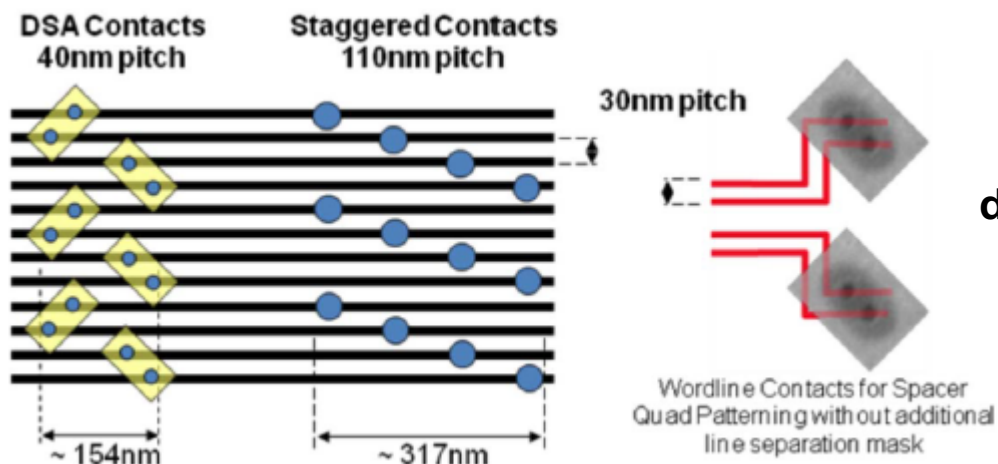


doi: 10.1117/12.2012440

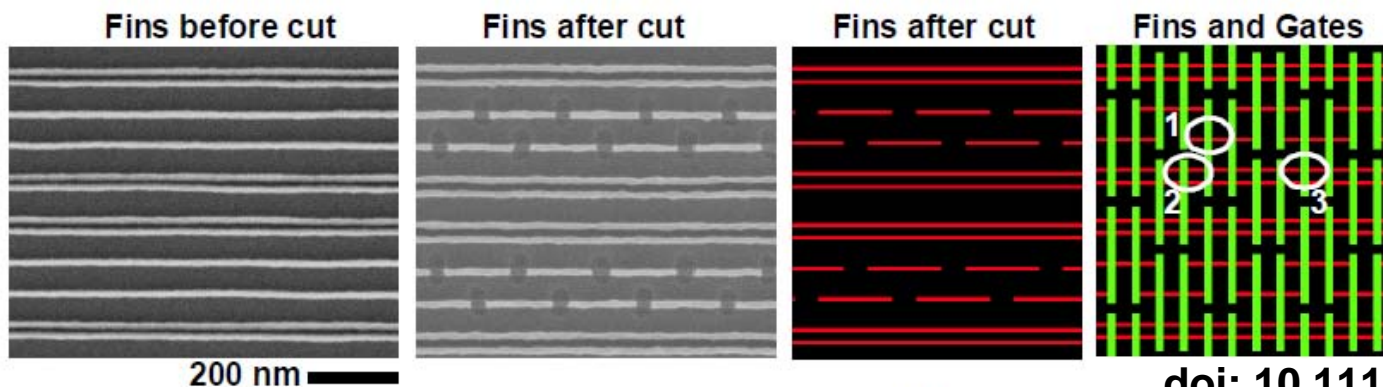
19

DSA(Directed Self Assembly)の状況

- 微小ホールパターン形成、Fin形成が最初の適用事例か。



doi:10.1109/IEDM.2011.6131510



doi: 10.1117/12.2014259

Figure 8: An example of DSA-based fin customization process featuring a self-aligned customization process for removing fins with a horizontal orientation and an additional lithographically defined cut to produce breaks transverse

450nm化の状況

	2013		2014		2015		2016		2017		2018	
193i EUV					G450C				量産機			
							IMEC				量産機	

- Pilot Lineは、G450C(@Albany)と IMECで構築中。
※G450C: Intel, TSMC, GLOBALFOUNDRIES, IBM, Samsung
- 現状では、Nano imprintとDSA技術を用いて、パターン形成評価が進められている。

まとめ

- 193i Quadrupleパターニングの適用が開始された。
- 3D-NAND, 積層DRAMが出始めている。
- 193i マルチパターニングによる微細化はコストupを伴う。
- EUVL露光機(量産対応)の出荷が始まった。
EUV光源のパワーupが望まれる。
- ML2, NIL, DSAも着実に進歩している。スループット、欠陥、Overlayの実証が必要。

略語

AIMS	Aerial Image Measurement System
AMC	Airborne Molecular Contamination
ARC	Anti-Reflection Coating
BARC	Bottom ARC
TARC	Top ARC
CAR	Chemical Amplified Resist
CD	Critical Dimension
CDU	CD Uniformity
DE	Double Exposure
DFM	Design for Manufacturing/ Design for Manufacturability
DP/MP	Double Patterning / Multiple Patterning
DPP	Discharged Produces Plasma
DSA	Directed-Self-Assembly
DOF	Depth of Focus
EBDW	Electron Beam Direct Writer
EDA	Electronic Design Automation
EPL	Electron Projection Lithography
ESD	Electro Static Discharge
EUVL	Extreme Ultraviolet Lithography
IPL	Ion Projection Lithography
LDP	Laser assisted Discharge Plasma
LELE	Litho-Etch-Litho-Etch (1kind of DP)
LER	Line Edge Roughness
LPP	Laser Produced Plasma
LTEM	Low Thermal Expansion Material

LWR	Line Width Roughness
MEEF	Mask Error Enhancement Factor (=MEF)
ML2	Maskless Lithography
NA	Numerical Aperture
NGL	Next Generation Lithography
NIL	NanoImprint Lithography
NTD	Negative Tone Development
OAI	Off-Axis Illumination
OPC	Optical Proximity Corrections
RBOPC	Rule Base OPC
MBOPC	Model Base OPC
PSM	Phase Shifting Mask
cPSM	complementary PSM
APSM	Alternating PSM
EPSM	Embedded PSM
Att. PSM	Attenuated PSM
PXL	Proximity X-ray Lithography
RET	Resolution Enhancement Techniques
SADP	Self Aligned DP
SAQP	Self Aligned Quadruple Patterning
SB	Scattering Bar (same meaning as SRAF)
SRAF	Sub Resolution Assist Feature™
SFIL	Step & Flash Imprint Lithography
SMO	Source Mask co-Optimization
UV-NIL	Ultraviolet NIL