

ITRS 2.0について

JEITA半導体技術ロードマップ委員会(STRJ)委員長
石内 秀美 ((株)東芝)

本講演は、ITRSでまとめた技術ロードマップについて説明したもので、ITRS参加企業・団体、JEITA会員企業の個別の製品や技術開発の方向について説明したものではありません。

主要略語一覧(Glossary)

- ERD: Emerging Research Devices 新探究デバイス (ITRSの章の名前でもある)
- ERM: Emerging Research Materials 新探究材料 (ITRSの章の名前でもある)
- FEP: Front End Process シリコンウェーハ工程の前半部 (ITRSの章の名前でもある)
- ITRS: International Technology Roadmap for Semiconductors 国際半導体技術ロードマップ
- ITWG: International Technology Working Group (ITRSの技術ワーキンググループ)
- JEITA: 社団法人 電子情報技術産業協会 (Japan Electronics and Information Technology Industries Association)
- M1: Metal-1 最下層(第1)の金属配線層
- MPU: Micro Processor Unit マイクロプロセッサ
- NTRS: National Technology Roadmap for Semiconductors 米国SIAが編集した半導体技術ロードマップ
- SIA: Semiconductor Industry Association 米国半導体工業会
- STRJ: Semiconductor Technology Roadmap committee of Japan 半導体技術ロードマップ専門委員会。JEITA半導体部会 半導体技術委員会 の専門委員会

内容

- 今までのITRSの歴史と基本的な編集方針
- ITRS 2013年版について
- ITRS 2.0とは
- 7つのFocus Groupのスコープ紹介
 - System Integration (SI)
 - Outside System Connectivity (OSC)
 - Heterogeneous Integration (HI)
 - Heterogeneous Components (HC)
 - Beyond CMOS (BC)
 - More Moore (MM)
 - Manufacturing (or Factory Integration: FI)
- 今後のITRS国際会議開催予定
- 参考：関連webサイトのURL

STRJ, ITRSの歴史と現状

1990

1991

MicroTech 2000
Workshop Report

1992NTRS

1994NTRS

1997NTRS

SIA Roadmap

Europe
Japan
Korea
Taiwan
USA

ITRS

1998
Update1999
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2000
Update2001
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2002
Update2003
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2004
Update2005
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2006
Update2007
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2008
Update2009
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2010
Update2011
ITRS
International Technology Roadmap for Semiconductors
1999 Edition2012
Update2013
ITRS
International Technology Roadmap for Semiconductors
1999 Edition

STRJ は ITRS の
日本側対応組織として
1998年に発足

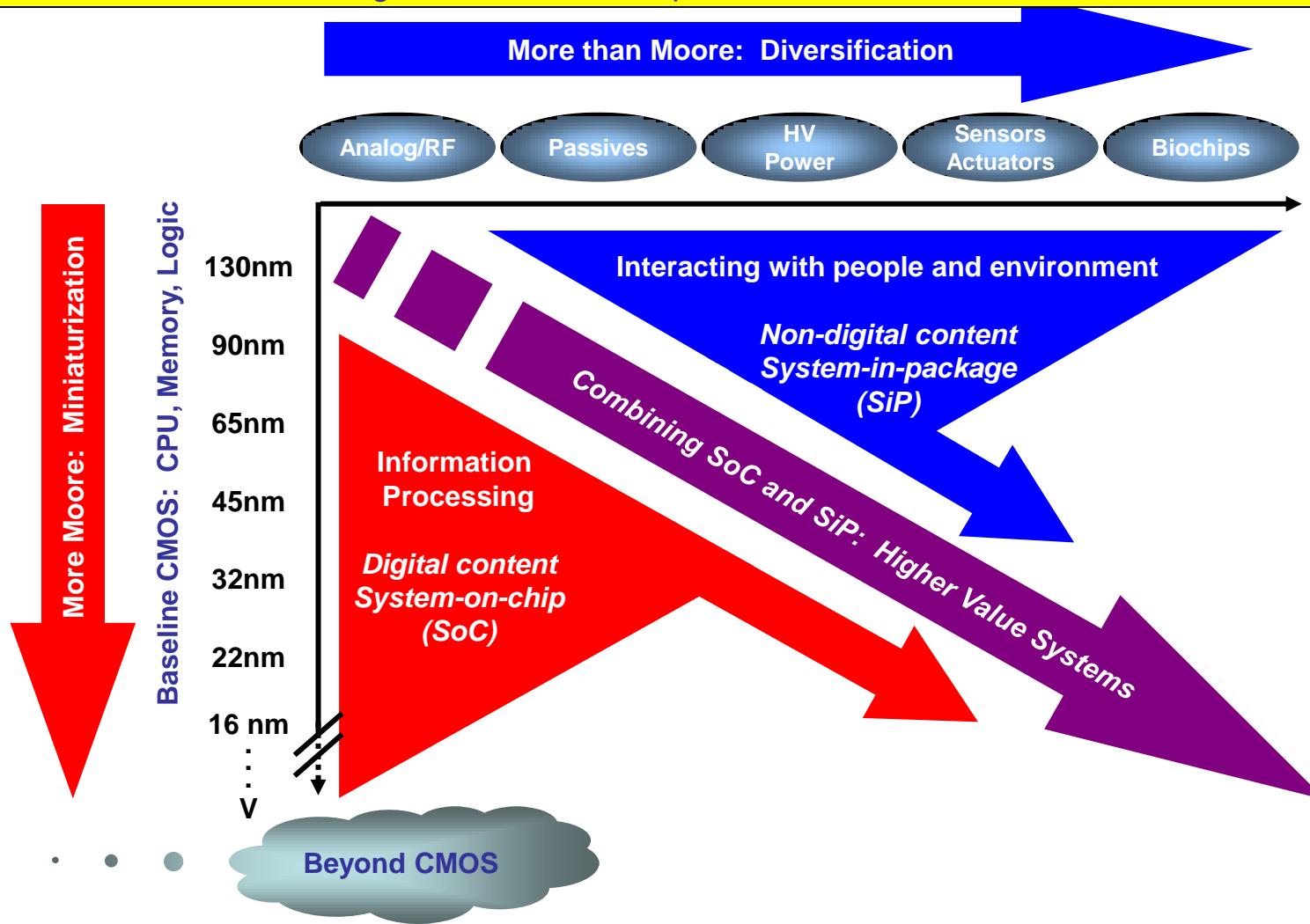
今までのITRS編集の基本的考え方

- ムーアの法則
 - 1チップ当たりの素子数(トランジスタ数)は1.5年から2年ごとに2倍になる
- ムーアの法則を維持するために何が必要か
 - 重要な技術課題を選定
 - それぞれの技術課題ごとに定量的な表を作成
 - 表を毎年更新
- More than Moore(多様化) と beyond CMOS
- ITRSが与えた影響
 - 半導体業界(チップメーカー、装置メーカー、材料メーカー)、大学や公的研究機関、行政機関が技術のペースメーカーとして利用。

More Moore と More than Moore

- More Moore
 - Geometrical Scaling: 幾何学的(寸法の)スケーリング
 - Equivalent Scaling: 等価的(実効的)スケーリング
 - Design Equivalent Scaling: 設計による等価的微細化
- More than Moore
 - 必ずしも微細化のみによらない多様化
 - SiP(System in Package)技術による異種のチップの集積化
- Beyond CMOS
 - シリコンCMOS技術に代わる新技術

2010 ITRS Summary **Figure 4**
Figure 4 The Concept of Moore's Law and More



ITRS 2013年版での変更点

- ・ 従来のITRSの文書量が多すぎてわかりにくい
→より簡潔な文書と表に改訂
→専門家向けの詳細情報はリンク先に置く
- ・ ITRSの全面改訂の頻度は2年ごと(従来と同じ)
- ・ ITRS 2013年版は2014年の3月末にITRSのホームページ上で公開済
- ・ 全面改訂の中間年に行っていた部分改訂版は発行しない。(2014年改訂版は発行しない)
- ・ 国際会議開催頻度を年3回から年2回へ

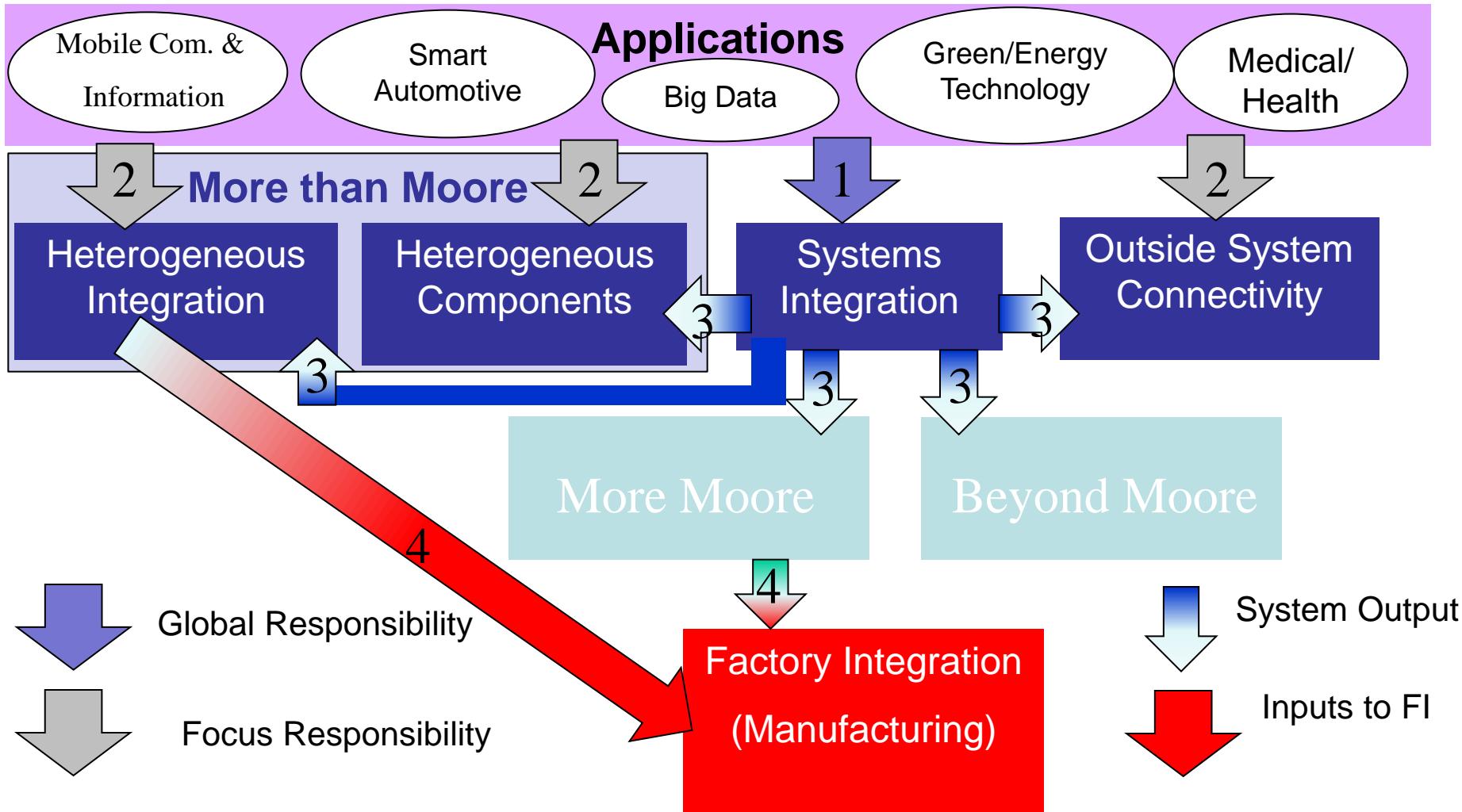
ITRS 2013年版の章構成

1. Executive Summary と Overview
2. System Drivers
3. Design (未公表)
4. Test & Test Equipment
5. Process Integration, Devices & Structures
6. RF and A/MS Technologies
7. Emerging Research Devices
8. Emerging Research Materials
9. Front End Processes
10. Lithography
11. Interconnect
12. Factory Integration
13. Assembly & Packaging (未公表)
14. Environment, Safety & Health
15. Yield Enhancement
16. Metrology
17. Modeling & Simulation
18. MEMS

今後のITRS編集について：“ITRS 2.0”

- 半導体技術の応用分野(Application)を起点に、半導体技術に何が求められているかを編集する
 - IoT (Internet of Things)、Big Data 処理など、今後の大きなトレンドを議論の出発点とする
 - そこから、Applicationと技術課題にブレークダウンする
 - 応用分野の市場規模予測などはITRSとしては行わない
 - 半導体の応用については、iNEMI (International Electronics Manufacturing Initiative)との連携をさらに強化する
- この目的のため、7つのFocus Teamを組織する。Focus Teamで行うことをWhite Paper(白書： 英文で数ページ)にまとめ、公開予定
- 従来、各ITWG(国際技術ワーキンググループ)が編集していた章も改訂する

Internet of Things *Data Input, Access & Processing Environment*

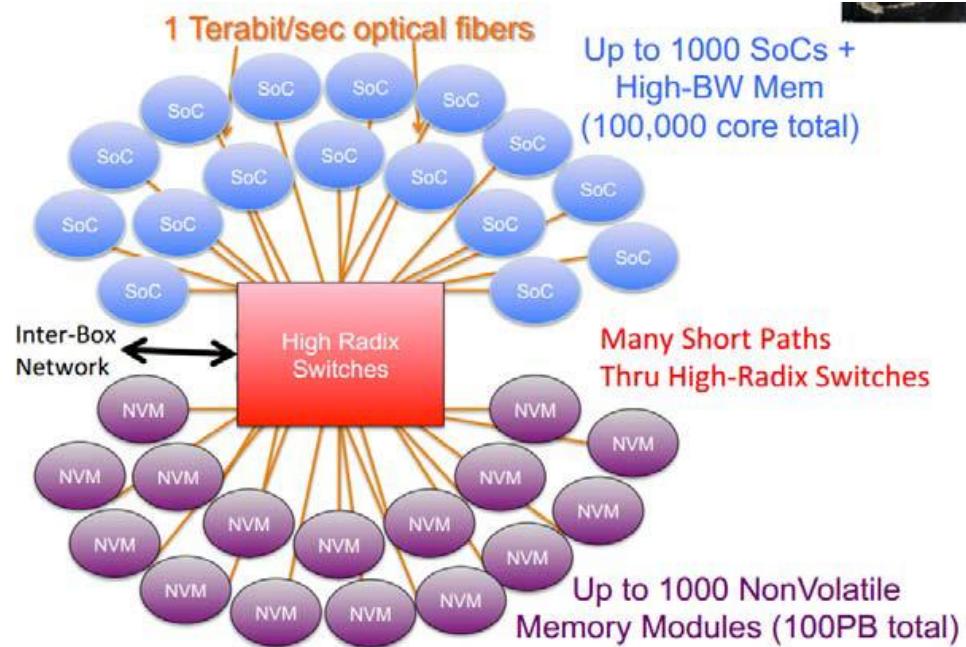


ITRS 2.0について: ITRSでは7つのFocus Topicsに注力

- **System Integration (SI)** —studies and recommends system architectures to meet the needs of the industry. It prescribes ways of assembling heterogeneous building blocks into coherent systems.
- **Outside System Connectivity (OSC)** —refers to physical and wireless technologies that connect different parts of systems.
- **Heterogeneous Integration (HI)** —refers to the integration of separately manufactured technologies that in the aggregate provide enhanced functionality.
- **Heterogeneous Components (HC)** —describes devices that do not necessarily scale according to “Moore’s Law,” and provide additional functionalities, such as power generation and management, or sensing and actuating.
- **Beyond CMOS (BC)**—describes devices, focused on new physical states, which provide functional scaling substantially beyond CMOS, such as spin-based devices, ferromagnetic logic, and atomic switch.
- **More Moore (MM)**—refers to the continued shrinking of horizontal and vertical physical feature sizes to reduce cost and improve performance.
- **Manufacturing (or Factory Integration: FI)** consists of tools and processes necessary to produce items at affordable cost in high volume.

System Integration (SI)

- 産業界のニーズに応えるシステムアーキテクチャの研究と推奨を行う
- Technology Driver は何か?
 - Smart Phone
 - Data Center / Microserver
- さらに、その次は?
 - IoT
 - 自動運転車



[Sources]https://www.usenix.org/sites/default/files/conference/protected - files/fast14_asanovic.pdf

Outside System Connectivity (OSC)

- システムの異なる部品間を物理的(光学的を含む)、あるいは無線技術によって接続する
- ## RF & AMS Applications Scope

Mobility
-Automotive
-Aviation
-”Phones”
-Pads &
Notebooks

**Internet of
Things**
Devices
-Appliances
-Tools
-Varied
Products
-Other
mobile
devices

Health
-External
Health
monitors (i.e.
smart
watches,
phones, etc.)
-Embedded
heath
monitors

Energy
-Power
Monitors
-Green
Energy
Generators

Heterogeneous Integration (HI)

- ウェーハ表面に対し、垂直方向にも水平方向にも素子寸法の微細化をつづけ、コスト低減と性能向上をめざす

Difficult Packaging Challenges by Circuit Fabric

Logic: Hot spot locations not predictable, high thermal density, high frequency, unpredictable work load, limited by data bandwidth and data bottle-necks. High bandwidth data access will require new solutions to physical density of bandwidth.

Memory: Thermal density depends on memory type and thermal density differences drive changes in package architecture and materials, thinned device fault models, test & redundancy repair techniques. Packaging must support low latency, high bandwidth large (>1Tb) memory in a hierarchical architecture in a single package and/or SiP)

MEMS: There is a virtually unlimited set of requirements; hermetic, non-hermetic, variable functional density, plumbing, stress control, and cost effective test solutions.

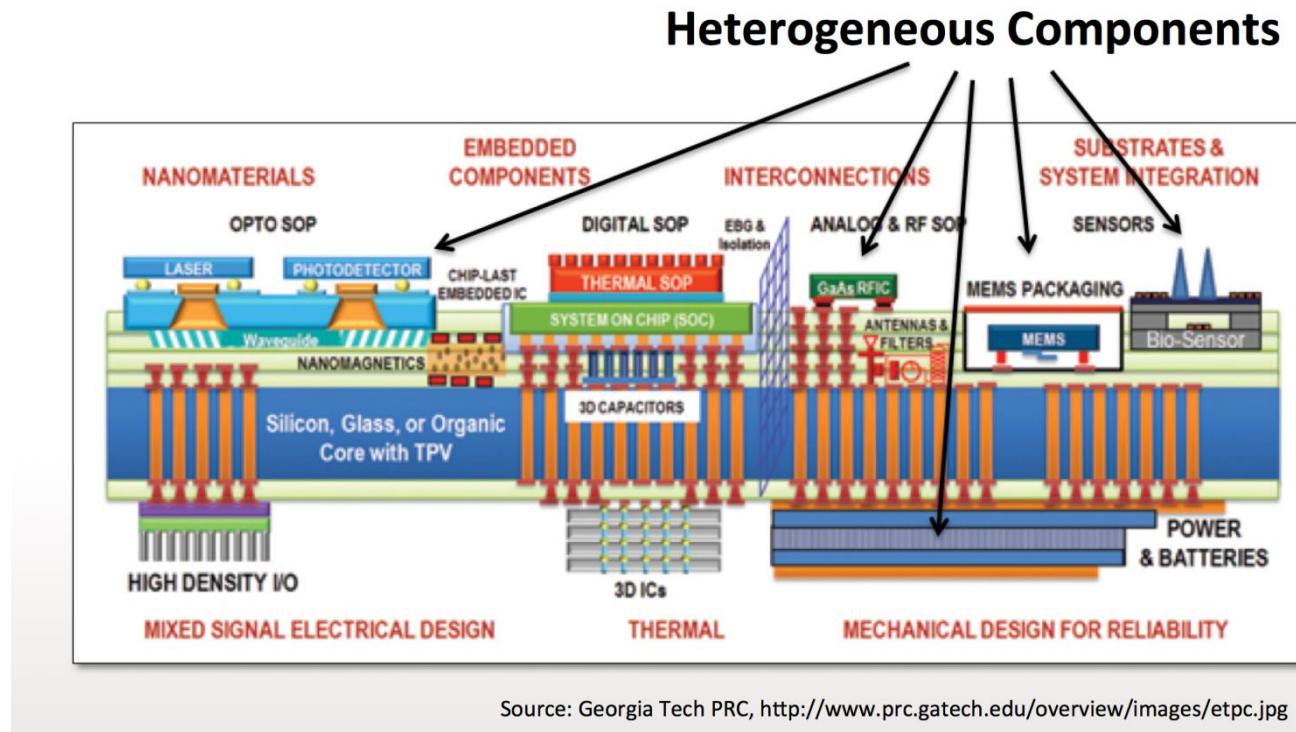
Photonics: Extreme sensitivity to thermal changes, O to E and E to O, Optical signal connections, new materials, new assembly techniques, new alignment and test techniques

Plasmonics: Requirements are yet to be determined but they will be different from other circuit types

Micro-fluidics: Sealing, thermal management and flow control must be incorporated into the package.

Heterogeneous Components (HC)

- 必ずしもMooreの法則によって微細化されていないが、あらたな付加的機能を提供するもの：電力生成と統御、センサー、アクチュエータなど



Beyond CMOS (BC)

- 新たな物理状態に注目し、実質的にCMOSを越える機能的スケーリングをもたらすもの：スピニン素子、強磁性体ロジック、原子スイッチなど

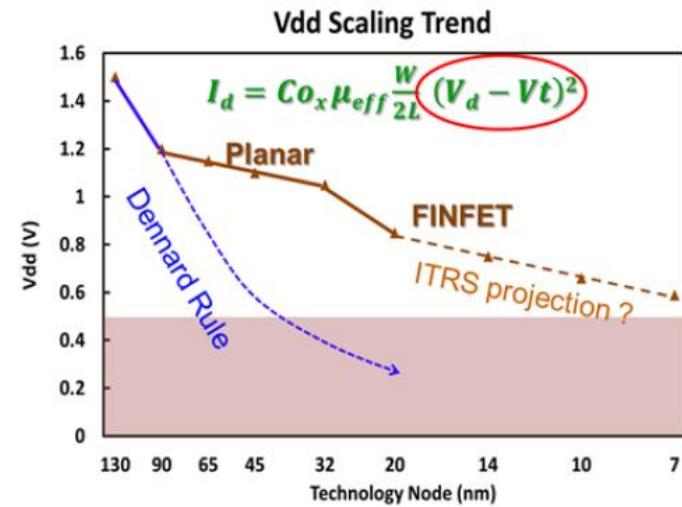
Emerging memory devices	Emerging logic devices	Emerging architectures
<ul style="list-style-type: none"> Emerging ferroelectric memory <ul style="list-style-type: none"> FeFET FE tunnel junction Carbon memory Mott memory Macromolecular memory Molecular memory ReRAM <ul style="list-style-type: none"> Electrochemical metallization bridge Metal oxide: bipolar filament Metal oxide: unipolar filament Metal oxide: bipolar nonfilamentary 	<ul style="list-style-type: none"> Carbon-based nanoelectronics Nanowire FETs Tunnel FET n-Ge and p-IIIV 	<ul style="list-style-type: none"> Memory architectures for program centric architectures Storage Class Memories
	<ul style="list-style-type: none"> Spin-FET and spin-MOSFET NEMS Atomic switch Mott FET Neg-Cg ferroelectric FET 	<ul style="list-style-type: none"> Evolved architectures exploiting emerging research memory devices Architectures that can learn Morphic architectures <ul style="list-style-type: none"> Neuromorphic architecture Cellular automata architecture Cortical architecture
	<ul style="list-style-type: none"> Spin wave devices Nano-Magnet Logic Excitonic FET BisFET Spin torque majority gate All spin logic 	

More Moore (MM)

- ・ ウェーハ表面に対し、垂直方向にも水平方向にも素子寸法の微細化をつづけ、コスト低減と性能向上をめざす
- ・ パワーあたりの
処理量が重要
(Flops/W)
[従来は処理速度を
(Flops/Sec)重視]

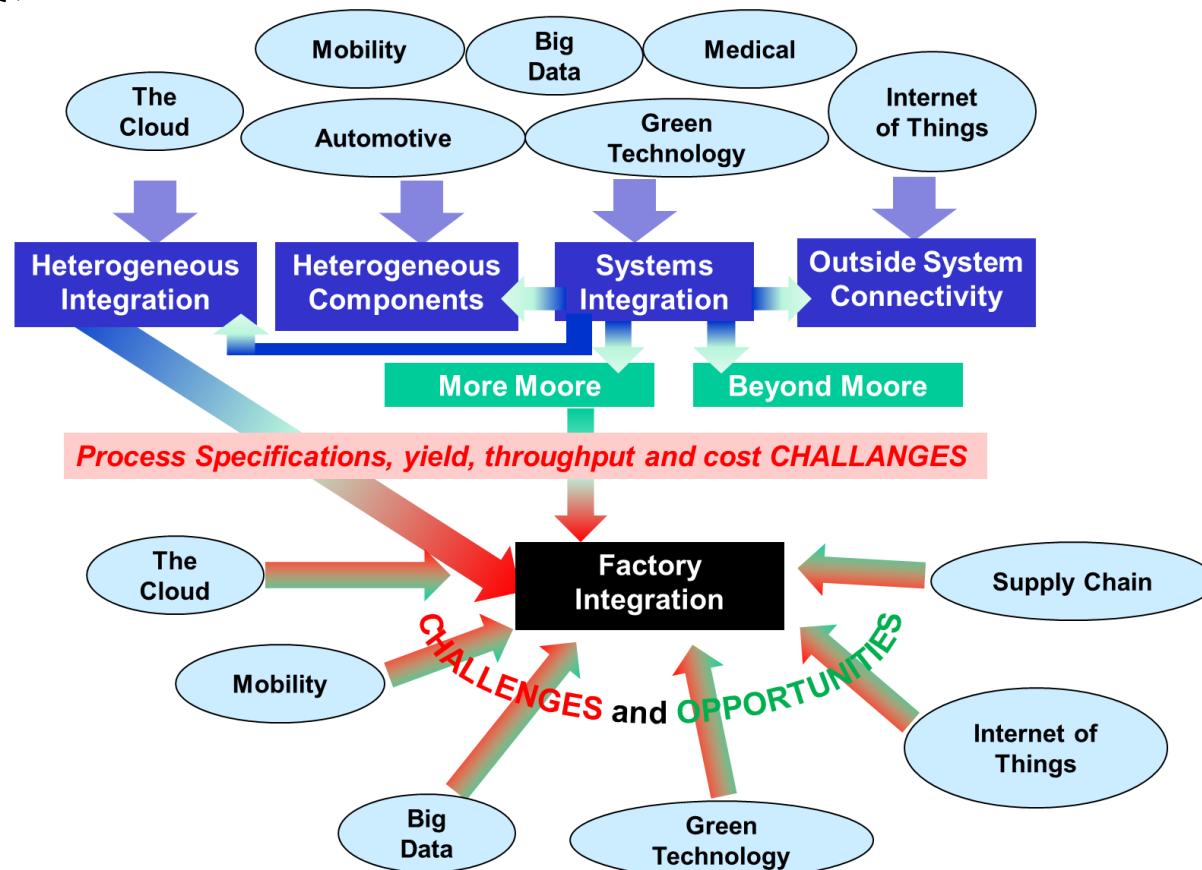
Mobile Computing – The Vdd Scaling Issue

Vdd scaling most difficult:
 V_t associated with leakage – SCEs, RDF



Manufacturing (or Factory Integration: FI)

- 適正なコストで大量生産するために必要な製造装置と製造プロセス



今後のITRS の会議開催地

開催頻度を年3回から年2回へ
日本開催は、2017年と2021年の後半(秋または冬)

	H1	H2	
2014	Germany	Korea	Europe
2015	US	Taiwan	Asia
2016	Netherlands	US	US
2017	France	Japan	
2018	US	Korea	
2019	Germany	US	
2020	Netherlands	Taiwan	
2021	US	Japan	
2022	France	US	

さらに詳しい資料については下記を参照願います

- ・ ITRSの公式ホームページ
 - <http://www.itrs.net/>
 - ITRSの最新情報
 - ITRS 発行の白書 (White Papers)
 - ITRS主催のConferenceなどの資料
- ・ JEITAのロードマップのホームページ
 - <http://semicon.jeita.or.jp/STRJ/>
 - ITRS 2013年版の日本語訳(過去の版の和訳もあり)
 - ITRSの過去の版(英文)へのリンク
 - STRJ(半導体技術ロードマップ専門委員会)の活動情報