

第 7 章 WG5 リソグラフィ

7-1 はじめに

2004 年度のリソグラフィ WG の主な国際活動のポイントは、従来と同様、国際半導体ロードマップ ITRS のノードタイミングの決定に関わったことである。ノードタイミングは前年の 2003 年版を維持することを各極で合意し、修正を追記のみにとどめた。ノードタイミングの変遷を図表 7-1 に示した。議論の大半を占めた MPU/ASIC のノードに関しても MPU/ASIC のハーフピッチを見直すことは行なわれなかった。リソグラフィの技術候補案 (Potential Solution) に関して議論を重ね、技術候補案選定の定義を明確にすることで前年に引き続き大幅な改定を行い現実との整合を取った。国内活動の成果としては、SEAJ と密接に連携をとり、リソグラフィ諸表の修正を行ない 2004 年 Update 版に反映させた。また、ラインエッジラフネス (LER/LWR: Line Edge Roughness/Line width Roughness) の議論を継続し、SEMI Standard として提案のためのクロスカット活動を重ねた。

Year	(nm)	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018
Technology Node Update		130			90			65			45			32			22		
SIA 1994 Edition	Generation	180			130			100			70			50					
	MPU Half Pitch	230			160			115			80			55					
	Gate Length	140			100			70			50			30					
SIA 1997 Edition	DRAM Half Pitch	150	130			100			70			50					35		
	MPU Half Pitch	180	160			115			80			55					40		
	Gate Length	120	100			70			50			30					25		
ITRS 1999 Edition	DRAM Half Pitch		130			100			70			50			35				
	MPU Half Pitch		160			115			80			55			40				
	Gate Length		85-90			65			45			30-32			20-22				
ITRS 2000 Edition	DRAM Half Pitch	130	115	100	90	80	70	65	60	50	45	40	37	33	30				
	MPU/SoC Half Pitch	150	130	115	100	90		70			50			35					
	Gate Length	80	70	60	55	50		40			28			20					
ITRS2001 ITRS2002 Edition	DRAM Half Pitch	130	115	100	90	80	70	65	60	50	45	40	35	32	30	25	22		
	MPU/SoC Half Pitch	150	130	107	90	80	70	65	60	50	45	40	35	32	30	25	22	20	18
	SoC Gate resist	130	107	90	75	65	53	45	40	35	32	30	25	22	20	18	16	15	13
	SoC Gate Length	90	75	65	53	45	37	32	30	25	22	20	18	16	15	13	11		
	MPU Gate resist	90	75	65	53	45	40	35	32	30	25	22	20	18	16	15	13		
MPU Gate Length	65	53	45	37	32	28	25	22	20	18	16	15	13	11	10	9			
ITRS2003 Edition ITRS2004 Update	Technology Node				hp90			hp65			hp45			hp32			hp22		
	DRAM Half Pitch			100	90	80	70	65	57	50	45	40	35	32	28	25	22	20	18
	MPU/ASIC Metal 1 HP			120	107	95	85	76	67	60	54	48	42	38	34	30	27	24	21
	MPU 1/2 Pitch (Uncontacted gate)			107	90	80	70	65	57	50	45	40	35	32	28	25	22	20	18
	MPU Gate in resist			65	53	45	40	35	32	28	25	22	20	18	16	15	13	11	10
	MPU Gate Length			45	37	32	28	25	22	20	18	16	14	13	11	10	9	8	7
	ASIC 1/2 Pitch (Uncontacted gate)			107	90	80	70	65	57	50	45	40	35	32	28	25	22	20	18
	ASIC/LP gate resist			90	75	65	53	45	40	36	32	28	27	22	20	19	16	14	13
ASIC/LP gate length			65	53	45	37	32	28	25	22	20	19	16	14	14	11	10	9	

図表 7-1 ITRS Roadmap の変遷

7-2 ITRS2004 Update 版の改訂の主なポイント

ITRS2004年 Update 版でのノードタイミングの変遷点は無く、ITRS2000 年版からロードマップが安定していることが示された。2004年 Update 版での変更の主なポイントは以下の通りである。

- 解決策候補 (Potential Solutions) の見直し

リソグラフィへの中で最も注目度が高い解決策候補の見直しを 2003 年度に引き続いて行った。リソグラフィ関連ベンダーへの影響力も大きく最も重要な項目であるにも関わらず、選定基準が明確でなかったが、これを改め、定義を明確にした後、集中的な議論を行った。この議論の内容は後で明細に述べる。

- 液浸リソグラフィ関連の困難な課題

解決策候補が見直され液浸リソグラフィの重要性が大きくなったため、実情に合わせて困難な課題を改訂し

た。この内容は 7-3 章で述べる。

● リソグラフィテーブルの主な改訂

後述するリソグラフィへの要求(Lithography Requirements)のテーブルの改訂の他、マスクテーブル及びレジストテーブルのアップデートを行ったが、内容は色の変更とFootnotesの改訂である。

7-3 リソグラフィへの要求 (Lithography Requirements)

2004年Update版でのリソグラフィへの要求(Lithography Requirements)の改訂では数値の変更は無く、色の変更と定義が一目追加されたのに留まっている。しかし、MPU gate CD Controlの項目は4nm(3s)以下のCDコントロールはUnknown Solutionで本来“赤”であるべきであったが、実績から“赤→Interim”への変更である。2005年は引き続き“赤”であり、予断を許さない。このためレジスト像でのゲート寸法は2005年に改めて見直すことになっている。この他の変更として、オーバーレイの定義を追加した。図表 7-2 に短期のリソグラフィへの要求を示した。

	Year of Production	2003	2004	2005	2006	2007	2008	2009
	Technology Node		hp90			hp65		
	DRAM							
	DRAM ½ Pitch (nm)	100	90	80	70	65	57	50
	Contact in resist (nm)	130	110	100	90	80	70	60
	Contact after etch (nm)	115	100	90	80	70	65	55
WAS	Overlay	35	32	28	25	23	21	19
IS	Overlay [A]	35	32	28	25	23	21	19
	CD control (3 sigma) (nm)	12.2	11	9.8	8.6	8	7	6.1
	MPU							
	MPU/ASCI Metal 1 (M1) ½ pitch (nm)	120	107	95	85	76	67	60
	MPU ½ Pitch (nm) (uncontacted gate)	107	90	80	70	65	57	50
WAS	MPU gate in resist (nm)	◆ 65	53	45	40	35	32	28
IS	MPU gate in resist (nm)	65	◆ 53	45	40	35	32	28
	MPU gate length after etch (nm)	45	37	32	28	25	22	20
	Contact in resist (nm)	130	122	100	90	80	75	60
	Contact after etch (nm)	120	107	95	85	76	67	60
WAS	Gate CD control (3 sigma) (nm)	◆ 4.0	3.3	2.9	2.5	2.2	2	1.8
IS	Gate CD control (3 sigma) (nm)	◆ 4.0	◆ 3.3	2.9	2.5	2.2	2	1.8
	ASIC/LP							
	ASIC ½ Pitch (nm) (uncontacted gate)	107	90	80	70	65	57	50
	ASIC/LP gate in resist (nm)	90	75	65	53	45	40	36
WAS	ASIC/LP gate length after etch (nm)	65	53	45	37	32	28	25
IS	ASIC/LP gate length after etch (nm)	65	◆ 53	45	37	32	28	25
	Contact in resist (nm)	130	122	100	90	80	75	60
	Contact after etch (nm)	120	107	95	85	76	67	60
	CD control (3 sigma) (nm)	5.8	4.7	4	3.3	2.9	2.5	2.2

図表 7-2 リソグラフィへの要求－短期 (Lithography Technology Requirements – Near Term)

7-4 ITRS2004 Update 版における解決策候補(Potential Solution)の改訂

7-4-1 解決策候補(Potential Solution)選定の基準

リソグラフィ技術の進歩は常に急速であり、変化が激しい。また、デバイスやプロセスからの要求、更に環境の変化によりリソグラフィの選定基準も刻々と変化する。一方で ITRS の解決策候補の影響力が無視できなくなったことから、リソグラフィ解決策候補の選定基準を明確に定義することにした。ITWG での議論を通して合意された選定基準と定義を以下に示す。

- 全てのインフラ(マスク, 露光ツール, レジスト等) が相当するノードに対し準備されていること。
 - ✧ α -Tool 及びそのインフラが 3 年前に準備されること。
 - ✧ β -Tool 及びそのインフラが 2 年前に準備されること。
 - ✧ 量産装置及びそのインフラが量産開始の 1 年前に準備できる見通しであること。
- 少なくとも二つ以上のリージョンの IC メーカーが生産に使用することを計画していること
- N+3 以降のノードではこの限りではない。
- 解決策候補として記載されるのは、最先端のクリティカル層に対応するテクノロジーであること。
- 対応する露光ツールが世界で 100 台以上使われる見通しであること。
- この基準に基づき日米欧韓台の各 WG の意見を集約し Potential Solutions を決定する。

今回合意された定義は更に調整が必要であるとの認識の上に成り立っており、2005 年版以降に見直される可能性を含んでいる。今後見直しが必要とされる定義として以下の項目が挙げられている。

- α -, β -Tool の必要時期の定義
 例えば 3 年前に α -Tool が必要とされているが、光リソグラフィで同一波長を延命する時にはこの定義で良いが、波長が変わったり、或いはまったく異なるリソグラフィの導入のためにはレジストやマスクのインフラを含めノウハウの蓄積のためにより早い時期に α -Tool が必要と言う意見が根強い。
- 100 台以上使われる露光ツールの前提
 100 台は生涯台数なのか、ノードを跨いでも良いのかを明確にする必要があると指摘されている。
- デバイスの先行開発に必要な露光ツールの扱い
 最先端デバイスの先行開発のために現在 EBDW(電子ビーム露光装置)が使用されている。開発ツールとしての重要性は共通に認識されているが、100 台の枠には入らないと言われている。また最近話題となっているマスクレスリソグラフィ(ML2: Mask Less Lithography)をどのように位置付けるかの議論も今後必要となる。

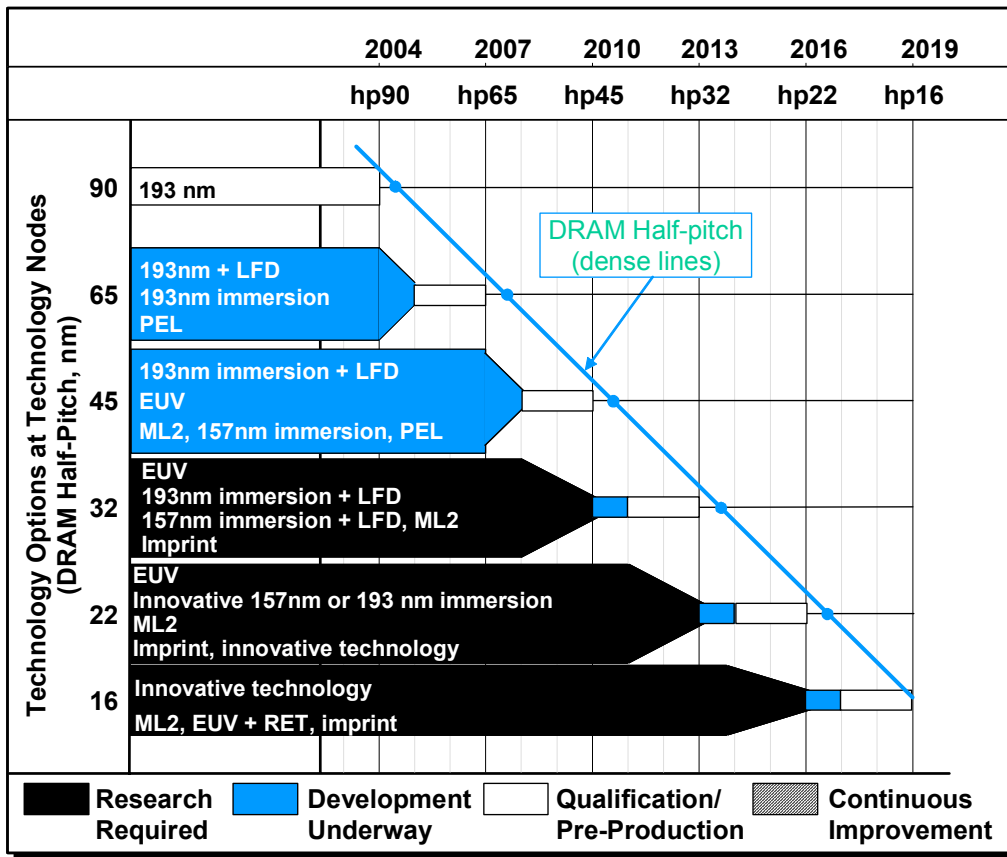
7-4-2 2004 年版における解決策候補(Potential Solution)

2004 年 Update 版の解決策候補(Potential Solution)を図表 7-3 に示した。ArF 液浸技術への期待が高いことが示されている。液浸用の液体として純水を使用した場合 NA:~1.3 で hp45-65nm ノードをカバーすることが期待されており、更に ArF 用高屈折液浸の導入で NA:>1.5 を達成し hp32nm ノードも視野に入れることが期待されている。これに伴い、F2 液浸は ArF 高屈折液浸のバックアップの地位に後退している。EUV は hp32nm ノード以降の本命となっている。ML2 (Maskless Lithography)も hp32nm ノード以降に期待が集まっているが、小中量生産に向けた動きが中心であり、今後の解決策候補の定義をどのように現実にあわせるかが問題となる。hp16nm ノード以降は Innovative technology が上げられているが、Innovative technology として具体的な技術の提示は無く、新しい技術が必要との認識を示したものである。

ArF Dry → ArF 液浸 → EUVL → Innovative Technology

が ITRS2004 年 Update 版で示されたメインストリームとすることが出来る。

2004 年 Update 版の解決策候補(Potential Solution)の策定にあたり、各極が提案した候補を地域・ノードごとにまとめたものを図表 7-4 に示した。ArF Dry、ArF 液浸は各極から一様に支持されている。台湾が EUVL を支持していないのが興味深い。また PEL、EPL をサポートしているのが日本と韓国だけであり、EPL は日本からのサポートしか得られず Footnote に落ちている。F₂、F₂ 液浸に対する支持も少なく、ArF の高屈折液体への期待の前に存在感を失い始めている。Imprint に関して日本及び台湾がサポートしておらず、この技術に対する思い入れの温度差が明らかになっている。32nm、22nm ノードに対し ML2 が各極の支持を受けている。高い生産性を達成することは出来ないが、マスクコストの高騰が予想される将来のリソグラフィ技術の中で、マスクを必要としないことから注目を集めている。



Notes: EPL is a potential solution at the 65, 45 and 32-nm nodes for one geographical region, and PEL is a potential solution at the 32-nm node for one geographical region. RET will be used with all optical lithography solutions, including with immersion, so it is not explicitly noted.

図表 7-3 2004 年 Update 版の解決策候補 (Potential Solution)

	90nm@2004				65nm@2007				45nm@2010				32nm@2013				22nm@2016				16nm@2019								
	E	J	K	T	U	E	J	K	T	U	E	J	K	T	U	E	J	K	T	U	E	J	K	T	U	E	J	K	T
193nm (+ LFD)	◆	◆	◆	◆	◆	◆	◆	◆	◆																				
193nm immersion (+ LFD)					◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆										
193nm immersion with multi-exp																													
157nm immersion (+ LFD)										◆	◆																		
157nm immersion with multi-exp																													
Innovative Immersion																													
EPL					◆																								
LeepI					◆	◆																							
EUV										◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	
EUV + RET																													
Optical ML2										◆									◆	◆	◆	◆	◆	◆	◆	◆	◆	◆	
Charged Particle ML2																													
EUV ML2																													
Imprint																													
Inovative Technology																													

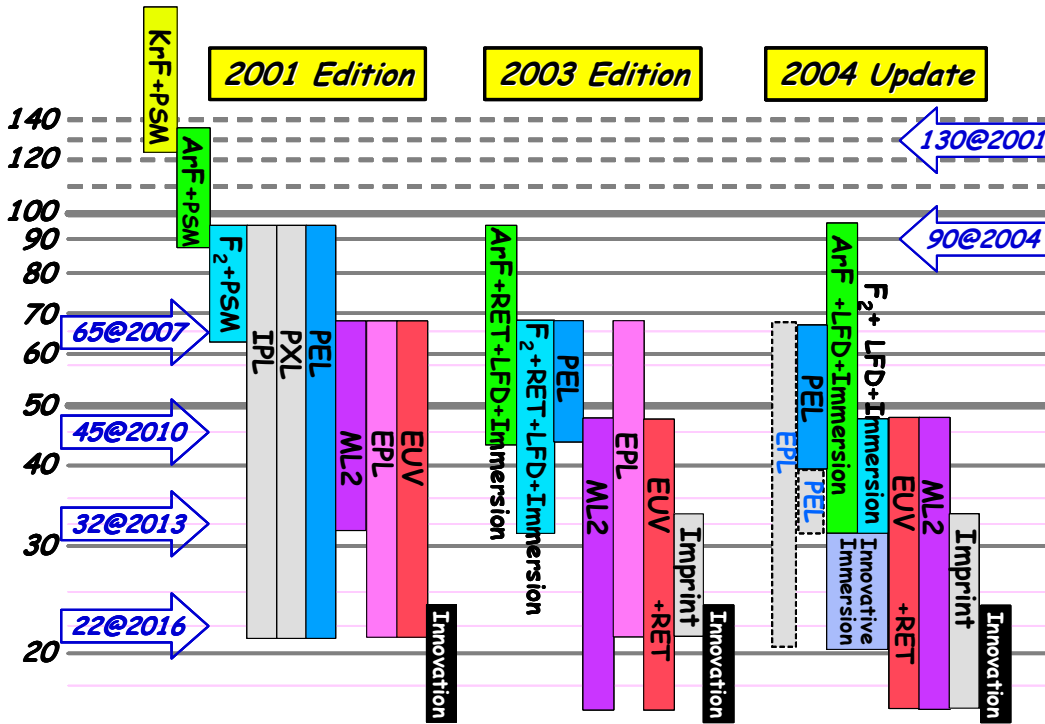
◆ #1 Potential ◆ #2 Potential ◆ #3 and following Potentials

E:欧州、J:日本、K:韓国、T:台湾、U:米国

図表 7-4 各ノードに対する各極の解決策候補 (Potential Solution) への期待

7-4-3 解決策候補(Potential Solution)の変遷

図表 7-5 に示したように解決策候補は 2004 年 Update 版でも 2003 年版に引き続き、大きな改定がなされている。ArF 液浸の導入、更に ArF 液浸用の高屈折液体への期待が膨らみ、他の技術の導入時期が後ろ倒しになっている。



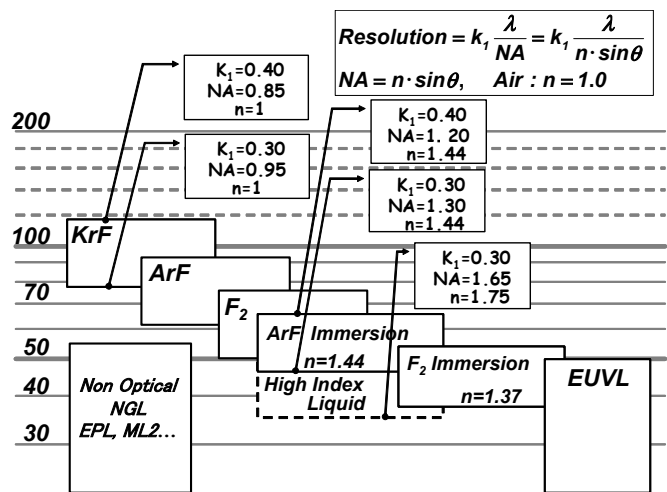
EPLと32nm ノードの PEL は一極(日本)からの支持しか得られず、解決策候補選定の定義により Footnote に落ちたためここでは点線で示した。

図表 7-5 解決策候補(Potential Solution)の変遷

7-4-4 各解決策候補(Potential Solution)の現状

光リソグラフィの限界

解決策候補を議論する時に光リソグラフィが主流を占めることはその生産性の高さや過去の技術的蓄積が他の技術を圧していることから明らかである。ロードマップの議論においても解決策候補の導入時期の議論は常に光の解像力の限界をどこに置くかの議論でもあった。図表 7-6 に光の解像力限界を示した。光の解像力の限界を明確に示すことは用途により使い方が異なることから現実的でない。このためここでは確実に達成可能な解像力と達成の可能性がある解像力の範囲を示し、その間に光リソグラフィの限界があるとして示した。現在最も予想が難しいのが ArF 液浸リソグラフィにおける、既に開発競争が始まっている高屈折率液体の屈折率の見通しである。現在 $n=1.65$ (@193nm) の高屈折材料が示されているので、 $n=1.75$ 程度まで達成可能として図表 7-6 を作成した。今後の技術的進歩により高屈折率が達成され解像力が向上する可能



通常の大気中露光の場合、空気の屈折率 $n=1$ となり、 $NA=n \sin\theta$ が $NA=\sin\theta$ と表すことが出来る。

図表 7-6 リソグラフィの解像力限界

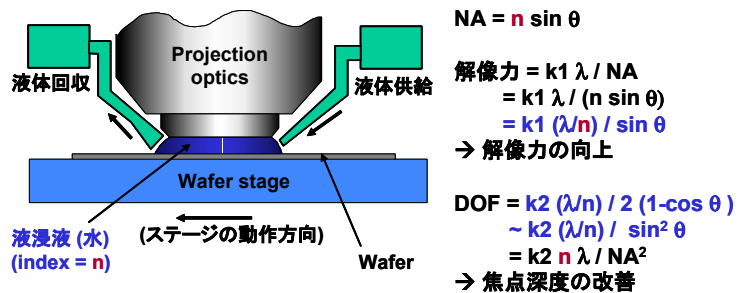
性も残る。更に高屈折率液体の導入で理論的に高 NA は達成可能となるが、高 NA の液浸リソグラフィを実現するためには巨大な NA に相当する巨大な縮小投影レンズが必要となり、これが達成可能かの議論は始まっていない。

ArF (193nm) リソグラフィ

最近、量産導入が開始されたが、すでに解像力の向上に限界が見えている。ArFの解像力を伸ばす為に殆どすべての“トリック”が既に使われており、延命の余地は少ない。既に焦点深度の確保が難しくなっており、更に微小なコンタクト(穴)を開ける能力は限界に直面している。ArF を使用したリソグラフィプロセスでプロセスウインドウがまだ十分に取れないなどの問題も出ている。要求される解像力を達成するためには位相マスクや Dipole 照明等に加え、複雑な OPC を持つマスクの導入が不可欠である。更に Low-k1 のリソグラフィの本質的な問題であるマスクエラーファクター(Mask Error Factor)が要求するマスク精度の達成が難しく、マスク歩留まりの悪化からマスク価格の高騰の問題を抱えている。最近指摘されている問題として、光 CVD 効果による大気中の環境からのレンズ上への異物の付着の問題も出ている。

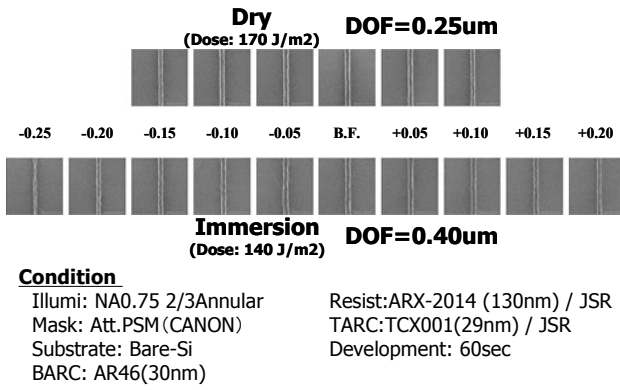
ArF 液浸リソグラフィ (ArF Immersion Lithography)

液浸の概念は顕微鏡では標準的なもので古くから実際に使用されており、対物レンズ(液浸用に設計された)と試料の間の空間を図表 7-7 のように液体で充填することにより NA>1 を達成することが出来、高い解像力を得られる。リソグラフィでは長年無視されていて、2001 年版では議論の対象にもなっていなかった。液浸リソグラフィは 2002 年の SPIE において TSMC の B.J.Lin が開



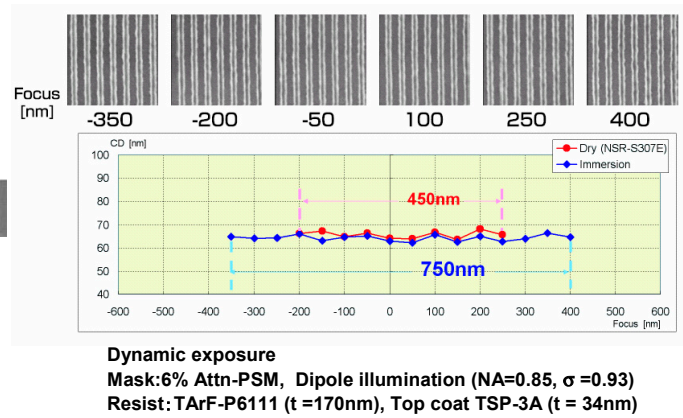
図表 7-7 液浸露光装置の概念図

発の必要性を訴え、それ以後世界的な注目が集まり、開発が加速されている。2005 年 3 月の時点において、大手露光装置メーカーは既にプロトタイプ機を完成させ、露光データが公表されている。また、液浸リソグラフィによる量産技術確立に向けて国際的な開発競争が既に開始され、2003 年に SEMATECH によりまとめられた課題も解決に向けて着々と実証されている。既に周辺技術として最大の懸念であったレジストに関し、二光束干渉液浸リソグラフィによる結像結果で 35nmL/S 解像例も示されている。現在のレジストの課題は液浸(水に濡れる事)により新たな欠陥が生じるか、或いは欠陥低減を達成できるかの開発に移っている。また、液体中に微小な気泡が混在すると結像性能に影響が生じることは容易に想像できるが、ナノメートルオーダーの気泡がプロトタイプ機に存在するかどうか、もし存在したら具体的にどのように解決するかに関心移っている。実際の量産現場に液浸リソグラフィが導入されるまでにまだ多くの開発が必要であるが、F2 リソグラフィ開発の時に生じた蛍石の複屈折のような解決に時間が掛かる大きな問題はなさそうである。2003 年に SEMATECH により示された課題は量産適用までに全て解決できそうである。



図表 7-8(a)

液浸による 90nm 孤立線の露光結果
(キャノン株式会社のご好意による)



図表 7-8(b)

液浸による 65nmL/S の露光結果
(株式会社ニコンのご好意による)

図表 7-8 の(a),(b)に示したように、露光装置各社は装置開発を進めており、現実の液浸露光による露光結果が既に公表されている。露光結果はシミュレーションで示されていた液浸の優位性をそのまま実証しており、液浸に対する期待が更に高まっている。露光結果が示されたことにより、技術課題は以下に示すように量産を睨んだ次の段階に入っている。

- 光学系
 - 超高 NA レンズ(反射屈折系)
 - 高屈折光学ガラス材料
 - 偏光の効果と偏光照明
- 制御技術
 - 液供給回収(ノズル, バブル, エッジショット)
 - 液温度制御, オートフォーカス/アライメント
- 液浸液材料
 - 高屈折率/高透過率材料
 - 純度(屈折率制御性)
- レジスト/トップコート材料
 - 溶出(PAG, 酸, クエンチャ)
 - 膨潤, 欠陥, アウトガス, コンタミ

技術課題の中で現在最も議論が集中しているのが、泡(バブル)とレジスト周りの問題である。レジストに関し露光中に液浸液(現在の議論では水)にレジスト表面が接触したことにより、レジスト欠陥が増加する例が報告されている。露光機の水周りの工夫、レジストの改良或いはレジストにトップコートを行なうなどでレジスト欠陥が回避できるかが話題になっている。一方でレジスト欠陥が観察されないとする報告もあり、致命的な欠陥にはならないと楽観視する見方も有る。泡に関しても露光装置各社で見解が異なるが、液体の給排水機構の改良により目視できるような大きな泡が問題になることは無くなるであろう。本質的に微小な泡は脱気した水(Degassed Water)に直ぐに溶解するので問題ないとされてきたが、以下の産業技術総合研究所の Web Site に条件を整えれば 100nm の泡の寿命が一週間を超えたとの記述もあり、今後も注意深く見守る必要がある。

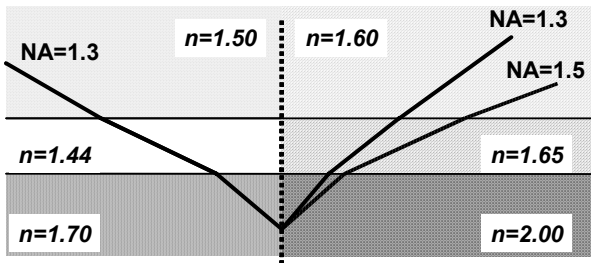
www.aist.go.jp/aist_j/press_release/pr2004/pr20040315/pr20040315.html

海外の一部ではデバイスの試作が行なわれており、ArF 液浸技術に本質的な問題が無いと考えられる。同時に露光装置各社から ArF 液浸露光装置の出荷時期がアナウンスされている。

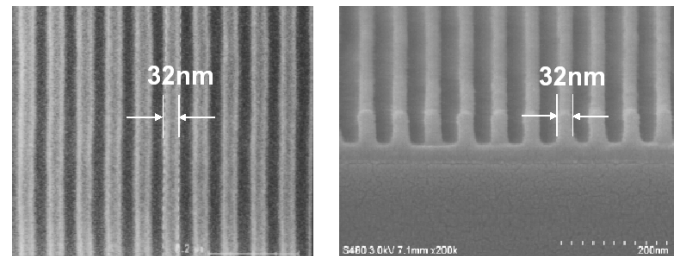
露光装置	NA	出荷時期
液浸技術開発機	0.75-0.85	2004
55-65 nm 対応号機	0.93-1.07	2005 中～末
45-55 nm 対応号機	1.2-1.3	2006 中～2007 初
32-45 nm 対応号機	≥ 1.5 ?	2009?

ArF 液浸リソグラフィ用高屈折率液体 (High Index Liquid)

光リソグラフィは液浸リソグラフィを導入することにより延命された。水を液浸用液体として使用した場合、NA は ArF 波長における水の屈折率 1.44 を超えることが出来ず、NA=1.3 程度が限界と予想されている。ArF 液浸リソグラフィを延命するために高屈折率材料の開発が始められている。高屈折率材料を使用する効果を図表 7-9 に示した。大きな NA を達成し光リソグラフィを延命するためには高屈折率材料が不可欠と言える。図表 7-10 に 2004 年末に発表された ArF 液浸用の高屈折率材料を用いた二光束干渉での露光結果を示した。今後の開発が望まれる。



図表 7-9 高屈折率材料の長所



図表 7-10 n=1.64 の高屈折率液体を使用した二光束干渉露光結果

(JSR 株式会社とキヤノン株式会社のご好意による)

F₂ 液浸リソグラフィ(F₂ Immersion Lithography)

F₂ ドライ・リソグラフィは業界が ArF 液浸リソグラフィを選択したため、実効的な解像力が重なり、解決策候補から消えた。しかし、F₂ 液浸リソグラフィは日本・韓国・米国から支持され解決策候補となっている。位置付けは EUVL の開発と高屈折率液体を使用した ArF 液浸リソグラフィのバックアップである。F₂ 液浸リソグラフィの今後は高屈折率液体の開発可能性による。現在知られている F₂ 用の液浸液の屈折率は 1.37 前後であり、この屈折率のでは大きなインパクトが無く、量産に適用するためには n>1.50 の液体の開発が望まれる。

EUVL: Extreme-Ultra Violet Lithography

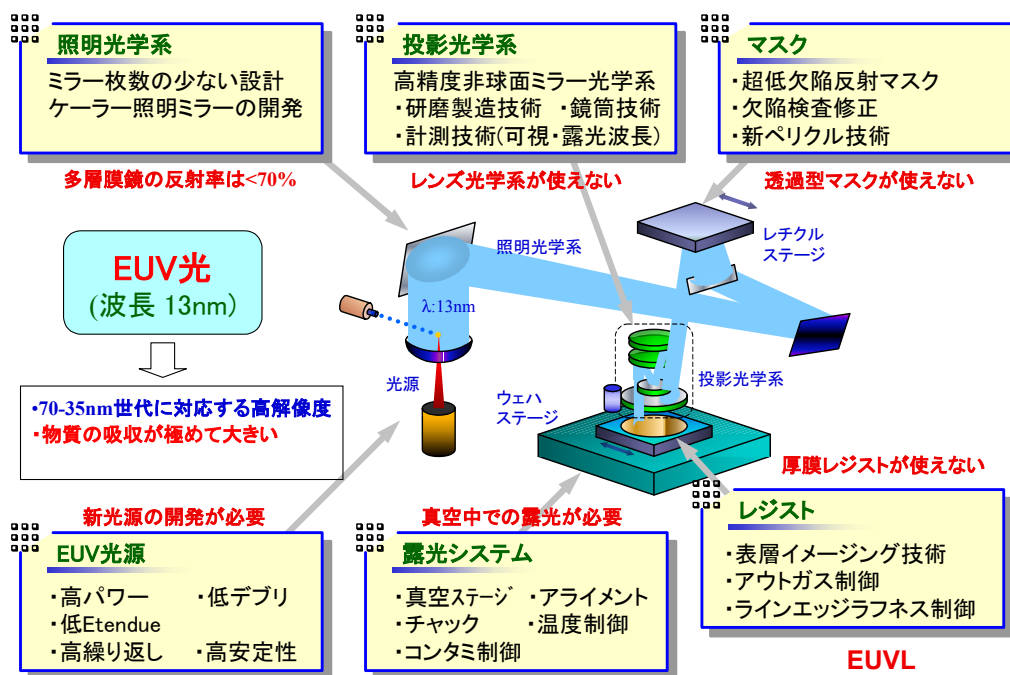
インフラとプロセスへの影響最小、光と同じ理論が適用できる、光リソグラフィと同様の処理能力達成の可能性を持つなど光リソグラフィの後続として最小の変化をうたい文句に世界協調をしながらの開発が進められている。EUVL の開発は 45nm ノード@2010 (ITRS) を目標に行われており、その時には 25nm のゲートの露光が要求され、レジスト感度 5mJ/cm² で 60-80wph の処理枚数も期待されている。既に非球面ミラー加工精度は 0.1-0.15nm を達成しており、要求精度を満たし始めている。小フィールドの実験用露光装置による結像実験が開始されており、投影レンズ作成のための非球面ミラー計測技術が ASET で開発され、投影光学系用の露光波長での波面収差測定器も開発中である。EUVL 技術開発のため国内では EUVA と MIRAI で活動が行われており、更に 2005 年に EUVL の投影レンズ完成を目指し、EUVA でニコンとキヤノンが共同開発を進めている。問題とされていた光源開発も大きな進展を見せている。

開発の課題としてまず最初に、EUVL 開発には今後更に巨額の投資が必要で国及び半導体業界からの開発投資が不可欠であると言う非技術的なことが上げられる。技術的な開発課題として最初に EUV 光源の大幅性能向上が求められており、量産露光機として必要な生産性確保に EUV 出力向上が必要である。100W の要

求に対し現状 10-20W の出力が短期的に達成されている。Chemical Contamination 対策も課題であり、EUV 光学系の保護の為に高レベルの環境制御が必要とされている。原理的な課題であるが EUV 光学系の熱安定性の向上が求められている。EUV 光学系のミラーの反射率は 60-70% であるが、言い換えると 1/3 の EUV 光はミラーに吸収され熱に変わることを意味する。6 枚ミラー系の縮小投影レンズでは 90% の EUV 光が熱に変わるため、新規の光学系熱マネージメントが必要となる。

EUV リソグラフィ技術のメリットは、まず従来の光リソグラフィ技術と同様の縮小投影型の露光技術であることと、波長が 13.5nm という短波長であるため、大幅な解像度の向上が期待できることである。さらに現在の光リソグラフィ技術での最大の課題でもある光近接効果が、大幅に軽減され、またマスクの寸法誤差のパターン寸法への影響も小さくなると期待される。しかし、EUV リソグラフィ技術は、図表 7-11 に示すように、光源から装置、マスク、レジストまで、露光システム全体に渡って様々な新しい技術開発を必要とし、また開発コストも膨大なため、個別の会社での開発が難しく、コンソーシアムでの開発が不可欠となっている。

EUV 技術の本格的開発は、当初、米国の EUV LLC で開発が進められ、ETS と呼ばれる露光装置の開発を行った。この装置は NA が 0.1 と小さく、解像度も 65nm 程度であった。この研究は、米国の国立研究所である LLNL、SNL、LBNL が、共同で研究する組織 VNL で行われたが、EUV LLC が終了後も、この VNL に引き継



図表 7-11 EUV 露光システムと技術課題

がれており、資金的には ISMT が支えている。また ISMT は、NY 州の Albany 市に ISMT-N を設立し、NY 州のナノテク研究構想の一環として、EUVL 用の多層膜マスク基板とレジスト評価の研究を 2003 年から開始している。これに対し、ヨーロッパでは、MEDEA+や More Moore PJ 内に EUVL のテーマを設け、多くの国が参加する形で研究を進めている。一方、我が国では、ASET が EUV LLC の研究に呼応して 1998 年から研究を開始し、2002 年には、EUVA を組織し、光源と露光装置の研究を進めている。さらに文部科学省のリーディング PJ として、大阪大学を中心に、光源の候補の一つであるレーザープラズマ光源の研究を進めている。また MIRAI-PJ のリソグラフィ関連の研究として、EUVL 用多層膜マスクの欠陥検査手法の研究を行っている。これらの研究をまとめると図表 7-12 のようになる。

地域	機関名称	研究期間	主な研究テーマ
米国	EUVLLC/VNL	1997-2002	EUV 基本技術と ETS の開発
	VNL	2003-2007	MET の評価と光源信頼性
	ISMT-N	2003-2007	多層膜基板開発とレジスト評価
ヨーロッパ	EUCLIDES	1998-2000	EUV 露光装置の基本技術検討
	MEDEA+	2001-2008	EUV 要素技術と α 機の開発
	More Moore	2004-2006	22nm 技術対応 EUVL 技術の開発
日本	ASET-I	1998-2001	EUV 基本技術の開発
	ASET-II	2002-2006	マスクとレジスト技術開発
	EUVA	2002-2007	光源と露光装置開発
	MIRAI	2001-2007	多層膜基板欠陥検出技術開発

表 7-12 各種研究機関と研究内容

具体的な研究状況を次に紹介する。従来、EUV リソグラフィの最大の技術開発課題は、光源の出力向上であった。EUV リソグラフィを LSI の量産技術とするには、従来の光リソグラフィ並みのスループットが要求され、露光装置コストが上昇することを見込んで考えれば、さらに高いスループットが要求されよう。このスループットの目安として、Intel が提案した仕様では、300mmウエハ 100 枚/時間以上が要求されている。これを実現するために必要な光源出力は、少なくとも 115W であるとされている。このため、この目標に向かって、各研究機関、光源メーカーにより、研究が進められている。しかし、最近の光源の出力向上には、目覚ましいものがあり、ここ数年で 10 倍以上の出力向上が、特に放電光源において実現されている。この結果、昨年宮崎で開催された第 3 回 EUVL シンポジウムで議論された“最重要技術課題” (Critical Issues) では、図表 7-13 に示すように、光源出力が Top 3 からはずれた。図表 7-13 にその時決まった 2004 年版の“最重要技術課題”を示す。ここにあるように、無欠陥マスク基板の入手が最大の技術課題とされ、2 番目が照明光学系の信頼性の問題、3 番目がレジストの感度と LER の両立の問題であった。

Top 3 Critical Issues

- 1, Availability of defect free masks
- 2, Lifetime of source components and collector
- 3, Resist resolution, sensitivity and LER

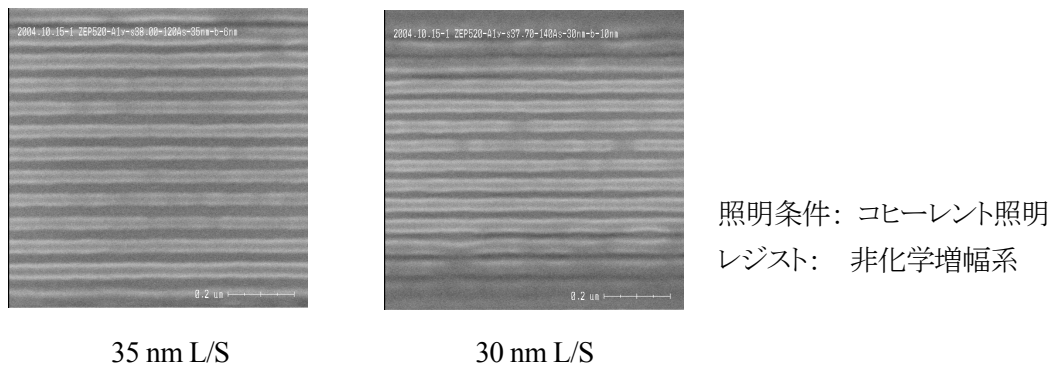
Remaining Critical Issues

- * Reticle protection during storage, handling and use
- * Source Power
- * Projection and illuminator optics quality and lifetime

図表 7-13 Critical Issues for Commercial Introduction of EUVL in 2009

EUV リソグラフィ技術にとって、2004 年は、エポックメイキングな年となった。光源の出力向上も大きな話題であったが、高い NA を持った露光実験装置が、世界中で何台か稼動し始めたという年であった。これは、MET (Micro Exposure Tool) と呼ばれる NA:0.3 の露光装置が、LBNL の ALS を光源として動き始めたのを皮切りに、Intel が Xtreme 社の放電光源を搭載した Exitech 社製の MET を導入、日本では ASET が HiNA-3 と呼ぶニコン製の露光装置を NTT の Super=ALIS のビームラインに導入した。さらに秋には、ISMT-N に Exitech 社の MET を導入され、レジストプロセスの研究が本格化した。これらの装置の露光実験結果が、ISMT を除き、2 月の SPIE で報告された。どの装置でも、30-40nm レベルの L/S のパターンが解像しており、EUV リソグラフィのポテンシャルの高さを示した。図表 7-14 に ASET での露光結果を示す。本格的な露光装置の開発も順調に

進んでいる模様である。ASML 社は、2005 年の末に α 機をリリースする予定とのことで、我が国でもニコンが 2006 年末に α 機に相当する EUV01 をリリースするとアナウンスしている。



図表 7-14 HiNA-3 の露光結果

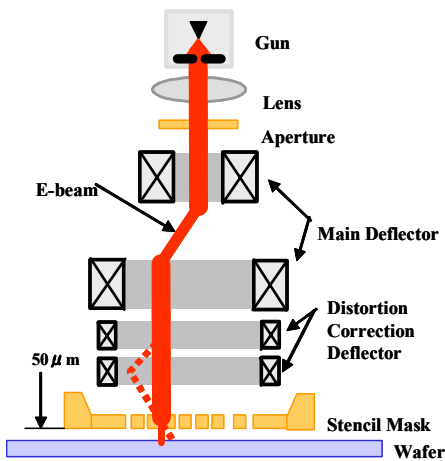
このように EUV リソグラフィ技術の開発は、ほぼ予定通り進んでいる。先の”最重要技術課題“の議論にもあったように、光源出力自体の課題が、緩和された反面、集光光学系の信頼性の問題がクローズアップされている。すなわち、原理的な限界の議論は、何とかクリアされて来ているが、信頼性やコストが議論の中心になってきていることが分かる。露光装置の価格だけでなく、そのランニングコスト、マスク価格などが検討の課題となる。

EPL (Electron Beam Projection Lithography) と PEL (Proximity Electron Beam Lithography)

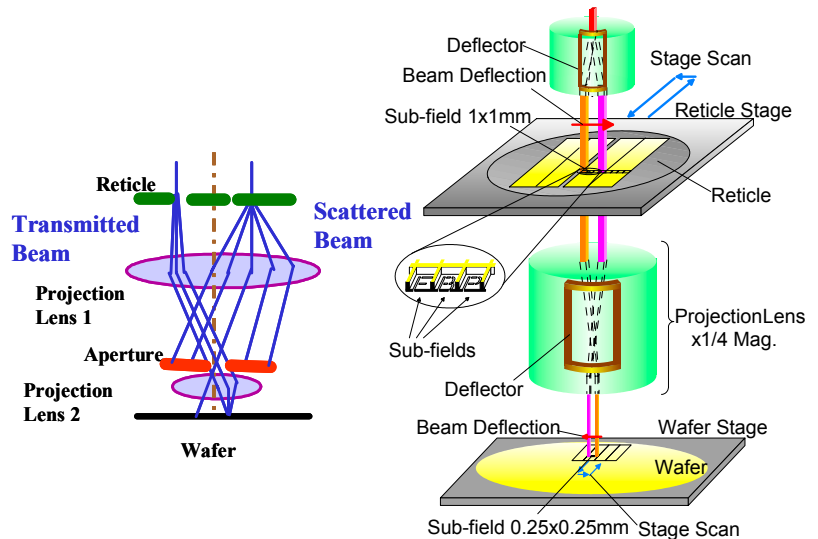
EB の持つ高解像力と高生産性を両立すべく開発が進められている露光方式に EPL と PEL がある。PEL 装置は図表 7-15 に示すように単純で等倍 X 線露光装置に似た等倍の露光方式である。特徴として電子ビームの低加速 (2kV) 化による近接効果レス、マスクパタンの単純化、電子ビームの低加速化によるレジストの高感度化を利用している。更に副偏向器による倍率・パタン位置歪み補正 (マスク、ウェハ) を可能とすることにより X 線リソグラフィで問題となったマスクの歪みが補正可能となっている。また、近接転写方式による空間電荷効果がないことも特徴としている。現在、65nm ノード用の量産露光機の開発が完了しており、デバイスへの適用が実証中である。等倍マスクが要求されるため常にマスクが話題となるが、マスク技術として Si メンブレンマスクのプロセス開発や欠陥検査機の開発が完了しており、FIB/FEB 欠陥修正機の実用にも見通しが立っている。

もう一つの、EB の持つ高解像力と高生産性を両立すべく開発が進められている EB 露光装置、EPL の原理を図表 7-16 に示した。EB を使用することから微細パターンにおけるプロセスマージンが大きく、特に焦点深度は光の 100 倍近くになる。EPL は 4 倍の Si ステンシルマスクを使うことで等倍の PEL との差別化を行っている。懸念点とされていたサブフィールド間のつながりのデータが示され、現在の実力が示されている。また、問題点となっていた生産性に関して 4wph の数値が示され、更に実用機の開発時に 20wph が達成できる可能性を実証している。生産性では光に原理的に劣るが、光の苦手とするコンタクトホールを得意とし、まず最初に特定用途で生産ラインへの展開を目指している。

EPL では α 機が完成し、PEL では量産機の開発が進められているが、2004 年 Update 版の解決策候補 (Potential Solution) では解決策候補の定義の明確化の影響を受け、厳しい評価を得ている。PEL は日本以外に韓国の支持を受け、2 極が採用を検討していることで解決策候補として残った。これに対して EPL は日本以外の各極の支持を受けることが出来ず、Footnote に落ちている (図表 7-3、7-4)。リソグラフィの技術は国際的な支持が無く、孤立すると生き残りが難しい。PEL も EPL も日本発の技術として、レジストやマスクのインフラの整備も進んでいるだけに、今後の巻き返しのためには国際的な支持を再度取り付けることが必要である。



図表 7-15 PEL の原理図



図表 7-16 EPL の原理

電子線 ML2 (Mask Less Lithography)

半導体の微細化が進み、ノードごとにマスク価格が高騰し、マスク価格がリソグラフィコストの大きな比重を占め始めている。マスクコストの高騰は微細化によるデータ量の増大ばかりでなく、光リソグラフィの延命のために必要な OPC: Optical Pattern Correction が更にデータ量を増大させ膨大な描画時間が必要になること、更にマスク線幅の数分の一のディメンションの OPC を描画し更に検査する時間の増大に起因している。今後の半導体ビジネスを考える上で、特に小中量生産品種(SoC)でのマスクコスト負担増大が大きな課題となり始めた。また微細化に伴い、必要な時期にマスクがタイムリーに得られるかどうかは将来の課題になるほどマスク技術のハードルが上がり始めている。この課題に対する一つの回答としてマスクを使用しないリソグラフィとして電子線 ML2(Mask Less Lithography)に注目が集まり、2005 年 1 月には Sematech 主催で Mask Less Lithography Workshop が開催されている。また ML2 として図表 7-17 に示すように多くの方式が提案されている。

シングルビーム	ポイントビーム		ポイントビーム	
	可変矩形ビーム		可変矩形ビーム	
部分一括露光	高電圧	低電圧	Cell Projection	
			Character Projection	
マルチビーム	ポイントビーム	光電子技術	BLOCK露光	
			LEEBDW	
			Mapper	
			マルチFEアレイ	
			BAA	
	可変矩形ビーム	等倍	縮小	CLA
				MCA
	部分一括露光	縮小	縮小	ETEC/レーザーEB
				DMD利用技術
				DUV, EUV
			DIVA	
			MCC-VS	
			MCC-BLOCK	

図表 7-17 Mask Less Lithography の分類

電子線 ML2 の現状であるが、電子線直描であることから解像力には問題が無いが、デバイスの微細化に描画速度の向上が追いつかないことが上げられる。既に、研究開発、商品開発(ES 品)に EB 直描が一部適用されている。今後の方向として、研究開発ではウェハの一部だけを露光し光露光と EB の 2 重露光を行い、生産性を上げる方法が検討され始めている。また、商品開発では少ないウェハ枚数(2-4 枚)にマスクレス(EBDW)が既に適用される場合が出てきている。

開発機関	電子源	加速電圧	ビーム数/ アパーチャ数	スループット @300mm
NEDOプロジェクト	単一	50kV	32x32	~2 wph
アドバンテスト	複数/複数カラム	50kV	16	~10 wph
LEICA/IMS	単一	100kV	~29000	~5 wph
MAPPER Lithography	単一	5kV	13000	~10 wph

図表 7-18 現在開発されている電子線 ML2 露光機

マスクコストの高騰が現実になり始めたことから、少量多品種製造や商品開発の加速を目的に高スループット機の開発が日欧中心に進められている。電子線 ML2 露光機を開発している各社は 2007-2008 に β 機完成を目指し計画を進めている。現在進められている主な電子線 ML2 露光機開発を図表 7-18 にまとめた。また図表 7-17 に示した電子線 ML2 露光機のコセプトを図表 7-19 から図表 7-22 に示した。

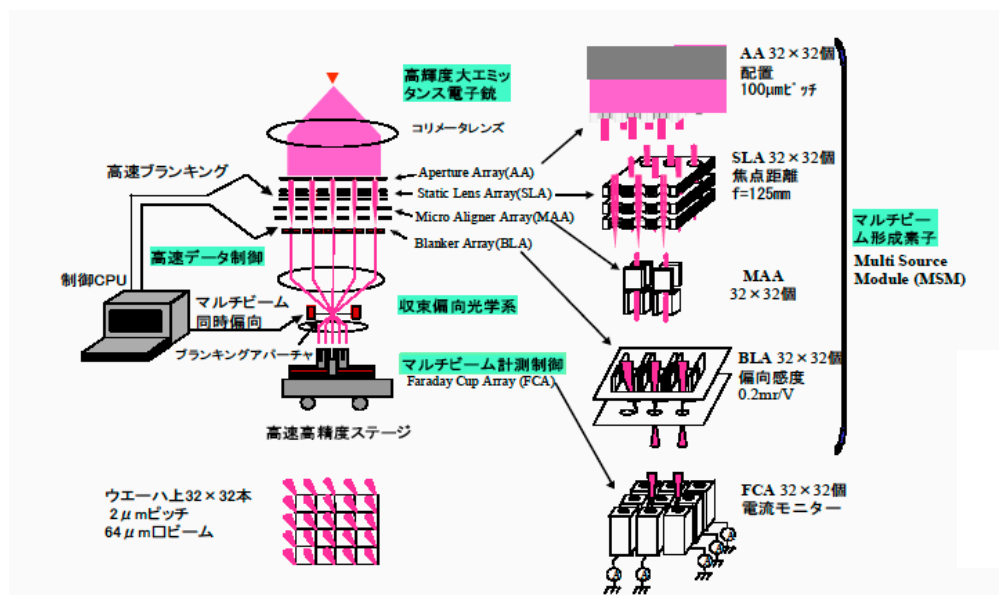
少量生産品にはマスク価格が課題であり、ML2 に対する期待は大きい。微細化に伴うデータ量の増大と高スループット化の競争に打ち勝つための新しいコセプトが常に求められている。

Imprint Lithography

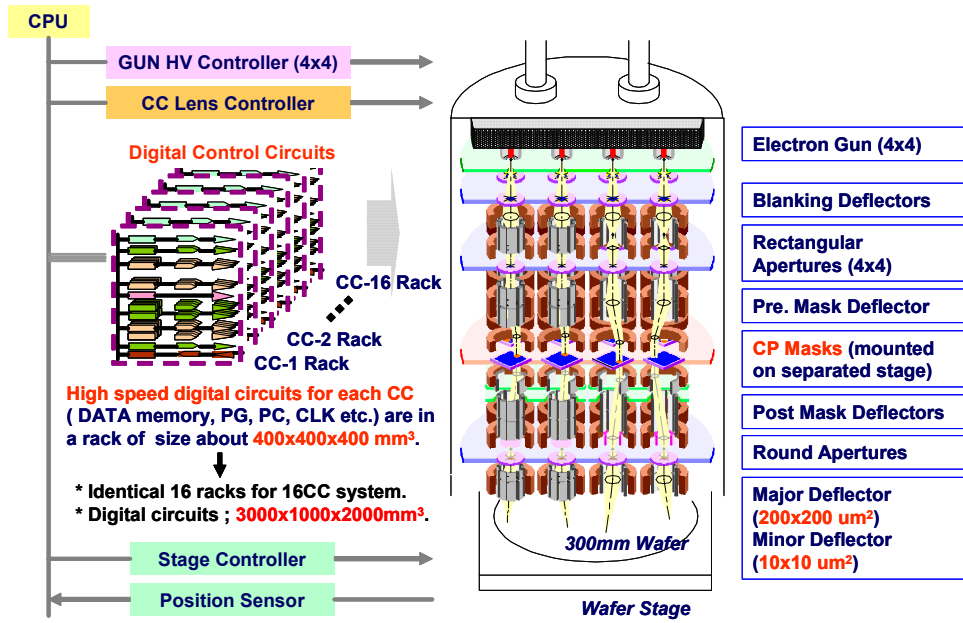
レプリカを作ることによってパターンを転写する方式で、マスクがあれば極めて安価なリソグラフィが達成可能となる。解像力として現在 6nm/L/S のパターン転写の実績が示されている。マスクの端面が平滑であれば転写された像の端面も平滑になるため LER/LWR を心配しなくても良いなどの特徴を持つ。

等倍マスクを使用することやウェハに接触することが必須なことから、原理的に欠陥をゼロにすることが難しく、また倍率制御やアライメントに制約があり、半導体プロセスへの応用に関して慎重な見方も多い。しかし特殊なデバイスへの応用も考えられ、開発も初期段階でありこれからの技術として加えられた。

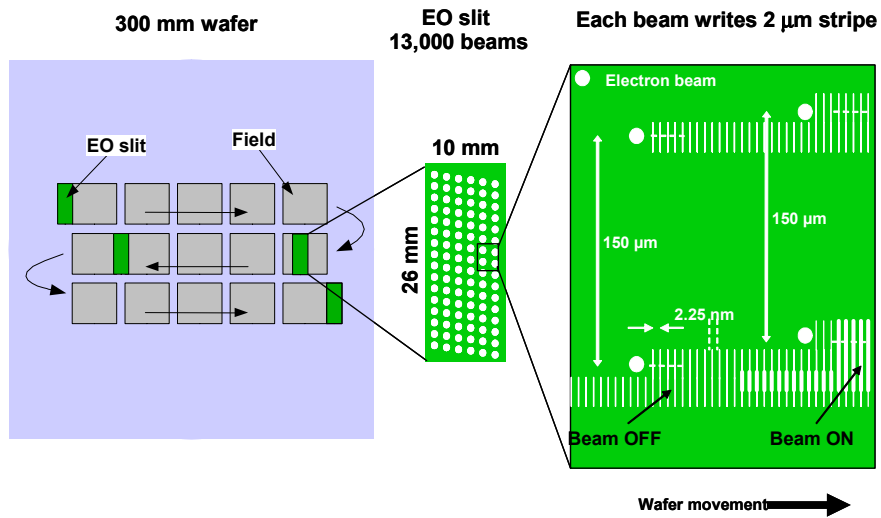
将来の半導体プロセスで Top Down から Bottom Up への変換も検討されており、従来の延長線上にない技術として期待されている。



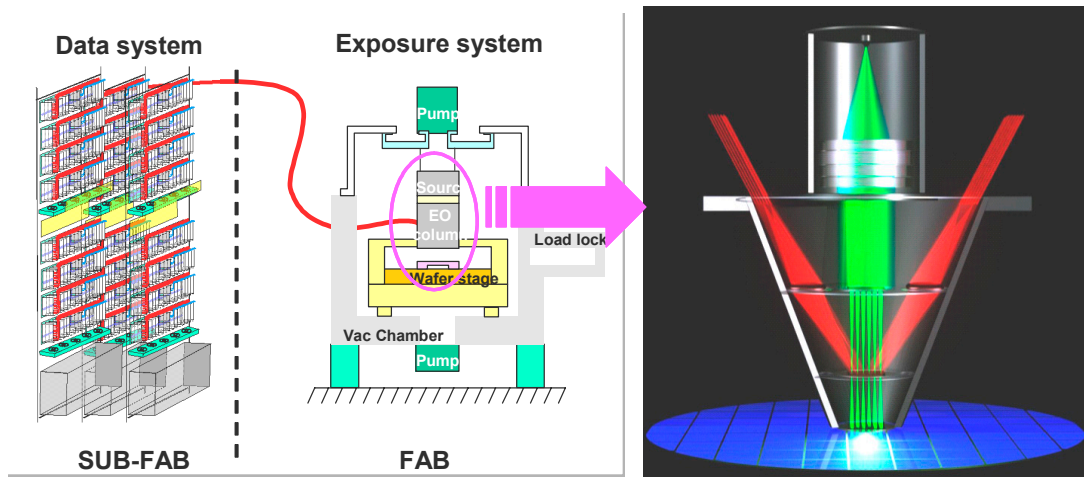
図表 7-19 NEDO プロジェクトが進める電子線 ML2 のコセプト。



図表 7-20 アドバンテスト社の電子線 ML2 露光装置概要



図表 7-21 Mapper 社の露光コンセプト



図表 7-22 Mapper 社の ML2 装置概要

Innovation Technology

2016 年 22nm ノード或いは 2019 年 16nm ノードに従来創造されているリソグラフィが適用できるであろうか。22nm や 16nm のリソグラフィを何で行うかが問われている。従来の延長線上にあるリソグラフィでも可能性はあるが多くの困難を克服する必要がある。まったく革新的なアイデアが求められ、この用語が解決策候補に挿入されている。現在、具体的なアイデアは何も示されておらず、アイデア自体募集中である。

7-5 マスクとレジスト

リソグラフィのインフラとしてマスクとレジストは大きな比重を占めている。STRJ の活動として Mask Table 及び Resist Table の見直しを行い、ITRS へ常にフィードバックしている。2004 年 Update 版での Resist, Mask Table の改訂は非常に少なかったことをコメントしておく。

7-5-1 マスク

マスクはその精度と価格で将来のリソグラフィを制約する可能性がある。マスク精度ではマスク描画装置の開発が市場の要求から遅れ始め、また描画速度が大きな問題になり始めている。特に最近では光リソグラフィの延命に伴い複雑な OPC が必須となり、その OPC がデータ量を増やし描画時間を膨大にしている。さらにマスクの描画精度はリソグラフィの線幅制御に直接影響を与えるが、描画装置性能とのミスマッチから多重描画が一般的になり描画速度をさらに落としている。現在すでに 1 枚のマスク描画に 40 時間を越す事例も報告されており、生産性の面と歩留まりの面からマスクコストの高騰を招いている。更にマスク上に焼付け線幅の数分の一のサイズで描画される OPC パターンの精度を検査するために、検査コストが描画コストを上回るケースが出てきている。図表 7-23 にマスクコストの現状を示した。

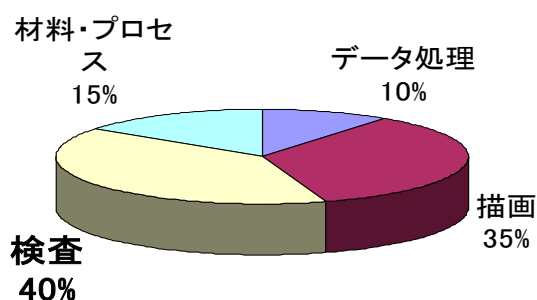
2004年版では光マスクのテーブル(Table79)で“Interim Solutions”の項目が2項目有り、更に2005年には線幅制御関連の5項目が“赤”になってしまうなど精度的にぎりぎりの状態となっている。

7-5-2 レジスト

最近では、F₂ と ArF 液浸の選択がされた時に、F₂ は F₂ レジストの未熟さが ArF 液浸選定の大きな要因となった。また ArF リソグラフィの量産導入の遅れの要因として当時の ArF レジストの未熟さが挙げられている。このようにレジストはリソグラフィ手法の選定において大きな比重を占めている。

この中で、現在一番注目を集めているのが、ArF 液浸リソグラフィに適用可能なレジストの選別である。基本的に ArF 液浸には従来の ArF レジストの系が使用できるとされていたが、ArF 液浸 α 露光機での露光結果で欠陥が生じるとの報告が出ている。今の時点でリソグラフィの方向転換は難しく、レジストにトップコートをするなどレジスト自身の特性改善を含め検討が急がれている。一方で、露光装置メーカーに拠っては、欠陥の発生が報告されておらず、欠陥発生メカニズム自体の検討が急がれている。

レジストの課題として多くのことが上げられる。後述する LER/LWR の向上は大きな課題である。またレジストの根源的な問題として、レジスト分子の大きさが解像力に近くなることや 50nm 以降、酸の拡散長を考えると解像力と感度の両立が難しくなるという化学増幅レジストの限界が指摘されている。またパターン倒れ、エッチング耐性、エッチング時の表面荒れレジストからのアウトガスなども改善しなければならない項目として指摘されている。レジスト開発費の高騰と価格もレジストの開発を妨げ、新規リソグラフィ技術の導入に制約を与えるものとして克服すべき課題となっている。



図表 7-23 マスク製造コストの内訳

2004年版ではレジストテーブル(Table78)で“Interim Solutions”の項目が 5 項目有り、更に 2005 年には線幅制御関連の 6 項目が“赤”になってしまうなどレジスト技術の改善が急務となっている。

7-6 線幅制御 (CD Uniformity) に関する議論

2004 年 Update 版でのリソグラフィへの要求 (Lithography Requirements) の改訂では数値の変更は無かったが、色は変更された。MPU gate CD Control の項目は“赤→Interim”への変更であり、2005 年には“赤”になる。この数値・色の根拠になる、CD バジレットの破綻が既に見えており、リソグラフィで最大の課題となっている。リソグラフィだけで解決できる問題ではなく、「線幅の 10%の線幅制御が本当に必要なのか？」の本質的な議論が ITRS の ITWG で設計を中心に IRC、PIDS、FEP、Lithography を含めて始まった。

7-6-1 線幅制御 (CD Uniformity)

線幅制御でプロセスに許容される値は最終値(エッチング後のゲート長)が基準になっており、二乗和で計算されている。プロセス全体で許される許容値をエッチングとリソグラフィで分け合っているが、その取り合いが再度議論された。最終的にリソグラフィとエッチングの取り合いは以下のように変遷している。

2001	2003	2004
リソグラフィ 2 : エッチング 1	リソグラフィ 4 : エッチング 1	リソグラフィ 3 : エッチング 1

2003 年版ではために露光しスリミング量を増やすことでバジレットを成立させたが、2004 年 Update 版でもスリミング量を更に増やすことでバジレットを成立させた。

7-6-2 ライン・エッジ・ラフネス (LER/LWR : Line Edge Roughness / Line Width Roughness)

微細なパターンになるとレジストの端面の荒れが問題となる。片側を LER、線幅として見た時を LWR と言う。両者の関係は $LER = \sqrt{2}LWR$ で示される。線幅制御で要求される値は既にレジスト分子の大きさに近くなっており、将来分子の大きさより小さな線幅制御を要求されることが明らかであり対応が必要となる。STRJ WG5 と WG11 のクロスカット活動として LER の測定法の確立を目指し、ITWG に提案するとともに SEMI スタandard への提案を行っている。LER を正しく計測するためには空間周波数などを考慮し、 $2\mu\text{m}$ の測定範囲を 10nm ごとに計測することが必要となる。

ラインエッジ・ラフネスは微細な配線でも問題になることが指摘されており、WG4Interconnect とも情報交換を行なっている。

7-7 困難な課題 (Difficult Challenges)

2004 年 Update 版でまとめられた短期および長期の困難な課題を図表 7-24、7-25 に示す。今回の Update では解決策候補で ArF 液浸が短期での本命となったことに伴い、液浸関連の項目が大幅に追加され、F2 に関連する項目が削除されている。長期の項目では CD 制御に関連する項目中心を大幅に見直している。

2009年, >50nmまでの 5つの困難な課題	課題の要約
解像力向上のための光 リソグラフィマスクと光以降 のリソグラフィ用マスク	<ul style="list-style-type: none"> 光マスクの位置精度, CD制御, 欠陥制御 無欠陥のEUV多層マスク基板/EPLメンブレンマスク 装置インフラ(描画装置, 欠陥検査装置, 欠陥修正装置) データ量
コスト抑制と投資利益率(ROI)	<ul style="list-style-type: none"> 装置価格と生産性を現在と同等以上に維持する 採算に合うRET対応光マスクと光以降のリソグラフィ用マスク 十分なライフタイムを持つ露光装置技術 複数のリソグラフィを同時に開発できる開発体制 少量生産品に対するROI
プロセスコントロール	<ul style="list-style-type: none"> ゲート寸法をばらつきを4 nm (3σ)以下に制御するプロセス技術 19nm以下の重ね精度を達成する新規あるいは改良されたアライメント技術と重ね合わせ技術 OPC (Optical proximity Correction) の精度(特に偏光の効果) 露光装置のフレアの抑制 リソフレンドリ設計とDFM (Design for Manufacturing)
193nmと193nm液浸 レジスト	<ul style="list-style-type: none"> アウトガス, 液浸時の溶出, LER, SEM起因のCD変化, 30nm以下の欠陥 高屈折率レジスト
欠陥制御	<ul style="list-style-type: none"> 液浸での欠陥抑制

図表 7-24 困難な課題 - 短期

2010年, <45nm以降の 5つの困難な課題	課題の要約
マスク製作とプロセス制御	<ul style="list-style-type: none"> 無欠陥のNGLマスク(特に1倍のインプリント, EUVマスクブランクス) マスク製造装置(描画, 欠陥検査・修正)インフラのタイミングと能力 マスクプロセス制御方法と歩留り向上 157nm液浸用ペリクルとEUVマスクの欠陥保護
計測と欠陥検査	<ul style="list-style-type: none"> LWRの2.2nm(3σ)精度を伴った7nm線幅までに対応する解像性と精度 7.2nmまでのオーバーレイを計測する技術 パターン付ウェハでの30nm以下の欠陥検査
価格維持とROI	<ul style="list-style-type: none"> 装置コストとスループットの比の維持または改善 コスト効果のある光マスクとNGLマスクの開発 十分なテクノロジー寿命を持ち業界が満足できるROIと少量生産品に対するROIの達成
ゲートCD制御	<ul style="list-style-type: none"> 適切なLWRを持った4nm(3σ)以下のゲートCDを達成するプロセス開発 7.2nm以下の重ね合わせ精度を達成する新規アライメント技術と重ね合わせ技術の開発(特にナノインプリント) Low-K1光リソグラフィのプロセス設計とプロセス制御 液浸の限界を実現する高屈折レジスト, 高屈折液, 高屈折光学材料 拡散長に起因する50nm以下の線幅での化学増幅レジストの感度限界
量産用装置	<ul style="list-style-type: none"> ITRSの要求に合った光とNGL露光装置 高出力で低コストのEUV光源 157nm液浸に向けたCaF2のコスト, 歩留り, 品質

図表 7-25 困難な課題 - 長期

7-8 今後の課題

リソグラフィへの要求(Lithography Requirements)では線幅制御が最大の課題であるが、リソグラフィだけでは既に解決できなくなっている。リソグラフィとして線幅バラツキ(CD Uniformity)の課題を明確化することから始め

るが、同時に設計、PIDS、FEP など、要求の妥当性について更に突っ込んだ議論を行なう必要がある。昨年からの課題である LER/LWR に関し、WG11 と協力し定義と測定方法を SEMI スタンダードとして成立させたい。同時に値の設定が今後の課題である。重ね合わせ精度、解決策候補(Potential Solution)の見直しを更に行うとともに、液浸の導入で環境が大きく変わった困難な問題(Difficult Challenges)の見直しも行う予定である。欧州が主導で行なうことになっている APC の議論を行い、要求をまとめて今後の動向を探る必要が出てきたと認識している。マスクテーブル、レジストテーブルの見直しを行うとともにリソグラフィ・コストの議論を行ないたい。

ロードマップの議論で長期を見ると、多くの問題が指摘されているが、解決策候補を含め原理的な問題に直面している。2016 年以降、解決策候補として Innovative Technology を上げているが、実態は無い。開発期間を考えると具体的な提案が示されねばならない時期に来ている。同じく原理的な問題としてレジストの問題がある。必要な線幅制御とレジスト分子の大きさが等しく或いは要求の方が厳しくなっている。マスクもコストの問題が注目を集めているが、技術的にもターニングポイントに来ている。

設計、PIDS、FEP などと将来のリソグラフィに対する要求を明確にし、同時にリソグラフィの直面する技術的課題とコストの問題を示し、リソグラフィの将来を具体的に再度考える時期に来ている。或いは芽を探し、芽を育てる必要がある。

7-9 まとめ

この一年間で ArF 液浸が次期リソ技術として広く認知され、ArF→ArF 液浸→EUVL への流れがメインストリームとして期待されている。ArF 液浸は hp65nm, hp45nm の本命とされ、高屈折液浸材料が開発されれば hp32nm も視野に入ると気体を集めている。ArF 液浸への期待から EUVL は hp32nm から必要になるとの後ろ倒しの見通しも出始めている。

解像力の見地からは ArF→ArF 液浸→EUVL のストーリーが出来たが、線幅制御に関しては露光装置だけでなくマスク・レジストのインフラを含め要求を満たせる解決策が見当たらず課題を残している。更に技術以外の課題として、開発の枠組み、開発費用を含めたリソコスト等が指摘されている。

半導体製造の多様化に伴い、少量生産品ではマスク価格が大きな課題であるとされ、ML2 に注目が集まり始めているが微細化とスループットがトレードオフの関係にあり、実用に向け更なる開発が必要とされている。