

JEITA

国際競争時代における連携強化・応用分野新事業の可能性に貢献する

半導体標準化専門委員会 の活動紹介

Activities on
Semiconductor
Standardization
Committee

2017

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

<http://www.jeita.or.jp/>

半導体標準化専門委員会では、半導体デバイスについての規格類(用語、特性項目、特性の評価(測定)方法、環境試験及び耐久性試験方法など)に関してIECを中心にした国際標準化活動を行っています。半導体パッケージ技術委員会、集積回路製品技術委員会、個別半導体製品技術委員会、半導体信頼性技術委員会、半導体&システム設計技術委員会の5つに分かれて、半導体に関わる標準化等の幅広い活動を行っています。主な取組みは次のとおりです。

◆半導体パッケージング技術委員会

顧客の利便性を考慮し、同じプリント基板に何社もの半導体が載せられるよう、設計ガイドラインや調査内容の報告書を発行しています。パッケージ外形のみならず、後工程全体の標準化テーマも審議すべく技術委員会の名称を半導体パッケージから半導体パッケージングに致しました。審議案件として、パッケージ外観基準、パッケージ用サブストレートの外観基準、パッケージ名称及び組立に関する用語の統一、出荷用包装材のデザインガイドや用語集、熱設計に必要な半導体モデルの規格化や材料物性測定法についてのガイドラインなどがございます。本年度から、パワー半導体パッケージの審議もスタート致しました。

◆集積回路製品技術委員会

メモリSC、半導体EMC-SC、3D-半導体/モジュールSCの合計3つのサブコミティから構成されています。

メモリSCでは、年4回行われるJEDECの各Committeeに積極的に参加しています。DDR4 DIMM、LowPower DRAMに加え、HBM、UFS/eMMC等のFlashメモリにも関与し、合計で年間100件のBallot発行および承認を図っています。

半導体EMC-SCでは、半導体EMCに関する標準規格の策定に関する活動を行っています。具体的には、エミッション・イミュニティ測定法、半導体EMCモデル、車載ネットワーク測定法の標準規格を策定します。

3D-半導体/モジュールSCでは、3D-ICに必要なチップ間I/F仕様やTSV測定方法のIEC提案を目指して検討を進めます。またロジックチップ間I/Fについて、インターポーザを使って配線実現性や電気特性の検証を行います。

◆個別半導体製品技術委員会

トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの特性や測定方法などの標準化規格作成に取り組んでいます。またIEC/TC47のSC47Eにおける、マイクロ波デバイス、パワーデバイス、発光ダイオードなどのIEC規格の制定や改正に関し、標準化活動の支援をしています。

昨年度は、JEITA規格改正が完了した絶縁ゲートバイポーラトランジスタ規格(ED-4562B)化のIEC提案を開始し、日本発となるIEC規格提案のLED硫化試験法についての審議も開始しています。JEITA規格は、電界効果パワートランジスタのJEITA規格(ED-4561A)の改正および発光ダイオードのJEITA規格(ED-4912)の改正、マイクロ波デバイス規格(ED-4359)の改正について着手しています。

◆半導体信頼性技術委員会

半導体信頼性試験規格、半導体の認定試験計画に関するガイドライン、ソフトウェアに関する試験法ガイドライン、ウェーハレベル故障メカニズムと試験方法規格化、システムレベルのESDに対する半導体取り扱いガイドライン作成と、ESD耐量の適正化にも取り組んでおり、JEITA規格として標準化を進めると共にIEC/TC47の直属のWGにおける、半導体デバイスの環境試験方法(WG2)へのNP提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格・ガイドラインの普及を進めています。

◆半導体&システム設計技術委員会

電子機器の機能・性能を決定するシステムLSIの設計技術に関する活動を行っています。IECのSC47AおよびTC91/WG13の国内委員会や標準化関連組織(IEEE/DASC、IEEE-SA等)と連携し、設計技術およびそれに関わる標準化の推進によって、国内外の関係業界の発展に寄与することを目的としています。2016年度はLSI・パッケージ・ボード相互設計-SC、国際標準化・企画-WGを設置し、日本発EDA関連IEEE規格としては初めての制定となったIEEE Std 2401TM-2015(LPB標準フォーマット)の拡張並びに更なる設計現場への普及に取り組みます。

半導体標準化専門委員会 参加企業一覧/委員会組織

Member Companies / Organization

<2017年度(平成29年度)組織体制> (敬称略)

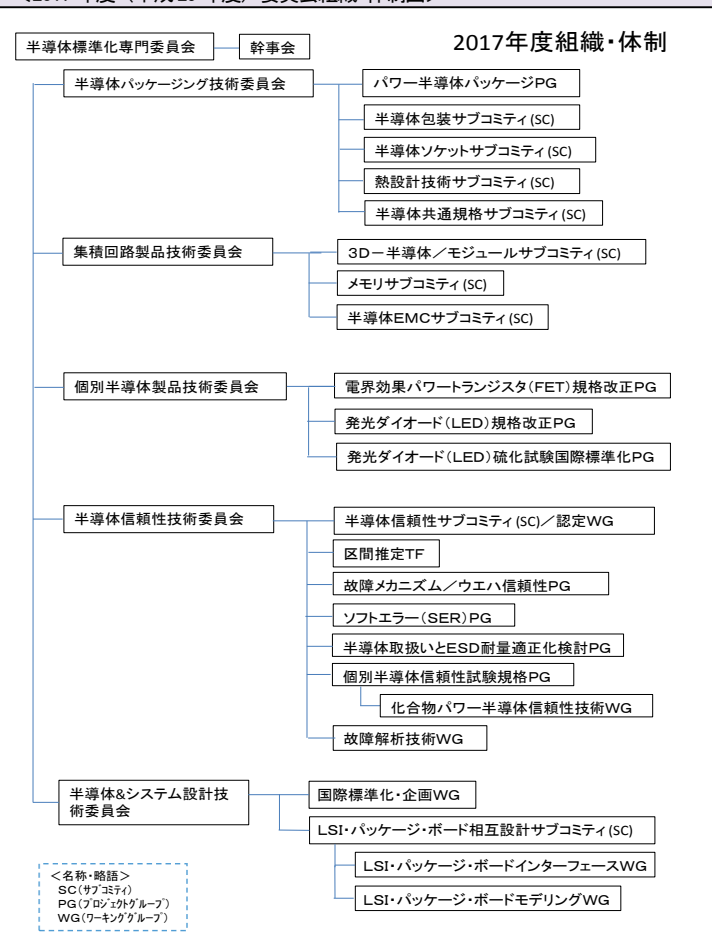
委員長: 瀬戸屋(東芝)

副委員長: 富島(東芝)、加藤(東芝)、福場(東芝)、吉田(パナソニック)

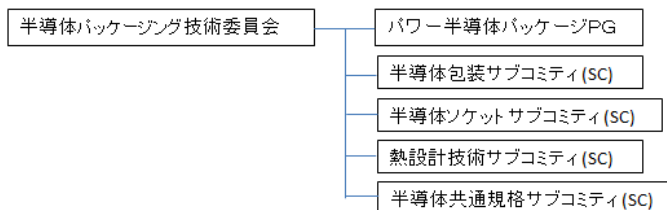
<2017年度(平成29年度)参加企業50社> (順不同・敬称略)

エスベック(株)	マイクロンメモリジャパン(株)
沖電気工業(株)	三菱電機(株)
キヤノン(株)	ミツミ電機(株)
京セラ(株)	(株)村田製作所
(株)クオルテック	(株)メモリエキスパート
システム・ソリューションズ(株)(オ・セミコンダクター)	メンタ・グラフィックス・ジャパン(株)
新電元工業(株)	山一電機(株)
スタンレー電気(株)	ユニテクノ(株)
(株)図研	(株)リコー
セイコーエプソン(株)	ルネサスエレクトロニクス(株)
(株)ソシオネクスト	ローム(株)
ソニセミコンダクタソリューションズ(株)	—— (オブザーバ) ——
(株)台和	アンシス・ジャパン(株)
(株)デンソー	(株)IDA J
(株)東芝	キーナスデザイン(株)
日本ケイ・エス・デザイン・システムズ(株)	(株)ジェム・デザイン・テクノロジー
日本シノプシス合同会社	シナプティクス・ジャパン(株)
日本電子(株)	新日本無線(株)
(株)ノイズ研究所	(株)ソフトウェアクレイドル
HIREC(株)	デバイス・アナリシス(株)
(株)バッファロー	(株)東レリサーチセンター
パナソニック(株)	トヨタ自動車(株)
浜松ホトニクス(株)	日亜化学工業(株)
(株)日立製作所	(株)日立パワーデバイス
富士通アドバンストテクノロジー(株)	
富士電機(株)	
古河電気工業(株)	

<2017年度(平成29年度)委員会組織・体制図>



当委員会では、IoT等の新たな展開を先取りして、国内他機関と連携し、より付加価値の高い、幅広い領域での標準化技術活動を推進し、アジアにおける日本のリーダーシップ強化を図るとともに、会員企業の収益向上につながる有用な標準と技術情報を提供しております。



毎年セミナーを行っており、昨年度は2月に熱設計セミナー「2016年度 熱設計技術セミナー」を行いました。

13:00-13:05	開会挨拶	熱設計技術サブコミティ(SC)主査 熊野 豊 [パナソニック㈱]
13:05-13:55	「熱設計におけるファンのモデル化」	防衛大学校 システム工学群 機械工学科 教授 中村 元 氏
13:55-14:35	「JEITA熱設計技術サブコミティの取り組み」	
14:35-14:45	休 憩	
14:45-15:35	「プリント基板の面内方向熱伝導率測定法」	株式会社アドバンストナレッジ研究所 技術顧問 大串 哲朗 氏
15:35-16:15	「半導体の発熱量予測(仮)」	熱設計技術サブコミティ(SC)委員 瀧澤 登 [ローム㈱]
16:15-16:55	「半導体部品における実測ベースでの三次元熱解析技術」	熱設計技術サブコミティ(SC)委員 羅 亞非 [メンター・グラフィックスジャパン㈱]
16:55-17:00	閉会挨拶	熱設計技術サブコミティ(SC)主査 熊野 豊 [パナソニック㈱]



次に当小委員会傘下の5つのサブコミティ(SC)・プロジェクトグループ(PG)、パワー半導体パッケージ、半導体包装、半導体ソケット、熱設計技術、ならびに半導体共通規格のそれぞれの活動をご紹介します。

【パワー半導体パッケージPG】

当PGでは、パワー半導体パッケージング標準化国際規格の普及・拡大を図っていく上で、統一されていない為に障害となっている事項(例:寸法・公差の入れ方、測定法等)の最新状況・最新動向を関係者から情報を集め、標準化アイテムを模索し、日本発の新規提案を開発・審議しております。

化合物半導体パワーパッケージの標準化アイテムを模索し、必要な事項の標準化を進めております。(例:幾何公差、基準面の取り方・ベース面のそりの規定方法)

本PGでの活動結果はJEITA規格として纏めると共に、必要に応じてIEC規格への提案を行う予定です。

【半導体包装サブコミティ】

当サブコミティは、「半導体包装に関する規格案の企画、審議と発行、技術報告書の作成」「IEC/TC40/WG36(半導体を含む実装部品の包装材関連規格)国内委員会へ参画し関連事項に対応」「JEDECとの関連事項への対応」を活動目的としています。2016年度は、既存規格類のメンテナンスや改正を検討していくとともに、包装材に関する「包装材用語集(ED-7618)」、「マトリクス固定トレイデザインガイド(ED-7607)」の制定致しました。2017年度はIEC/TC40 60286シリーズの改正を中心に、包装材の静電気対応を含めて審議しております。

【半導体ソケットサブコミティ】

当サブコミティでは、半導体デバイス製品の機能試験ならびに信頼性試験のためのソケットに関する規格類の制定・改正などの標準化活動を推進しています。

引き続き、既存の規格類の見直しを検討予定です。

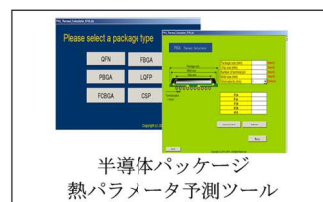
【熱設計技術サブコミティ】

当サブコミティでは、電子機器の熱設計において、OK/NGの判断指標となる半導体ジャンクション温度の導出方法や予測方法の規格化に取り組んでおります。

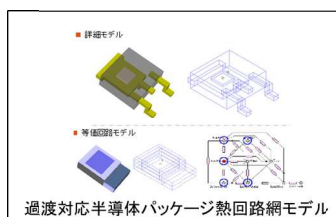
これまでの取り組みとしては、半導体パッケージの熱特性パラメータの定義および熱設計時に使用する際の注意点に関するガイドラインを作成いたしました。また半導体パッケージの熱特性パラメータがない場合において、パッケージタイプや形状等々から熱特性パラメータを予測するツールを提供いたしました。

現在の取り組みですが、特に過渡変動の要求が厳しいパワー半導体パッケージ向け過渡対応半導体パッケージ熱回路網モデルや、これまで熱特性パラメータを実験的に取得できなかった狭ピッチ半導体パッケージ対応熱特性評価基板、それに半導体パッケージのシミュレーションモデル作成に必要な情報を共有するための高精度を担保した半導体パッケージの簡易熱モデルの規格化に取り組んでおります。

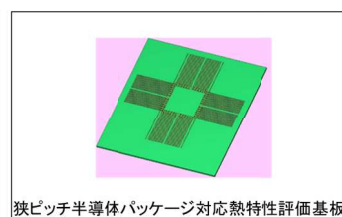
また国際標準化活動も積極的に行っており、2016年10月のIECフランクフルト大会において、半導体パッケージの熱特性パラメータの使用法に関するIEC規格化提案を行いました。



http://semiconjeitassc.jeita-sdct.com/tcsp/sc_pg/ttd/PKG_Thermal_Calculator_agree.php



過渡対応半導体パッケージ熱回路網モデル



狭ピッチ半導体パッケージ対応熱特性評価基板

【半導体共通規格サブコミティ】

当サブコミティは、IEC SC47D/WG2の案件を扱い、パッケージのJEITA規格作成の共通ルールの規格化等を目的として発足され、半導体メーカーと顧客との双方に有益なパッケージ図面の書き方や、歩留の上がる幾何公差の設定の仕方、パッケージの呼び方などを審議・検討してまいりました。

昨今、パッケージングを取り巻く状態が変化してきており、半導体サプライヤーはパッケージを委託生産・調達する側になってきたことを背景に、当サブコミティでは、サプライチェーン上のインターフェースとして、用語・外観基準など、すべての国際企業が必要な技術を取りまとめていくことにしました。

2016年度継続して審議を行う案件は、アセンブリ・パッケージング全般の用語の統一、パッケージの外観基準、パッケージ基板の外観基準などです。これらは、2014年度、IEC東京大会にて、日本から審議の提案を行い、世界中の国々から期待されており、半導体裾野産業を含めたオールジャパンとして取り組まねばならないテーマだと考えています。一方、市場から粗悪品を排除し、品質の良い日本製のシェアを高める良い機会だと考えており、日本企業全体の為にも国際市場で有利に立てるような規格づくりを鋭意進めてまいります。

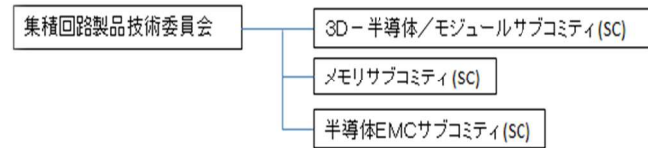
＜2017年度(平成29年度)組織体制＞

主 査 : 吉田(パナソニック)

参加企業 : 16社(順不同・敬称略)

新電元工業(株)、(株)台和、(株)デンソー、(株)東芝、パナソニック(株)、富士電機(株)、富士通アドバンストテクノロジー(株)、マイクロンメモリジャパン(株)、メンター・グラフィックス・ジャパン(株)、山一電機(株)、ユニテック(株)、ルネサスエレクトロニクス(株)、ローム(株)、(株)IDA J、キーナスデザイン(株)、(株)ソフトウェアクレイドル

当委員会では、半導体メモリ、半導体 EMC、3D-半導体/モジュールの各分野における技術的課題に対する研究、調査を行い、JEDEC 及び IEC/SC47A にて開発が推進される国際標準規格に対する標準化活動を行っています。



【3D-半導体/モジュールサブコミティ】

LSIの微細化が進み開発費の高騰、開発期間の長期化で、少量多品種の開発の負担が増えています。様々なチップを組み合わせたマルチチップ設計を行う場合でも、現状では開発期間や開発費用がかさむため、Time to marketのためのマルチチップ I/F 設計仕様が必要となります。

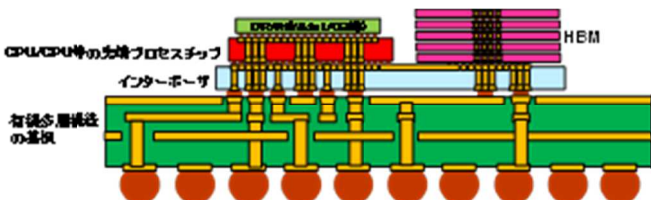
3D-半導体/モジュールサブコミティでは、TSVを用いた3D/2.5Dのマルチチップ設計において必要となる情報(TSV要件、チップ間のI/F他)にフォーカスして、標準化の議論を進めています。現在マルチチップ実装において不可欠な接続部(TSV)の測定法(提案中)について、標準化のための作業を進めています。また3D-ICダイ間のテスト手法について、標準化のための議論を進めています。

(1)2016年度活動紹介

- ・3D-半導体に使われるTSV構造の回路モデルとその測定方法
IEC SC47A ポストン大会にてNP案が可決
フランクフルト大会(10月)を経て10/24にCDを提出
- ・各種インターポーザー(Si/Glass/樹脂)での実証実験
樹脂インターポーザーをモチーフとした評価パターンの試作を完了
- ・次期標準化アイテム探索
3D-ICダイ間のテスト手法に着目して研究開発動向のヒヤリングを実施

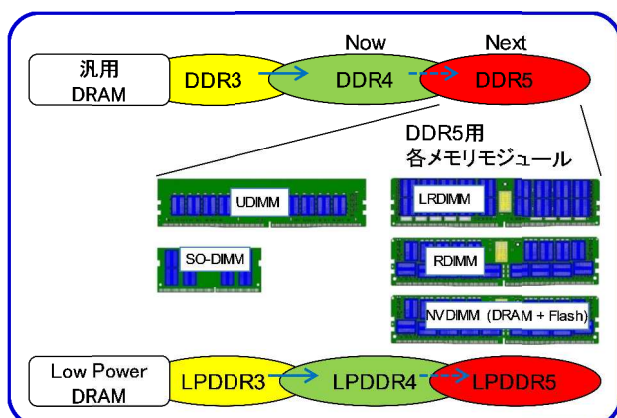
(2)2017年度活動計画

- ・3D-半導体に使われるTSV構造の回路モデルとその測定方法
規格化の作業を継続して推進
- ・各種インターポーザー(Si/Glass/樹脂)での実証実験
樹脂インターポーザー試作機版の評価
その他材料(Si/Glass)の調査継続
- ・次期標準化テーマ
アナログバウンダリスキャン回路による3D-ICダイ間のテスト手法を選択
標準化の検討を実施



【メモリサブコミティ】

メモリサブコミティは、JEDEC標準化策定の初期段階から関与し、戦略的に日本工業会の要求を反映させ、グローバルスタンダード化を目指しています。JEDECの主にJC42およびJC45を中心に、直接提案活動を行っています。



JC42では汎用SDRAM単体仕様(JESD79関係、JESD209関係)規格化を行っています。主記憶として用いられる汎用SDRAMは年々高速化、低消費電力化が要求されています。デスクトップPC、サーバー等で用いられる次世代DDR SDRAMであるDDR5、及びノートPC、タブレット端末、携帯電話等で用いられる次世代Low Power SDRAMであるLPDDR5の標準化に関する技術的な議論を行っています。

JC45ではメモリモジュール仕様(JESD21)の規格化を行っています。次世代汎用SDRAMであるDDR5を搭載するモジュール仕様の議論を行っています。また近年では不揮発性メモリであるFlashメモリと主記憶である汎用SDRAMを混載したハイブリッドモジュールの議論を行っています。

また汎用SDRAMの高速化に伴い、メモリインターフェースの特性測定方法の標準化の要求が高まっており、2017年より検討を開始しました。

【半導体 EMC サブコミティ】

半導体 EMC (Electromagnetic Compatibility: 電磁両立性) サブコミティは規格審議、実証実験と広報 WG (Working Group) の3つのグループで構成されており、連携して活動しています。

規格審議 WG は、IEC SC47A WG2・WG9での国際規格策定に対応し、EMCシミュレーション用の半導体モデリング方法(IEC 62433シリーズ)、半導体の EMC 性能測定方法(エミッション: IEC 61967シリーズ、イミュニティ: IEC 62132シリーズ、インパルスイミュニティ: IEC 62215シリーズ、トランシーバ測定: IEC 62228シリーズ)の標準化活動を行っています。

実証実験 WG では、国際規格の妥当性検証のために、IEC 62228シリーズのうち、CANTトランシーバと日本から規格提案予定のCXPIトランシーバの実測とシミュレーションの試行を行い、妥当性の検証を行っています。

広報 WG では、半導体 EMC セミナーの開催や他の団体との連携活動により、最新情報の提供を行っています。

(1)2016年度活動紹介

- ・測定法(4件)とモデリング(4件)に関する国際規格案の審議と投票。
- ・エミッション測定法(1件)の改訂版作成と提案
- ・トランシーバ測定法(1件)の新規作成を開始。クライテリアの設定の為、半導体 EMC 測定ボードを作成し、測定を開始。
- ・半導体 EMC セミナーを開催。半導体国際規格の解説とともに、エキスパートを招聘し製品レベルの EMC に関する講演を行うことで多角的に EMC 問題を考える場としました。



2017年1月に開催した半導体EMCセミナー会場全景

(2)2017年度取り組み計画

- ・測定法及びモデリング方法規格案の審議を行い、国際会議(仏ツールーズ、独レーゲンスブルグ会議)へ委員を派遣し、国内意見を反映させる
- ・トランシーバ規格を対象とした、試験方法やリミット値の妥当性の検証を行う。
- ・モデリング規格と設計データフォーマット規格において、そのフォーマット間の整合を確認し、解析効率向上に向けた検討を行う。

<2017年度(平成29年度)組織体制>

主査: 富島(東芝)

副主査: 英(パナソニック)、川畑(ソニー)、

監事: 稲垣(ローム)、

参加企業: 12社(順不同・敬称略)

キヤノン(株)、ソシオネクスト(株)、ソニー(株)、(株)デンソー、
(株)東芝、(株)ノイズ研究所、(株)パッファロー、パナソニック(株)、
(株)メモリエキスパート、ルネサスエレクトロニクス(株)、
ローム(株)、アンシス・ジャパン(株)

当委員会では、トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの用語とその定義や記号、特性測定方法などの標準化・規格作成に取り組んでいます。

JEITA 規格はもとより IEC 規格についても TC47/SC47E 国内委員会と連携して、ディスクリート半導体デバイスの規格立案・審議を進めています。

【2017 年度の委員会構成】

個別半導体製品技術委員会

Discrete Semiconductor Technical Committee

※3つのプロジェクトでIEC規格及びJEITA規格の改正を進める

LED規格改正PG
(JEITA ED4912の改正)

電界効果パワートランジスタ規格改正PG
(JEITA ED4561Aの改正)

LED硫化試験国際標準化PG

※3つのデバイスグループ毎に、標準化テーマに取り組む

マイクロ波デバイス Gr

パワーデバイス Gr

オプトデバイス Gr

【電界効果パワートランジスタ規格改正PG】

2015 年度よりスタートした、JEITA ED-4561A(FET規格)の改正を進めているPGです。2017 年度末に改正規格の発行を行えるように審議推進しています。

【LED 規格改正PG】

2016 年 9 月よりスタートし、JEITA ED-4912(LED 規格)の改正を進めている PG です。2017 年度末に改正規格の発行を行えるよう審議推進しています。

【LED 硫化試験国際標準化 PG】

2016 年 11 月よりスタートし、試験規格見極めのクロステストを実施し、IEC 規格化を目標に活動を開始しています。2017 年度は、IEC 規格への NP 提案を行う予定です。

【マイクロ波デバイスGr】

IEC/SC47E/WG2 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2014 年度に、JEITA 規格類の統廃合を決定し、統合規格の(ED-4359)の規格化を決定、2015～2016 年度で、マイクロ波半導体デバイス規格 JEITA ED-4359 の改正を推進してきました。

2017 年度は、JEITA ED-4359A(改正版)の発行を目指しています。また、IEC60747-16-6(マイクロ波集積回路・周波数増倍器)の CDV 発行を目指した規格審議も進めていきます。



ED-4359

【パワーデバイスGr】

IEC/SC47E/WG3 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2015 年度は、絶縁ゲートバイポーラトランジスタの JEITA 規格改正(ED-4562B)を終了し改正規格を発行しました。

2016 年度は、2015 年度にスタートした電界効果パワートランジスタの JEITA 規格改正(ED-4561B)の審議を行ってきました。

2017 年度は、ED-4561B の発行を目指しています。また、2015 年に規格改正した絶縁ゲートバイポーラトランジスタ規格の IEC 提案も推進中で、本年度に CC 発行を目指します。

【オプトデバイスGr】

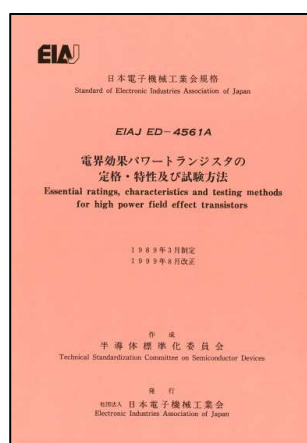
IEC/SC47E/WG4 および SC47E/MT6 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

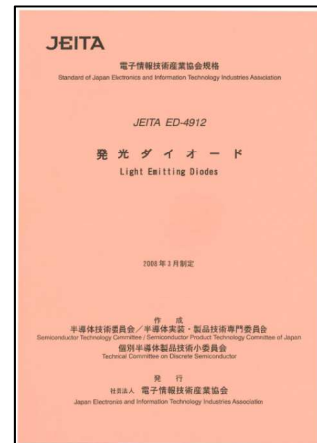
2015 年度は、IEC60747-5-6/7 の IS(規格発行)を行ないました。

2016 年度は、JEITA ED-4912(LED 規格)の改正に向けた審議をスタートし、さらに LED 硫化試験国際規格制定に向けた新しい PG を立ち上げ、IEC SC47E に PWI 提案を行いました。

2017 年度は、審議中の ED-4912 規格改正を完了させ、LED 硫化試験国際規格化に向けた IEC 規格 NP 提案を目標に活動を行います。



ED-4561A



ED-4912

【関連委員会活動】

2009 年度から 2014 年度までの 6 年間、半導体パッケージ技術小委員会メンバーと共に、半導体デバイス国際標準化活動推進委員会(PCSS:Promotion Committee on Semiconductor device Standardisation)に参画し、マレーシア、シンガポール、タイを始めとするアジア諸国に IEC 活動への参加を働きかけました。

2015 年度は、PCSS の成果により、シンガポールで個別半導体のミーティングを開催することができました。

2016 年度は、タイで開催される APSG セミナーに参加するなど、アジア諸国への働きかけを継続してきています。今後も、国際規格化推進のための IEC/TC47 活動への参加を働きかける予定です。

<2017 年度(平成 29 年度)組織体制>

主 査 : 加藤(東芝)

副主査 : 大芝(ソニー)、小川(スタンレー電気)、角田(三菱電機)

参加企業 : 18 社 (順不同・敬称略)

三菱電機(株)、ソニー(株)、スタンレー電気(株)、(株)東芝、新元工業(株)、富士電機(株)、ルネサスエレクトロニクス(株)、オン・セミコンダクター(株)、ローム(株)、日亜化学工業(株)、パナソニックセミコンダクターソリューションズ(株)、シャープ(株)、浜松ホトニクス(株)、京セラ(株)、住友電気工業(株)、(株)日立パワーデバイス、(株)明電舎

当委員会では、半導体信頼性に関する標準化規格制定を推進しています。半導体の認定試験計画に関するガイドライン、ソフトウェアに関する試験法ガイドライン、ウェハレベル故障メカニズムと試験方法規格化、システムレベルの ESD に対する半導体取り扱いガイドライン作成と、ESD 耐量の適正化にも取り組んでおり、JEITA 規格として標準化を進めると共に JEDEC JC-14 との整合、IEC/TC47 の直属の WG における、半導体デバイスの環境試験方法(WG2)への NP 提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格、ガイドラインの普及を進めています。

特に JEDEC/JC14(信頼性技術委員会)との合同会議(Joint Meeting)を年 1 回行い、JEITA と JEDEC における規格案の情報交換と規格内容のハーモナイズをした上で、IEC/TC47 へ規格提案する活動を進めています。

以下に半導体信頼性技術委員会の組織(体制)および傘下の SC,各 PG,WG の 2016 年度の活動状況ならびに 2017 年度の活動計画を示します



■半導体信頼性サブコミティ(SC)

2016 年度は、(1) EDR-4704A「半導体デバイスの加速寿命試験運用ガイドライン」の改正、(2) EDR-4701/301A「はんだ耐熱性試験」改訂版完成しました。また、半導体信頼性試験認定ワーキンググループと協働で、EDR-4708B 信頼性認定ガイドライン第 3 版を完成させました。

2017 年度は、(1) EDR-4708C 信頼性認定ガイドライン第 4 版検討(認定 WG との協働し、初期故障($m < 1$)に適用する区間推定の検討、信頼性試験計画時に活用できる評価項目一覧を追加する)。(2) EDR-4704A 加速寿命試験運用ガイドラインの改正し、位置づけを EDR-4708B の教科書的な内容として、加速モデル、パラメータの最新化を加えて、2017 年 9 月完成を目指します。またこれの内容は JEDEC との Joint Meeting(2017 年 9 月)にて規格のハーモナイズを進めます。

■半導体信頼性試験認定ワーキンググループ(WG)

自動車用半導体を中心とする認定試験のガイドライン(EDR-4708A)については、IEC TC47/WG2 国際標準化については改訂版の CDV が 2016 年 12 月に可決され、日本提案:世界標準 IEC 60749-43 として国際標準になる事が、決定しました。

2017 年度中の国際標準化を目指して進めていきます。2017 年度は、高温下など高信頼性要求される用途向けに使用環境温度を考慮したミッションプロファイルによる信頼性認定計画基準と評価計画時に活用できる評価項目一覧を追加できるよう進めていきます。また本規格普及のために積極的にセミナーを開催していきます。

■個別半導体(パワー系)信頼性試験規格プロジェクトグループ(PG)

当該 PG では、パワーデバイスとしての車載用個別半導体製品の認定ガイドの策定を進め、1)スクリーニング方法、2)アバランシェスクリーニング、3)TDDP 評価法、ゲートスクリーニング、4)サンプルサイズのガイドを含めた規定を EDR-4711(日本語版)を 2016 年 2 月に制定し、品質グレード、故障分布、試験項目を見直した改訂版 EDR-4711A を 17 年 3 月発行しました。また、2016 年度もドイツの自動車メーカー 5 社が作成した、パワーモジュール認定規格 LV324 との試験方法の整合についても、今後、定期的な打合せを実施しました。その結果、本規格はパワーデバイスをパワーモジュール限定とし、JEITA EDR-4711 は、デバイスメーカーの信頼性データ取得ガイドライン、LV324 は、車載用パワーモジュールの認定規格として位置づけの明確化と、棲み分けを行いました。

■化合物/パワー半導体信頼性技術ワーキンググループ(WG)

2016 年度は、国プロと連携して、「SiC ウェーハの結晶欠陥の非破壊検査方法(Part 1:結晶欠陥の分類)」を IEC TC47 WG5 へ NP 提案を行いました。2017 年度は、Part2 として、SiC エピ欠陥の非破壊検査方法を 2017 年 3 月に制定しました。

また、化合物パワー半導体に固有かつ普遍的な故障メカニズムを抽出し、故障モード検出に適切なモデル検証と試験方法の検討を行い、SiC では耐久性試験方法 3 件と SEB の規格化、GaN では耐久性試験方法 2 件と SEB の規格化の内容整合を行い、2017 年 7 月の制定を目指して進めていきます。

■故障メカニズム/ウェハ信頼性プロジェクトグループ(PG)

2016 年度は Copper Stress Migration 基準日本案を 2011 年に JEDEC に提案して以来議論を続け 2014 年度に JEDEC 基準としてまとめることができ、IEC 基準として提案し 15 年度に CD,16 年度は CDV を提出し無事承認を受けることができました。現在 FDIS を回付中であり事実上、IEC 規格化できました。本基準は日本が提案してきた製品レベルの規模換算の基準を盛り込んだもので、ファンダリーに製品レベル信頼性まで、保証要求が可能になる画期的な規格になっています。

2017 年度は、半導体の故障メカニズムをまとめた EDR-4707 の最新動向を含め改正を進めます。また Copper Stress Migration 以外の項目も基準化を進めそれらを束ねた Foundry 基準の JEDEC/IEC 基準化を目指します。

■ソフトウェア検討プロジェクトグループ(PG)

2016 年度に仮定した EDR-4705A に準拠した(ソフトウェア試験ガイドライン)に準拠した IEC60749-44 国際規格化が完了しました。2017 年度は、JEDEC-JESD89B/-1B/-2B/-3B(ソフトウェア試験法)の改訂作業を連携して進めていきます。

■半導体の取り扱いと ESD 耐量適正化プロジェクトグループ(PG)

ESD 耐量適正化 PG では、管理された工程では HBM:1000V,CDM:500V の新ガイドラインと、市場での発生の可能性の無い MM の廃止を明記した「半導体取り扱いと ESD 耐量適正化のガイドライン」(EDR-4710)として策定して 2015 年 3 月に発行しました。また 2016 年度は RCJ(TC101-JP)と連携した CDMS 管理方法標準化検討 IEC-TC47 にて半導体デバイスの要求内容として国際標準への提案を進めてきました。2017 年度も引き続き RCJ と連携して CDMS 管理方法標準化を進めていきます。

■故障解析技術ワーキンググループ(WG)

2016 年度から、故障解析技術 WG を新たに発足させ、LVP,LVIEOP 等の故障解析用語の統一や、標準の故障解析手順のガイドライン作成を検討しました。内容についてはほぼ方針が固まり、2017 年度中にガイドラインとして制定できるよう継続して推進していきます。

■カメラモジュール試験方法検討プロジェクトグループ(PG)

2016 年度から、新たに発足させ、ガイドライン作成を検討していきます。2016 年度は、参加企業の募集に終了しましたが、2017 年度から、使用ユーザーによって試験方法、基準の異なるカメラモジュール試験方法について、統一規格化の制定を目指して活動開始して行きます。

■区間推定タスクフォース(TF)

自動車用半導体を中心とする認定試験のガイドライン(EDR-4708A/ IEC 60749-43)の IEC 提案の際に各国エキスパートからご指摘戴いた初期故障($m < 1$)に適用する区間推定方法の検討を行うため、2016 年度途中から、国内の信頼性統計のスペシャリスト及び信頼性技術委員会各 SC,WG,PG メンバーの有識者に参画戴き、新たに発足させたタスクフォースで、半導体故障率バスタブカーブの定義、スクリーニング後の統計的考え方などを統一見解としてまとめて、EDR-4708/EDR-4711 への反映を進めていきます。

<2017 年度(平成 29 年度)組織体制>

主 査 : 瀬戸屋(東芝)

副主査 : 中村(沖エンジニアリング)

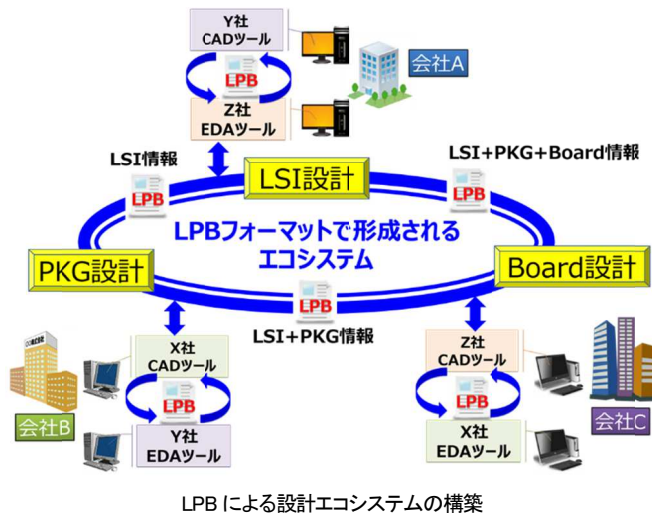
監 事 : 宮本(ソニー)

参加企業 : 25 社(順不同・敬称略)

エスベック(株)、沖エンジニアリング(株)、クオルテック(株)、新電元工業(株)、(株)東芝、オン・セミコンダクター、(株)ソシオネクスト、ソニー(株)、日本電子(株)、HIREC(株)、パナソニック(株)、浜松ホトニクス(株)、(株)日立製作所、富士電機(株)、三菱電機(株)、ローム(株)、ミツミ電機(株)、ルネサスエレクトロニクス(株)、インターグラフィックス・ジャパン(株)、(株)クオルテック、日本電子(株)、浜松ホトニクス(株)、シナプティクス・ジャパン(株)、トヨタ自動車(株)、(株)東レリサーチセンター、デバイス・アナリシス(株)

電子機器分野における競争は非常に厳しく、価値の高い製品を短期間で開発して市場に投入することがビジネスの成否を決めます。また、リーマンショック以降、事業構造の変革によりグローバルサプライチェーンの中での分業体制が進んでいます。このような状況の変化から、「ものづくりエコシステム」の構築がこの開発競争に打ち勝つ鍵となってきています。

当委員会は、電子機器に半導体を部品として活用する場合に「半導体部品の最適な性能を発揮するための設計技術」を構築すべく、LSI・パッケージ・ボード(以下 LPB)に代表される電子機器の構成要素に関する情報を、このグローバルサプライチェーンの中に流通させるための標準化活動に取り組んでいます。



LPBによる設計エコシステムの構築

【半導体&システム設計技術委員会が注力する領域】

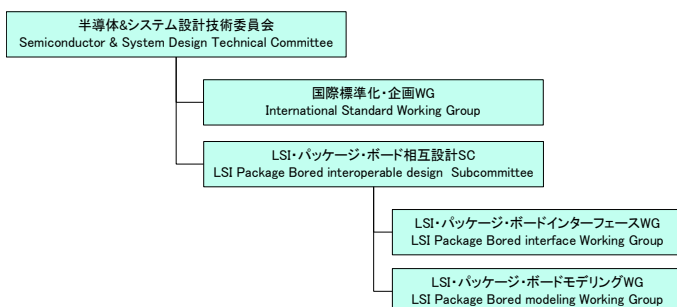
個別技術の単なる組み合わせでは差別化した商品を生み出せず、優秀な技術のいち早い採用とすり合わせによって、競争力のある製品を構築することが必要です。元来、日本の設計技術はこのようすり合わせ設計を得意とし、差別化技術としてきました。しかしながら、グローバル調達が必要となった今日では、優秀な要素技術・設計パラメータを手に入れることが非常に困難となり、この差別化技術を効果的に発揮することが難しくなっています。

この情報障壁は、各フェーズで設計に関わる情報の書式が統一されていないことが一因です。技術者が情報収集の為にサプライヤーや顧客と延々と会話を繰り返し、自社設計環境にマッチさせるための書式の変換に多くの時間を費やしています。このため、設計開始遅延のみならず、ミスや誤った情報に起因するやり直し、時間切れによる検証不足が原因となる動作不良が発生する恐れがあります。

当小委員会の活動は、流通すべき情報の書式を統一し、情報収集の迅速化・ミスの撲滅・手戻り削減を実現することで、構築を練るための十分な時間を確保し、設計品質を高めることを狙いとするものです。「半導体設計・開発する立場」と「半導体や電子部品を使用し機器設計・開発を行う立場」の双方にとって共通技術となる、インターフェースの標準化に注力します。

【2017年度の活動体制】

2017年度は、戦略的標準化施策を検討する国際標準化・企画WG及び、IEC 63055/IEEE Std 2401TM-2015(LPBB標準フォーマット)の拡張ならびに、更なる設計現場への普及等に取り組むLSI・パッケージ・ボード相互設計SC(LPBB-SC)を設置します。LPBB-SCの下には、LSI・パッケージ・ボードインターフェースWG(LPBB IF-WG)と、ライブラリ・モデルの書式統一推進を目指すLSI・パッケージ・ボードモデリングWG(LPBB MDL-WG)を置きます。



2017年度 半導体&システム設計技術委員会の活動体制

【国際標準化・企画-WGの活動内容】

2017年度、国際標準化・企画-WGは以下の活動に注力します。

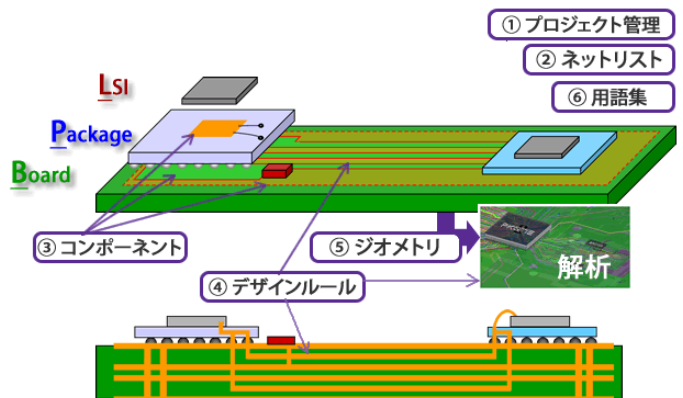
- ① 半導体&システム設計技術委員会内で提案された規格案を国際標準にする活動。IEC 63055/IEEE Std 2401TM-2015(下記)の改定やモデルに関して標準化が必要と判断された規格に対して国際標準化の戦略を立案します。
- ② EDAのハードウェア記述言語の動向把握と研究
EDAのハードウェア記述言語(VHDL、Verilog-HDL、System Verilog、System C等)やシステム設計と連動した設計言語(パワーフォーマット:IEEE1801等)の動向を把握し、内容を研究するとともに、IEEE standardization committee, Design Automation Standards Committeeに参加し協力関係を構築します。

【LPBB-SCの活動内容】

IEC 63055/IEEE Std 2401TM-2015 LPBB標準フォーマットは、旧EDA技術専門委員会/LPBB-WGの主導で制定されました。

このフォーマットは、下図に示す6つの要素で構成されています。LPBB全体の設計情報を共有し、性能・コストのバランス設計や品質向上に貢献することが期待されます。また、開発のサプライチェーンの中で情報のやり取りを統一し、必要な設計情報を流通しやすくすることにより、準備段階での情報収集時間を飛躍的に短縮します。小規模な模擬セットを想定した試行の結果、LPBB標準フォーマットを使うことで詳細設計や検証にかかる時間を61%削減し、情報の待ち時間を2週間以上短縮することが出来ました。既に、市販EDAツールでの活用も始まり、設計現場への普及が進んでいます。これら設計効率改善への貢献かつ、初めての日本発EDA関連IEEE規格であることが評価され、平成27年度JEITA会長賞を受賞しています。

1. プロジェクト管理(M-Format)
2. ネットリスト(N-Format)
3. コンポーネント(C-Format)
4. デザインルール(R-Format)
5. ジオメトリ(G-Format)
6. 用語集 (Glossary)



IEEE Std 2401TM-2015 LPBB標準フォーマットの構成

LPBB-SCでは、IEEE Std 2401TMを改定し、改良と活用範囲の拡大(3次元や熱設計への対応)を進めるとともに、展示・発表・フォーラムを通じて普及を図り、会員各社の設計環境構築・改善に寄与します。また、ボード・セット設計に必要な半導体モデル、LPBB全体シミュレーションの為に伝送路モデル、半導体設計の為に外部負荷パラメータについて考察を行い、標準化を目指します。

【その他の課題】

その他、車載、IoTを見据えたPowerデバイスや通信規格、GHz世代Logic LSIの設計手法などの技術課題についても、国内外の関連機関と連携しながら標準化のターゲットを模索して行きます。

<2017年度(平成29年度)組織体制>

主査: 福場(東芝)

副主査: 大槻(リコー)

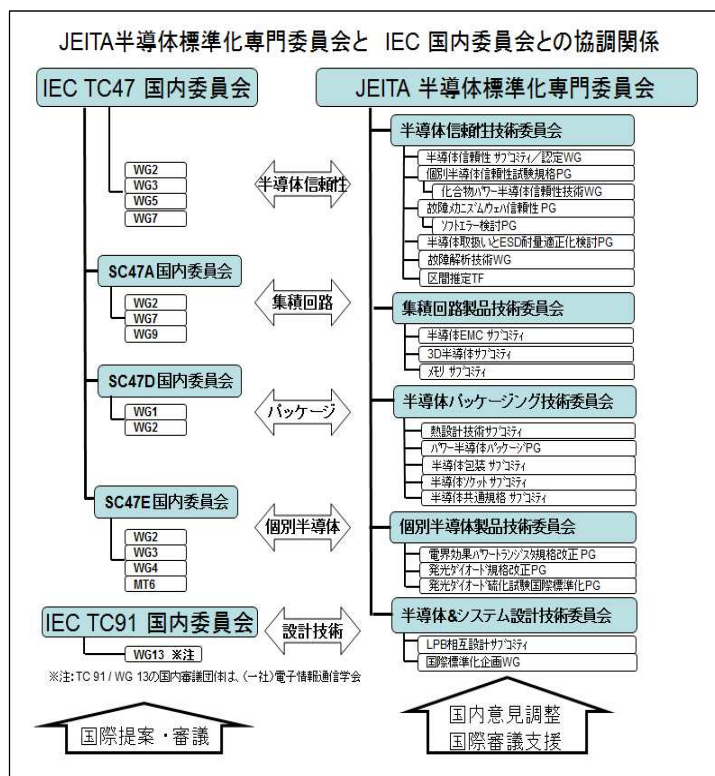
監事: 登坂(富士通アドバンストテクノロジー)

参加企業: 17社(順不同・敬称略)

(株)東芝、(株)リコー、ルネサスエレクトロニクス(株)、パナソニック(株)、(株)ソリオネクスト、ソニー(株)、(株)デンソー、キヤノン(株)、セイコーエプソン(株)、古河電気工業(株)、(株)村田製作所、富士通(株)、(株)図研、日本シノプシス合同会社、メンター・グラフィックス・ジャパン(株)、(株)ジェム・デザイン・テクノロジー、アンシス・ジャパン株式会社

JEITA における半導体分野の標準化活動は、半導体標準化専門委員会において、固有製品技術に関わる「集積回路製品技術」、「個別半導体製品技術」の標準化活動と、製品に共通な技術である「半導体信頼性技術」、「半導体パッケージ技術」、「半導体設計技術」の標準化活動をしています。JEITA では WTO/TBT 協定遵守の観点から JEITA 規格を IEC 国際規格にすることを主眼とし、経済産業省から IEC 国内審議団体業務の委託を受け、IEC の半導体標準化委員会 (TC47) における審議文書の提案・検討・回答処理を支援しています。

さらに国際標準化を目指すことから、デファクト世界標準規格を策定している米国工業会 JEDEC や米国電気電子学会 IEEE とも協調し活動しています。



1. JEITA における技術・標準化活動と IEC 国際標準化活動

半導体標準化専門委員会では、半導体デバイスについての標準化規格(用語、特性項目、特性の評価(測定)方法、環境試験および耐久性試験方法など)や設計技術に関して、IEC を中心にした国際標準化活動を行っています。

製品技術分野の委員会活動として集積回路製品技術小委員会、個別半導体製品技術小委員会、半導体パッケージング技術小委員会、半導体設計技術小委員会の5つのグループに分かれて、半導体製品・設計に関わる標準化等の幅広い活動を行っています。

1.1 集積回路製品技術委員会

メモリ関連の標準仕様では、近年多様化する中で JEDEC 標準に日本の要求も反映させたグローバル・スタンダード化を目指しています。JEDEC のコミティ/サブコミティ/タスクグループの各主要ポストを確保することで、策定段階での日本の影響力を高めます。半導体 EMC(電磁両立性)関連では、IEC 標準規格の策定を重視し検討技術委員会への参画と標準規格への国内意見の反映を行います。また加盟会社で共同実証実験や EMC シミュレーション等も行い、最新情報の収集にも貢献します。3D 半導体や 3D モジュール関連では、SoC や ASIC 等のロジックチップ間のインターフェイスに着目し、物理的仕様の定義である物理層と、接続確認信号の受け渡しを行うリンク層の標準化議論を進めます。

1.2 個別半導体製品技術委員会

トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスプレイデバイスの特性や測定方法などの標準化規格作成に取り組んでいます。また IEC/TC47 の SC47E における、マイクロ波デバイス、パワーデバイス、発光ダイオードなどの IEC 規格の制定や改正に関し、標準化活動の支援をしています。

昨年度は、JEITA 規格改正が完了した絶縁ゲートバイポーラトランジスタ規格(ED-4562B) 化の IEC 提案を開始し、日本発となる IEC 規格提案の LED 硫化試験法についての審議も開始しています。JEITA 規格は、電界効果パワートランジスタの JEITA 規格(ED-4561A) の改正および発光ダイオードの JEITA 規格(ED-4912)の改正、マイクロ波デバイス規格(ED-4359)の改正について着手しています。

1.3 半導体信頼性技術委員会

「半導体信頼性試験規格」、「半導体の認定試験計画に関するガイドライン」、「ソフトウェアに関する試験法ガイドライン」、「ウェハレベル故障メカニズムと試験方法」の改正検討とともに、「半導体取り扱いとESD耐量適正化ガイドライン」を制定し、JEITA 規格類として標準化を進めるとともに IEC/TC47 直属 WG である「耐候性・機械強度試験(信頼性試験) (WG2)」や「ウェハレベル信頼性試験(WG5)」への新規および改正等の各種提案を行うなど、今後も積極的に国際標準化活動を推進して行きます。また、新たに制定する「寿命試験の試験時間・試験個数の決定手順」、「個別半導体信頼性認定ガイドライン」の規格類を含め、一般の方々も参加可能なセミナーの開催を実施し、規格・ガイドラインの周知・普及に努めて行きます。

1.4 半導体パッケージング技術委員会

顧客の利便性を考慮し、同じプリント基板に何社もの半導体が載せられるよう、設計ガイドラインや調査内容の報告書を発行しています。パッケージ外形のみならず、後工程全体の標準化テーマも審議するべく技術委員会の名称を半導体パッケージから半導体パッケージングに致しました。審議案件として、パッケージ外観基準、パッケージ用サブストレートの外観基準、パッケージ名称及び組立に関する用語の統一、出荷用包装材のデザインガイドや用語集、熱設計に必要な半導体モデルの規格化や材料物性測定法についてのガイドラインなどがございます。本年度から、パワー半導体パッケージの審議もスタート致しました。

1.5 半導体&システム設計技術委員会

電子機器の機能・性能を決定するシステム LSI の設計技術に関わる活動を行っています。設計技術およびそれに関わる標準化の動向を調査・検討し、発展・推進を図り、更には国内外の関係業界の発展に寄与することを目的として取り組んでいます。国際標準化機関 IEC の SC47A および TC91/WG13 の国内委員会や標準化関連組織 (IEEE/DASC、IEEE-SA 等)と連携して活動しています。具体的には、LSI・パッケージ・ボード (LPB) を相互的に扱う設計環境の標準化のため、JEITA LPB 標準フォーマットを 2013 年 IEEE に提案し、2015 年 11 月に初の日本発 EDA 関連 IEEE 規格制定となりました。今後、Dual Logo として IEC で国際標準となる予定です。本フォーマットにより、LPB 全体の設計情報を共有し、性能・コストのバランス設計や品質向上に貢献することが期待され、既に、EDA ツールでの活用が始まり、設計現場への普及が進んでいます。

2. JEDEC などとの国際協調活動

JEITA では積極的に国際標準化を推進しており、1990 年以来、JEITA の活動から国際標準化になった規格は既に 100 件を超えています。また半導体業界では、ビジネス上世界的に認知度が高い米国の工業会である JEDEC(半導体技術協会)を無視できないことから、半導体標準化専門委員会では、JEDEC と関連する技術分野毎に、IEC を視野に置いた標準規格の情報交換とハーモナイズ活動を行っています。

2.1 集積回路製品技術

メモリ製品の標準化は、ビジネスのタイミングに合わせ、ビジネスに直結する規格作りが必要なことから「標準化規格開発期間の短い JEDEC」の JC42、JC45、JC63、64、11、16 への直接提案活動を行っています。主なものとして、JC42、JC45 では汎用 SDRAM 単体仕様(JESD79 関係、JESD209 関係)およびモジュール仕様(JESD21 関係)の規格更新を進めています。JC63 では POP(SiP 3D Package on Package)規格を 2005 年に JEITA 委員会社などが提案し標準化開始、現在に至ります。JC16 では非終端デジタル IC の広電源電圧範囲の CMOS DC インターフェースの標準化および低電圧 IC サブコミティ案件 について 2009 年に JEDEC へ提案を行い、JEDEC 規格化(JESD8-23)を実現しました。Flash メモリのインターフェイス規格としては、JC64 で eMMC(JESD-84)および UFS(JESD-220)の規格更新を進めています。

一般社団法人電子情報技術産業協会／半導体標準化専門委員会関連 規格類の紹介

JEITA では、IEC や ISO を中心とした国際標準化機関の活動に積極的に取り組んでいます。国際議長・幹事・副幹事を 20 名以上選出し、国内審議団体として委託を受けている国内委員会は 30 以上にのぼります。世界各国で行われる国際会議にも積極的に委員を派遣し、国際標準化活動を展開しています。

組織体制は、共通部門のほか各分野別に標準化委員会を設置し、JEITA の事業分野であるオーディオ・ビジュアル、コンピュータ、情報システム、産業・社会システム関連はもとより、電子部品、電子材料、半導体、電子ディスプレイなどに関する標準化を推進しています。

JEITA に関係する規格には、IEC、ISO、JTC1 等の国際規格、JIS 等の国内規格がありますが、これらを補完するために、業界団体規格として JEITA 規格類を制定・発行しています。オーディオ・ビジュアル機器から、情報通信機器、電子応用機器、電子部品、半導体、ディスプレイ、実装システムに至るまで、540 件以上の JEITA 規格類(JEITA 規格・暫定規格・技術レポート)を発刊し、英語版も 150 件以上発行しています。

JEITA 規格の制定にあたっては、参加委員各社の専門家と、関連する業界団体や大学から有識者を募り、関連委員会傘下に専門の審議機関を設置し検討しています。

また、過去に制定した規格類は、定期的に見直しを行い、改正を行うことで、日々進歩する技術に対応し、IT・エレクトロニクス業界の技術発展、製品の安全性、ビジネス発展に寄与しています。

【規格類一覧】(担当委員会別)

☆半導体/パッケージング委員会

ED-7300A	半導体/パッケージ外形規格作成に関する基本事項
ED-7301A	集積回路/パッケージ個別規格作成マニュアル
ED-7302A	集積回路/パッケージデザインガイド作成マニュアル
ED-7303C	集積回路/パッケージの名称及びコード
ED-7304	BGA 規定寸法の測定方法
ED-7304-1	SOP 規定寸法の測定方法
ED-7305A	集積回路/パッケージ外形設計指標(ガルウイングリッド)
ED-7306	昇温によるパッケージ反りの測定方法と最大許容値
ED-7311-1	集積回路/パッケージ個別規格〔TSOP(1)〕
ED-7311-2	集積回路/パッケージ個別規格〔TSOP(2)〕
ED-7311-3A	集積回路/パッケージ個別規格(1.0mm ピッチ T-BGA)
ED-7311-4A	集積回路/パッケージ個別規格(1.27mm ピッチ T-BGA)
ED-7311-5A	集積回路/パッケージ個別規格(SRAM/Flash 用 FBGA)
ED-7311-6	集積回路/パッケージ個別規格(60/90 ピン FBGA)
ED-7311-7	集積回路/パッケージ個別規格(0.5mm ピッチ P-FBGA)
ED-7311-8	集積回路/パッケージ個別規格(0.8mm ピッチ P-FBGA)
ED-7311-9A	集積回路/パッケージ個別規格〔P-BGA (キャピティアップタイプ)〕
ED-7311-10A	集積回路/パッケージ個別規格〔P-BGA (キャピティダウンタイプ)〕
ED-7311-11A	集積回路/パッケージ個別規格(119/153 ピン P-BGA)
ED-7311-12	集積回路/パッケージ個別規格〔52/64/80/100 ピンロープロファイルクワッドフラット/パッケージ〕
ED-7311-13A	集積回路/パッケージ個別規格(P-SON)
ED-7311-16A	集積回路/パッケージ個別規格(C-LGA)
ED-7311-17	集積回路/パッケージ個別規格(P-ZIP)
ED-7311-18	集積回路/パッケージ個別規格(P-ILGA)
ED-7311-19	集積回路/パッケージ個別規格(P-SOP)
ED-7311-20	集積回路/パッケージ個別規格(P-SSOP)
ED-7311-21	集積回路/パッケージ個別規格(P-HSOP)
ED-7311-22	集積回路/パッケージ個別規格(P-QFN)
ED-7311-23	集積回路/パッケージ個別規格(PGA)
ED-7311A	集積回路/パッケージ個別規格(P-QFP)
ED-7316	集積回路/パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
ED-7318	集積回路/パッケージデザインガイドプラスチックモールドアウトラインノンリード/パッケージ(P-SON)
ED-7324	集積回路/パッケージデザインガイド プラスチッククワッドフラットノンリード/パッケージ
ED-7335	集積回路/パッケージデザインガイド シリコン・ファインピッチ・ボールグリッドアレイ及びシリコン・ファインピッチ・ランドグリッドアレイ
ED-7401-4	半導体/パッケージ規定寸法の測定方法(集積回路)
ED-7500B	半導体デバイスの標準外形図(個別半導体)
ED-7502A	個別半導体/パッケージ個別規格作成マニュアル
ED-7607	マトリクス固定トレイデザインガイド
ED-7617	マトリクストレイデザインガイド
ED-7618	半 導 体 包 装 用 語 集
ED-7631	半導体製品出荷用マガジンに於けるリサイクルのための表示方法
ED-7701A	半導体/ソケット用語
ED-7702A	テスト・アンド・バーンイン/ソケット試験方法
ED-7711	半導体/ソケットデザインガイドオープントップタイプボールグリッドアレイ(BGA)
ED-7712	半導体/ソケットデザインガイド オープントップタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
ED-7713	半導体/ソケットデザインガイド クラムシェルタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
ED-7714	半導体/ソケットデザインガイド クラムシェルタイプボールグリッドアレイ及びランドグリッドアレイ(BGA/LGA)
ED-7715	半導体/ソケット個別規格オープントップ〔54/66 ピン TSOP(タイプ 2)〕
ED-7716	半導体/ソケット個別規格オープントップ(メモリ用 FBGA)
ED-7800	(新規制定予定)半導体/パッケージの過渡熱回路網モデル(個別半導体)
EDR-7311A	集積回路/パッケージデザインガイドプラスチッククワッドフラット/パッケージ(P-QFP)
EDR-7312	集積回路/パッケージデザインガイド薄形スモールアウトライン/パッケージ(タイプ I) (TSOPⅠ)
EDR-7313	集積回路/パッケージデザインガイド薄形スモールアウトライン/パッケージ(タイプ II) (TSOPⅡ)

☆半導体パッケージ委員会（前ページからの続き）

EDR-7314A	集積回路パッケージデザインガイドシュリンクスモールアウトラインパッケージ(P-SSOP)
EDR-7315B	集積回路パッケージデザインガイドノールグリッドアレイ
EDR-7317	集積回路パッケージデザインガイド縦形表面実装パッケージ(SVP)
EDR-7319	集積回路パッケージデザインガイドクワッドフラット J-リードパッケージ(QFJ)
EDR-7320	集積回路パッケージデザインガイドスモールアウトラインパッケージ(SOP)
EDR-7321	集積回路パッケージデザインガイドクワッドフラット I-リードパッケージ
EDR-7322	集積回路パッケージデザインガイドプラスチックデュアルインラインパッケージ
EDR-7323A	集積回路パッケージデザインガイドピングリッドアレイ(PGA)
EDR-7325	集積回路パッケージデザインガイドクワッドフラットノンリードパッケージ
EDR-7326A	集積回路パッケージデザインガイドヒートシンク付スモールアウトラインパッケージ
EDR-7327	集積回路パッケージデザインガイドシングル・インライン・パッケージ
EDR-7328	集積回路パッケージデザインガイドジグザグインラインパッケージ(P-ZIP)
EDR-7329	集積回路パッケージデザインガイドプラスチックインタースティシャルランドグリッドアレイパッケージ
EDR-7330	集積回路パッケージデザインガイドプラスチックスモールアウトライン J-リードパッケージ(P-SQJ)
EDR-7331	集積回路パッケージデザインガイドクワッドテープキャリアパッケージ及びそのキャリア
EDR-7332	集積回路パッケージデザインガイドデュアルテープキャリアパッケージ(タイプ 1、タイプ 2)
EDR-7333	積層パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
EDR-7334	代表的熱変形測定方式の比較評価結果
EDR-7335	半導体パッケージ用語集(第一部 パッケージ名称及び部位名称)
EDR-7336	半導体製品におけるパッケージ熱特性ガイドライン
EDR-7336	Package thermal characteristics guideline in semiconductor products
EDR-7337	2 チップ積層型半導体パッケージの熱特性ガイドライン
EDR-7337	Thermal characteristics guidelines of two chip stacked semiconductor packages
EDR-7338	熱電対を利用した測定ガイドライン
EDR-7605	半導体包装の鉛フリー表示方法ガイド
EDR-7619	半導体用エンボスキャリアテープの納入リール
EDR-7711	半導体ソケットデザインガイドオープントップボールグリッドアレイ(BGA)
EDR-7714	半導体ソケットデザインガイド クラムシェルタイプ ボールグリッドアレイ／ランドグリッドアレイ
EDR-7717	半導体ソケット位置決めシミュレーション技術レポート[FLGA タイプソケット]
EDR-7718	半導体ソケット位置決めシミュレーション技術レポート(FBGA タイプソケット)
EDR-7719	半導体ソケット位置決めシミュレーション技術レポート[QFP タイプソケット]

☆集積回路製品技術委員会

ED-5001A	3.3V 電源電圧仕様
ED-5002A	2.5V 電源電圧仕様
ED-5003A	1.8V 電源電圧仕様
ED-5004A	1.5V 電源電圧仕様
ED-5005A	1.2V 電源電圧仕様
ED-5006A	1.0V 電源電圧仕様
ED-5007	統一化広電源電圧 CMOS インターフェース規格
ED-5101A	音声出力用集積回路測定方法
ED-5102A	テレビジョン受信機用集積回路測定方法
ED-5103A	リニア集積回路測定方法(演算増幅器及びコンパレータ)
ED-5301	固体撮像素子測定方法
ED-5302	I/O インタフェースモデル技術標準(IMIC)
ED-5511	シンクロナス・グラフィック RAM 及びシンクロナス・ビデオ RAM 標準機能仕様
ED-5512	3.3V 用スタブ直列終端型論理(SSTL_3)標準機能仕様(電源電圧 3.3V デジタル集積回路インタフェース標準)
ED-5513	2.5V スタブ直列終端型論理(SSTL_2)標準機能仕様(電源電圧 2.5V デジタル集積回路インタフェース標準)
ED-5514	プロセッサ搭載メモリ・モジュール(PEMM)動作仕様標準
ED-5515	2.5V スタブ直列終端型論理(SSTL_2)差動入力信号規格
EDR-5202	ASIC 基本性能評価ガイドライン
EDR-5504	シリコンディスク RAM 無し用途 64M ビット級フラッシュメモリ仕様検討報告

☆個別半導体製品技術委員会

ED-4002A	個別半導体デバイス用語
ED-4359	マイクロ波半導体デバイスの特性及び測定方法
ED-4511B	ダイオードの定格・特性及び試験方法
ED-4521	3 端子サイリスタの定格・特性及び試験方法
ED-4522	ターンオフサイリスタの定格・特性及び試験方法
ED-4541A	パワートランジスタの定格・特性及び試験方法
ED-4561A	電界効果パワートランジスタの定格・特性及び試験方法
ED-4562B	絶縁ゲートバイポーラトランジスタの定格・特性及び試験方法
ED-4912	発光ダイオード
EDR-4101	リードレス形シリコンダイオード
EDR-4102	小信号ダイオード、小信号トランジスタ及び個別半導体デバイスの形名
EDR-4901	LED 及びフォトカプラ用語

☆半導体信頼性技術委員会

ED-4701/001A	半導体デバイスの環境及び耐久性試験方法(基本事項)
ED-4701/002	寿命試験の試験時間、試験個数の決定手順
ED-4701/100A	半導体デバイスの環境及び耐久性試験方法(寿命試験Ⅰ)
ED-4701/200A	半導体デバイスの環境及び耐久性試験方法(寿命試験Ⅱ)
ED-4701/301A	半導体デバイスの環境及び耐久性試験方法(強度試験Ⅰ-1)
ED-4701/302	半導体デバイスの環境及び耐久性試験方法(強度試験Ⅰ-2)
ED-4701/400A	半導体デバイスの環境及び耐久性試験方法(強度試験Ⅱ)
ED-4701/500A	半導体デバイスの環境及び耐久性試験方法(その他の試験)
ED-4701/600	半導体デバイスの環境及び耐久性試験方法(個別半導体特有の試験)
ED-4702C	表面実装半導体デバイスの機械的強度試験方法
ED-4703	半導体デバイスの工程内評価及び構造解析方法
ED-4703-1	半導体デバイスの工程内評価及び構造解析方法(追補 1)
ED-4704A	半導体デバイスのウエハープロセスの信頼性試験方法
ED-4705	FLASH メモリの信頼性試験方法
EDR-4701C	半導体デバイスの取扱いガイド
EDR-4702	半導体デバイスの品質・信頼性試験方法規格対照表
EDR-4703A	ベアダイの品質ガイドライン
EDR-4704A	半導体デバイスの加速寿命試験運用ガイドライン
EDR-4705A	JEITA ソフトエラー試験ガイドライン
EDR-4706	FLASH メモリの信頼性ガイドライン
EDR-4707	LSI の故障メカニズム及び試験方法に関する調査報告
EDR-4708B	半導体集積回路 信頼性認定ガイドライン
EDR-4709	システムレベル ESD に対応した半導体の ESD 試験方法検討とシステムへの半導体部品実装方法、取り扱いガイドライン
EDR-4710	半導体取り扱いと ESD 耐量適正化のガイドライン
EDR-4711A	個別半導体信頼性認定ガイドライン
EDR-4712/100	SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 1: 結晶欠陥の分類)
EDR-4712/200	SiC ウェーハの結晶欠陥の非破壊検査方法 (Part 2: 光学検査手法による SiC エピタキシャル層欠陥の検査方法)
EDR-4713	化合物パワー半導体信頼性試験方法ガイドライン

【JEITA規格類の入手方法に関するお問い合わせ】(9:00-17:00)

JEITA サービスセンターまでお願い致します。【TEL】03-5218-1086

【URL】http://www.jeita.or.jp/japanese/public_standard/

【専門委員会・技術委員会への参加に関するお問い合わせ】

JEITA 標準化センター 担当事務局までお願い致します。

【TEL】03-5218-1059 【URL】<http://semiconjeitassc.jeita-sdte.com/>

一般社団法人 電子情報技術産業協会について

一般社団法人 電子情報技術産業協会(JEITA:Japan Electronics and Information Technology Industry Association of Japan)は、電子機器、電子部品の健全な生産、貿易及び消費の増進を図ることにより、電子情報技術産業の総合的な発展に資し、わが国経済の発展と文化の交流に寄与することを目的とした業界団体です。電子材料から電子部品・デバイス、最終製品に至るまで幅広い分野の様々な課題に取り組んでいます。

世界中がインターネットで結ばれ、エレクトロニクス技術とIT(情報技術)が、様々な形でグローバルに浸透しています。このエレクトロニクス技術の進化とITの進展により、情報・通信・映像・音声等の技術が融合して、新しいシステムや製品が生み出され、経済社会のみならず、人々の生活や文化に至るまで、従来の枠組みを超えた大きな変化がもたらされています。

当協会は、まさに 21 世紀のデジタル・ネットワーク時代を切り拓いていくことを使命としており、電子情報技術の発展によって、人々が夢を実現し、豊かな生活を享受できるようにすることを願っております。

このため、政策提言や技術開発の支援、新分野の製品普及等の各種事業を精力的に展開するとともに、地球温暖化防止等の環境対策にも積極的に取り組んでいます。組織体制は、内外にわたる各分野の課題について調査・研究・審議するため、理事会・政策役員会の下に、総合事業部門として総合政策部会と、6 つの課題別委員会、製品事業部門として 5 つの分野別部会及び関西支部運営部会を設置しています。

また、各分野別部会・課題別委員会の下には、さらに多数の事業委員会、専門委員会などが設置されており、会員会社は希望する委員会に参加することができます。

所掌する産業分野は、サーバやパソコンを含むコンピュータ関連、情報端末機器から、無線通信機器、放送機器、電子計測器、医用電子機器、道路交通システム機器などの「インダストリアル機器」、液晶テレビやプラズマテレビ、デジタル放送受信機器、ケーブルテレビ機器、DVD/ブルーレイ機器、デジタルビデオカメラ、オーディオ機器、カーナビゲーションシステムなどの「コンシューマ機器」、更には集積回路

やディスプレイ半導体、液晶ディスプレイ、PDPなどの「電子デバイス」、受動部品や機構部品などのほか、組立品、電子材料を含む「電子部品」、その他、EDI関連、RFID関連、ソフトウェア、ソリューションサービスなど、多岐に亘っています。

当協会は、これらの産業規模にして40兆円を超える規模を持つIT・エレクトロニクス産業を担う、わが国最大級の業界団体として、政策提言や税制・規制改革等の要望、環境問題への取組み、知的財産保護への取組み、各種調査統計事業の充実に努めています。

また、様々な報告書や資料類の発行、国際標準化活動や業界規格の制定、国際会議の開催、海外調査団の派遣、様々なテーマでの講演会やセミナーの開催、「CEAT EC JAPAN」に代表される展示会なども実施しています。



【出典】<http://www.jeita.or.jp/japanese/about/pdf/about.pdf>

【JEITA 入会に関するお問い合わせ】

入会に関するお問い合わせは、下記にお願いいたします。

一般社団法人 電子情報技術産業協会 総務部 TEL:03-5218-1050

JEITA