

JEITA

国際競争時代における連携強化・応用分野新事業の可能性に貢献する

半導体製品技術標準化 専門委員会の活動

Activities on
Semiconductor Product
Technology Standardization
Committee

2015

一般社団法人 電子情報技術産業協会

Japan Electronics and Information Technology Industries Association

<http://www.jeita.or.jp/>

半導体製品技術標準化専門委員会では、半導体デバイスについての規格類(用語、特性項目、特性の評価(測定)方法、環境試験及び耐久性試験方法など)に関して IEC を中心にした国際標準化活動を行っています。製品に跨る共通技術分野の委員会活動として半導体信頼性技術小委員会、半導体パッケージ技術小委員会、および製品技術分野の委員会活動として集積回路製品技術小委員会、個別半導体製品技術小委員会の 4 つのグループに分かれて、半導体製品に関わる標準化等の幅広い活動を行っています。主な取組みは次のとおりです。

◆半導体パッケージ技術小委員会

顧客の利便性を考慮し、同じプリント基板に何社もの半導体が載せられるよう、設計ガイドラインや調査内容の報告書を発行しています。従来は IDM (Integrated Device Manufacturer) として設計から製造・出荷まで一貫生産してきた企業が、昨今のファブライト戦略の採用によって、東南アジアへの製造外注化が進み、日本企業は製造サイドから主に調達・購買サイドへと変わりつつあります。その中で、標準化テーマも、中間加工品の購入の観点から日本企業の要求を一元化した規格を作成すべく、審議しています。これらの審議案件の例として、前年度はパッケージ外観基準、パッケージ用サブストレートの外観基準、パッケージ名称及び組立に関する用語の統一、出荷トレイの物理的要求値、集積回路デバイス用ソケットの標準化、テスト&バーンインソケットとパッケージの位置合わせ精度、製品表示の標準化、半導体パッケージ熱特性ガイドラインの制定・改正を今後も行って参ります。

◆集積回路製品技術小委員会

集積回路製品技術小委員会では、メモリ SC、半導体 EMC-SC、パッケージ電気特性 SC、3D-半導体/モジュール SC の合計 4 のサブコミティから構成されています。2015 年度の活動・取組みは次の様です。

メモリ SC では、年 4 回行われる JEDEC の各 Committee に積極的に参加しています。DDR4 DIMM、LowPower DRAM に加え、HBM、UFS/eMMC 等の Flash メモリにも関与し、合計で年間 100 件の Ballot 発行および承認を図っています。さらに NVRAM/NVDIMM/Hybrid モジュールの応用・仕様検討の継続、不揮発 RAM 応用に関するセミナー・議論実施、Future DRAM 仕様の検討も開始しています。

半導体 EMC-SC では、半導体 EMC に関する標準規格の策定に関する活動を行っています。具体的には、エミッション・イミュニティ測定法、半導体 EMC モデル、車載ネットワーク測定法の標準規格を策定します。さらに IEC 規格の日本提案を目指して計画の立案も行います。また規格の技術的理解を深め有効性を確認、混乱なく規格を運用可能にする活動として、測定法の実証実験を実施し情報を開示しています。

パッケージ電気特性 SC では、チップ間の超ワイド I/O バスをターゲットとした Si インターポーザ/パッケージ基板設計を実施し、電源・GND をモデル化し、特性をシミュレーションにて確認する中で推奨モデリング手法等、IEC 提案に向けた検討を実施します。

3D-半導体/モジュール SC では、3D-IC に必要となるチップ間 I/F 仕様や TSV 測定方法の IEC 提案を目指して検討を進めます。またロジックチップ間 I/F について、インターポーザを使って配線実現性や電気特性の検証を行います。

◆個別半導体製品技術小委員会

トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの特性や測定方法などの標準化規格作成に取り組んでおり、2013 年に絶縁ゲートバイポーラトランジスタ規格改正 PG を立ち上げています。また IEC/TC47 の SC47E における、マイクロ波デバイス、パワーデバイス、発光ダイオードなどの IEC 規格の制定や改正に関し、標準化活動の支援をしています。この結果 IEC 規格では、2015 年に日本発案で新規に提案をしていた LED デバイス規格及びフォトダイオード&フォトリソトランジスタ規格が発行(IS)される見込みです。また、絶縁ゲートバイポーラトランジスタ規格(ED-4562B)の改定と IEC 規格化提案の検討を予定しております。引き続き、電界効果パワートランジスタ規格改定を検討し、行っています。

◆半導体信頼性技術小委員会

半導体信頼性試験規格、半導体の認定試験計画に関するガイドライン、ソフトエラーに関する試験法ガイドライン、ウェハレベル故障メカニズムと試験方法規格化、システムレベルの ESD に対する半導体取り扱いガイドライン作成と、ESD 耐量の適正化にも取り組んでおり、JEITA 規格として標準化を進めると共に IEC/TC47 の直属の WG における、半導体デバイスの環境試験方法(WG2)への NP 提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格・ガイドラインの普及を進めています。

半導体製品技術標準化専門委員会 参加企業一覧/委員会組織

Member Companies / Organization

<平成 27 年度 組織体制> (敬称略)

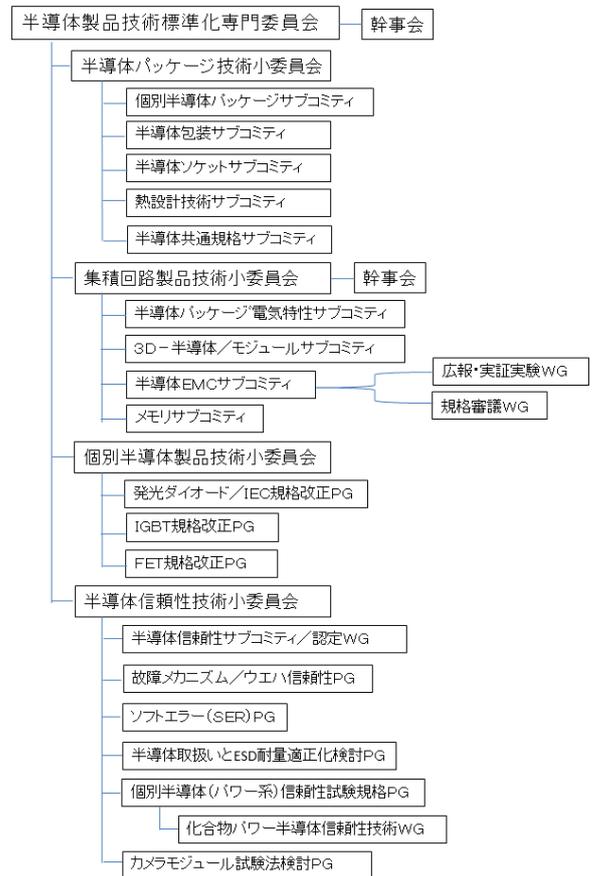
委員長: 稲垣(ローム)
副委員長: 瀬戸屋(東芝)、吉田(パナソニック)、加藤(東芝)
参加企業: 43社 および、傘下小委員会代表により構成

<平成 27 年度 参加企業> (順不同・敬称略)

- | | |
|---------------------|---------------------|
| アムコー・テクノロジー・ジャパン(株) | (株) 日立製作所 |
| エスペック(株) | (株) 日立パワーデバイス |
| 沖電気工業(株) | 富士電機(株) |
| キャノン(株) | マイクロンメモリジャパン(株) |
| ゴールド工業(株) | 三島光産(株) |
| (株) GENUSION | 三菱電機(株) |
| システム・ソリューションズ(株) | ミツミ電機(株) |
| (オン・セミコンダクター) | (株) メモリエキスパート |
| シャープ(株) | ムナー・グラフィックス・ジャパン(株) |
| 新電元工業(株) | 山一電機(株) |
| 新日本無線(株) | ユニテクノ(株) |
| スタンレー電気(株) | ルネサスエレクトロニクス(株) |
| 住友電エデバイス・イノベーション(株) | ローム(株) |
| ソニー(株) | アンシス・ジャパン(株) |
| (株) 台和 | (株) I D A J |
| (株) デンソー | キーナスデザイン(株) |
| トヨタ自動車(株) | 新光電気工業(株) |
| (株) 東芝 | シナプティクス・ジャパン(株) |
| 日本アイ・ビー・エム(株) | (株) ソフトウェアクレイドル |
| 日本航空電子工業(株) | (株) ソシオネクスト |
| 日本サムスン(株) | 日本インター(株) |
| (株) ノイズ研究所 | |
| HIREC(株) | |
| (株) バッファロー | |
| パナソニック(株) | |

以上/43社

<平成 27 年度 委員会組織>

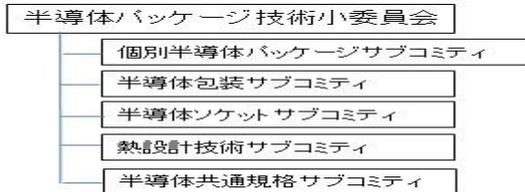


当小委員会では、顧客の利便性を考慮し、同じプリント基板に何社もの半導体が載せられるよう、設計ガイドラインや調査内容の報告書を発行しています。従来は IDM (Integrated Device Manufacturer) として設計から製造・出荷まで一貫生産してきた企業が、昨今のファブライツ戦略の採用によって、東南アジアへの製造外注化が進み、日本企業は製造サイドから主に調達・購買サイドへと変わりつつあります。その中で、標準化テーマも、中間加工品の購入の観点から日本企業の要求を一元化した規格を作成すべく、審議しています。これらの審議案件の例として、前年度はパッケージ外観基準、パッケージ用サブストレートの外観基準、パッケージ名称及び組立に関する用語の統一、出荷トレイの物理的要求値、集積回路デバイス用ソケットの標準化、テスト&バーニンソケットとパッケージの位置合わせ精度、製品表示の標準化、半導体パッケージ熱特性ガイドラインの発行を行いました。

また、半導体パッケージ外形標準については、JEITA 規格を IEC SC47D 国内委員会を介して、正式な国際標準作成機構である IEC SC47D の場に提案し、国際標準化を推進しています。日本からは年間3件程度が新規または改版提案がなされており、IEC SC47D 国際幹事も日本が担当しております。従来 IEC SC47D のスコープではパッケージ外形のみの標準化に限定されておりましたが、一般的なパッケージについては、ほぼ設計基準・測定基準等の国際規格化を完了する一方、国際的な標準化のニーズも、外形標準化よりも、①ビジネス時のインターフェースに必要な、用語の標準化や外観基準など、②顧客での使われ方を想定したパッケージの反りの規格化や熱設計技術の標準化、③外形以外のパッケージの仕様の一つである環境要求事項などに移行しております。このような世の中のニーズに応じて、SC47D のスコープを拡大して、パッケージ外形のみの標準化から脱皮し、アセンブリ・パッケージング全般の審議案件を行えるようにしました。上記③のパッケージングにおける環境要求事項については、顧客からの要請も日常化しており、TC111 と協議して、連携して国際規格化していくように協力体制を確立しました。現在、SC47D ではパッケージングに使われる封止樹脂のハロゲンフリー規格を提案すべく、電気機能材料工業会と連携して提案文書を準備中であり、TC111 の協力を仰ぎながら国際規格化を推進しています。

また、パッケージ外形規格のみを扱っていた当時は標準化セミナーとして、規格作成のスキル向上を目的として行っていたパッケージ標準化セミナーを、パッケージング技術全般を扱うようになったことをきっかけに、装いも新たにパッケージング技術セミナーとして、最新の関連技術のロードマップや動向を知る機会として開催し、好評を博しました。今後共、各企業に有益な情報を発信していきたいと考えています。

次に当小委員会傘下の5つのサブコミティ、半導体共通規格、個別半導体パッケージ、半導体包装、半導体ソケットならびに熱設計技術のそれぞれの活動をご紹介します。



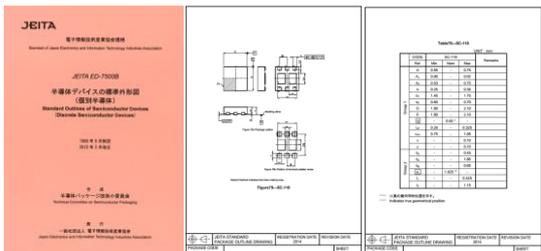
【個別半導体パッケージサブコミティ】

当サブコミティでは、個別半導体用パッケージに関する規格案の企画、審議と発行、技術報告書の作成を担当しています。

2014 年度は、ED-7500A「半導体デバイスの標準外形図(個別半導体)」の見直しを行い ED-7500B として改訂版の発行を行いました。

2015 年度は新たに各社に新規標準外形図規格として登録すべき個別半導体パッケージの提案を募り、審議及び登録・発行を必要に応じて行います。

更に、熱設計技術サブコミティ等の関連サブコミティとの連携も模索し、製造サイドと購入サイドを含めた業界全体にとって有益となる標準化を進めて行きます。



【半導体包装サブコミティ】

当サブコミティは、「半導体包装に関する規格案の企画、審議と発行、技術報告書の作成」「IEC/SC47D 国内委員会へ参画し関連事項に対応」「JEDEC との関連事項への対応」を活動目的としています。2015 年度は、2014 年度からの JEITA 標準化活動を継続し、既存規格類のメンテナンスや改正を検討していくとともに、包装材料に関する「包装材料用語集(ED-7618)」、「マトリクス固定トレイデザインガイド(ED-7607)」の制定を目指しております。

【半導体ソケットサブコミティ】

当サブコミティでは、半導体デバイス製品の機能試験ならびに信頼性試験のためのソケットに関する規格類の制定・改正などの標準化活動を推進しています。

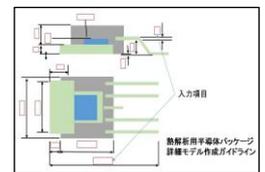
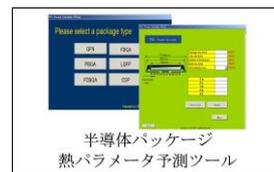
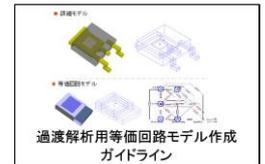
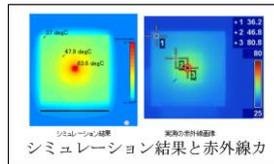
2014 年度は ED-7711(BGA)、ED-7714(BGA/LGA)、EDR-7719(QFP タイプソケット)の3規格類を制定しました。2015 年度は、2014 年度から引続いて、既存の規格の見直しを進めるとともに、JEITA 半導体技術ロードマップ専門委員会(STRJ)WG2(テスト)におけるソケット関連のロードマップ改正について協力を開始しています。

【熱設計技術サブコミティ】

当サブコミティでは、電子機器や半導体製品で近年大きな問題となってきた熱課題に対して、各社共通の課題を活動テーマとして取り上げ、より高精度な熱設計データの算出方法や考え方の提案・標準化活動を推進しています。

2014 年度は、EDR-7337「2チップ積層型半導体パッケージの熱特性ガイドライン」の英文化が完了し、国内外に対してこれまで定義があいまいであった積層型半導体パッケージの熱特性の表記方法を提案しています。また、昨年度から継続して活動していました半導体パッケージの熱パラメータの概算値を予測するツールの検証が終了し公開に向けて準備中です。半導体パッケージを選択する際の目安として使用することで都度メーカーに問い合わせしていた時間が短縮できると考えています。

2015 年度は、電子回路の省電力化・高効率化が進んでおり細かな電源管理が要求されることから熱設計においても過渡解析の要求があります。第一弾として過渡変動の要求が厳しいパワー半導体パッケージについての①「過渡解析用等価回路モデル作成ガイドライン(仮)」を、さらに、半導体パッケージのシミュレーションモデルを作成するために必要な情報を共有するための②「熱解析用半導体パッケージ詳細モデル作成ガイドライン(仮)」の提案予定です。解析モデル作成に対して等価回路モデルと詳細モデルの情報の共有化が図られ効果的な熱対策方法が可能になると考えています。国際標準化活動の一環として、2014 年 11 月の IEC 東京大会において EDR-7336 の IEC 規格化提案を行いました。2015 年度は規格制定に向け活動を続けていきます。



【半導体共通規格サブコミティ】

当サブコミティは、IEC SC47D/WG2 の案件を扱い、パッケージの JEITA 規格作成の共通ルールの規格化等を目的として発足され、半導体メーカーと顧客との双方に有益なパッケージ図面の書き方や、歩留の上がる幾何公差の設定の仕方、パッケージの呼び方などを審議・検討してまいりました。

昨今、パッケージングを取り巻く状態が変化してきており、半導体サプライヤはパッケージを委託生産・調達する側になってきたことを背景に、当サブコミティでは、サプライチェーン上のインターフェースとして、用語・外観基準など、すべての国際企業が必要な技術を取りまとめていくことにしました。

今年度継続して審議を行う案件は、アセンブリ・パッケージング全般の用語の統一、パッケージの外観基準、パッケージ基板の外観基準などです。これらは、昨年度、IEC 東京大会にて、日本から審議の提案を行い、世界中の国々から期待されており、半導体裾野産業を含めたオールジャパンとして取り組まねばならないテーマだと考えています。一方、市場から粗悪品を排除し、品質の良い日本製のシェアを高める良い機会だと考えており、日本企業全体の為にも国際市場で有利に立てるような規格づくりを鋭意進めてまいります。

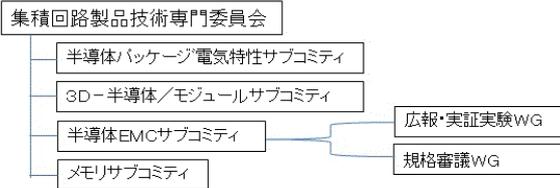
<平成 27 年度 組織体制>

主 査 : 吉田(パナソニック)

参加企業 : 21 社(順不同・敬称略)

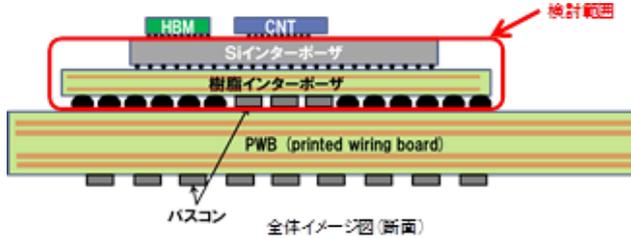
- アムコー・テクノロジー・ジャパン(株)、ゴールド工業(株)、新電元工業(株)、新日本無線(株)、(株)台和、(株)デンソー、(株)東芝、日本アイ・ピー・エム(株)、日本サムスン(株)、パナソニック(株)、富士電機(株)、三島光産(株)、マイクロメモリジャパン(株)、メンター・グラフィック・ジャパン(株)、山一電機(株)、ユニテック(株)、ルネサスエレクトロニクス(株)、ローム(株)、(株)IDA、(株)ソフトウェアレイドル、キーナスデザイン(株)

当小委員会では、半導体メモリ、半導体 EMC、半導体パッケージ電気特性、3D-半導体/モジュールの各分野における技術的課題に対する研究、調査を行い、JEDEC 及び IEC/SC47A にて開発が推進される国際標準規格に対する標準化活動を行っています。



【半導体パッケージ電気特性サブコミティ】

「LSI パッケージ」の電気的な等価回路を如何に求め、記述するのが「実用的」であるかを検討し、標準的なモデル化手法の普及と利用を推進する活動を行っております。近年、3D-IC が注目されており、その電気特性解析手法の標準化が求められています。そのため近年は、Si インターポーザ上に搭載される HBM とメモリコントローラ間を題材として、2.5&3D-IC のインターポーザ設計を実施し、電源・GND をモデル化し、特性をシミュレーションにて確認、推奨モデリング手法等の提案を検討して行きます。

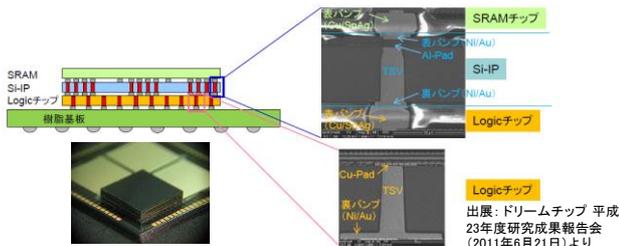


【3D-半導体/モジュールサブコミティ】

LSI の微細化が進み開発費の高騰、開発期間の長期化で、少量多品種の開発の負担が増えています。様々なチップを組み合わせたマルチチップ設計を行う場合でも、現状では開発期間や開発費用がかさむため、Time to market のためのマルチチップ I/F 設計仕様が必要となります。

3D-半導体/モジュールサブコミティでは、マルチチップ設計のための、SoC と ASIC などロジックチップ間 I/F にフォーカスし、物理的仕様の定義である物理層と、接続確認信号の受け渡しを行うリンク層とで定め、具体的な方策について提案しながら標準化のための議論を進めています。また、マルチチップ実装において不可欠な接続部の測定方法についても標準化のための議論を進めています。

2015 年度はさらに詳細に議論して仕様提案を目指します。また、ロジックチップ間 I/F について、インターポーザを使って実証検証を進めます。



半導体貫通接続部の電気特性の定義と測定法の提案

【半導体メモリサブコミティ】

メモリ製品の標準化は、ビジネスのタイミングに合わせ、ビジネスに直結する規格作りの必要性から「標準化規格開発期間の短い JEDEC」の JC42 および JC45 を中心に、JC63,64,11,16 等への直接提案活動を行っています。主なものとして、JC42, JC4 では汎用 SDRAM 単体仕様 (JESD79 関係、JESD209 関係) 及びモジュール仕様 (JESD21) の規格化を実施。2014 年度より、次世代不揮発メモリの標準化に関する議

メモリサブコミティの活動

- DRAM、NAND Flash といった既存半導体メモリから、STT-MRAM のような次世代メモリまでをベースとした議論展開
- メモリの Component レベルではなく、Solution レベルでの Spec 策定へ向けた活動を実施
- 国内メーカーが市場優位性を保てるよう標準化活動をドライブ

論を開始、EMC サブコミティと共同でのメモリ EMC 測定に関する標準化議論も開始しています。

【半導体 EMC サブコミティ】

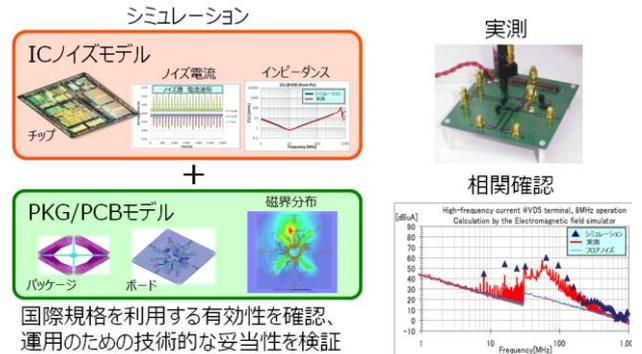
半導体 EMC (Electromagnetic Compatibility: 電磁両立性) サブコミティは IEC SC47A WG2・WG9 に対応した規格審議 WG (Working Group) と広報・実証実験 WG の2つのグループで構成されており、連携して活動しています。規格審議 WG では、EMC シミュレーション用の半導体のモデリング方法に関する国際規格 (IEC62433)、半導体の EMC 性能の測定方法に関する国際規格 (エミッション: IEC61967、イミュニティ: IEC62132、IEC62215、トランシーバ測定: IEC62228) の標準化活動をそれぞれ行っています。広報・実証実験 WG では国際規格が円滑に運用されることを目指して、実証実験/シミュレーションを試行し、技術的な妥当性の検証や、その結果の広報活動も行っています。

(1) 2014年度活動紹介

- ・測定法 5 件 (エミッション 2 件、イミュニティ 2 件、トランシーバ 1 件)、モデリング方法 2 件の国際規格の審議を行いました。
- ・IEC 国際会議 (パリ大会、東京大会) へ委員を派遣し、標準規格案に対して国内意見を反映しました。
- ・マイクロコントローラを題材とした実証実験 (MP 法、DPI 法)、シミュレーション結果の分析と精度向上に向けた検討を行いました。

(2) 2015年度取り組み計画

- ・モデリング方法を中心とした国際規格 (新規、継続案件) の審議
- ・IEC 国際会議 (ミュンヘン大会、ミンスク大会) への委員派遣
- ・マイクロコントローラを題材としたシミュレーション結果の分析と精度向上の検討
- ・半導体 EMC 国際規格と適用に関する情報の発信



半導体 EMC 規格 MP 法 (IEC 61967-6) 実証実験

(3) 関連委員会活動

2015 年 5 月 25 日の IEC-APC 総会及び平成 27 年 IEC-APC 議長賞贈呈式において、半導体 EMC サブコミティ客員 (IEC SC47A 国内委員会委員) 和田修己教授 (京都大学) の功績が評価され IEC-APC 議長賞を受賞しました。

【功績概要】

IEC SC47A/ WG9 (Test procedures and measurement methods for EMC in integrated circuits) および WG2 (Modelling of integrated circuits for behavioural simulation related to electromagnetic compatibility) の Expert として半導体 EMC 性能の評価法、シミュレーションに関する国際規格制定に貢献。



＜平成 27 年度 組織体制＞

- 主 査 : 稲垣 (ローム)
- 副主査 : 北城 (ルネサスシステムデザイン)、川畑 (ソニー)
- 参加企業 : 17 社 (順不同・敬称略)
- キヤノン (株)、(株) GENUSION、ソニー (株)、(株) デンソー、(株) 東芝、日本航空電子工業 (株)、日本サムスン (株)、(株) ノイズ研究所、(株) パッファロー、パナソニック (株)、(株) 日立製作所、マイクロメモリジャパン (株)、(株) メモリエキスパート、ルネサスエレクトロニクス (株)、ローム (株)、アンシス・ジャパン (株)、新光電気工業 (株)

当小委員会では、トランジスタ、ダイオードをはじめ発光ダイオードなど、ディスクリートデバイスの用語とその定義や記号、特性測定方法などの標準化・規格作成に取り組んでおります。

JEITA 規格はもとより IEC 規格についても TC47/SC47E 国内委員会と連携して、ディスクリート半導体デバイスの規格立案・審議を進めています。

【2015 年度の小委員会構成】

個別半導体製品技術小委員会
Technical Committee on Discrete Semiconductor

※3つのプロジェクトでIEC規格及びJEITA規格の改正を進める

発光ダイオード / I E C 規格改正PG
 (IEC 60747-5-6/7の制定)

絶縁ゲートバイポーラトランジスタ規格改正PG
 (JEITA ED4562Aの改正)

電界効果パワートランジスタ規格改正PG
 (JEITA ED4561Aの改正)

※3つのデバイスグループ毎に、標準化テーマに取り組む

マイクロ波デバイス Gr

パワーデバイス Gr

オプトデバイス Gr

【発光ダイオード規格改正PG】

IEC60747-5-6 (LED 規格)、IEC60747-5-7(フォトダイオード&フォトリジスタ)の制定を進めるPGです。

2014 年度は、東京会議にてそれぞれ FDIS フェーズまで進んでいます。
 2015 年は、IS(規格発行)にむけて推進していきます。

【絶縁ゲートバイポーラトランジスタ規格改正PG】

2013 年度に立上げ、ED-4562A (IGBT 規格) の改正を進めるPGです。

2014 年度は、ED-4562B への規格改正審議を完了。

2015 年度は、ED-4562B の規格改正と合せて IEC60747-9 (IGBTs 規格) 改正の必要性も検討していきます。

【電解効果パワートランジスタ規格改正PG】

2015 年度より発足し、ED-4561A (FET 規格) の改正を進めるPGです。

【マイクロ波デバイスGr】

IEC/SC47E/WG2 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2014 年度は、JEITA 規格類の統廃合を決定し、統合規格の(ED-4359)のドラフト作成と審議を行ってきました。

2015 年度は、JEITA ED-4359 の制定を目指すとともに、国際エキスパート不足で NP 提案が否決された IEC60747-16-6 の再提案を目指します。

【パワーデバイスGr】

IEC/SC47E/WG3 に対応するデバイスの担当グループです。

JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2014 年度は、JEITA ED-4541A (パワートランジスタ規格) の改廃確認を審議し、スタビライズド化して残す結論を出しました。

2015 年度は、ED-4561A (電界効果パワートランジスタ規格) の改廃確認を進めます。

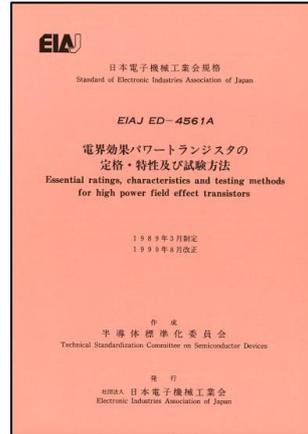
【オプトデバイスGr】

IEC/SC47E/WG4 および SC47E/MT6 に対応するデバイスの担当グループです。

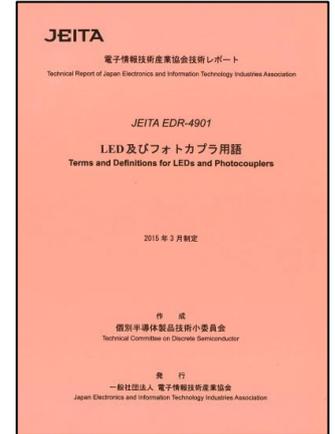
JEITA 規格の立案・管理や IEC 規格の立案・審議などを行っています。

2014 年度は、JEITA ED-4901A (LED およびフォトカプラ用語) の技術レポート発行と ED-4921A (フォトカプラ規格) の廃止を行いました。

2015 年度は、IEC60747-5-6/7 の IS (規格発行) を目論んでいます。



ED-4561A



EDR-4901

【関連委員会活動】

半導体パッケージ技術小委員会メンバーと共に、半導体デバイス国際標準化活動推進委員会 (PCSS: Promotion Committee on Semiconductor device Standardization) に参画し、マレーシア、シンガポール、タイを始めとするアジア諸国に IEC 活動への参加を働きかけています。

2012 年度は、マレーシアでの SC47D 対応国内委員会の設立支援、2013 年度は、シンガポールでの半導体デバイス技術および標準化セミナー開催、タイ工業標準局との打合せを行いました。

2014 年度は、シンガポールの P-Member 登録がされ、IEC 東京大会に TC47 及び SC47A, SC47D, SC47E, SC47F への参加を実現しました。また、タイの SC47E への O-Member、SC47D への P-Member 登録を目指して活動しました。

2015 年度も、タイに対し、IEC 活動への参加を働きかけていきます。



ED-4562A



ED-4359

＜平成 27 年度 組織体制＞

主 査 : 加藤(東芝)

副主査 : 石井(三菱電機)、大芝(ソニーLSI デザイン)、小川(スタンレー電気)

参加企業 : 15 社 (順不同・敬称略)

スタンレー電気(株)、三菱電機(株)、シャープ(株)、新電元工業(株)、

オン・セミコンダクター、富士電機(株)、ソニーLSI デザイン(株)、

ローム(株)、(株)日立パワーデバイス、ルネサスエレクトロニクス(株)、

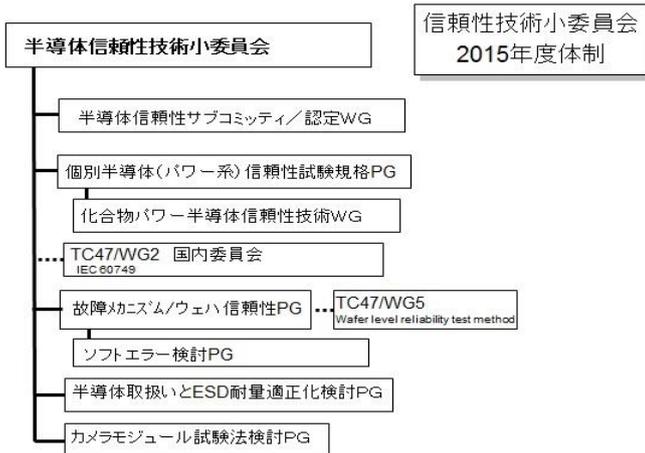
(株)東芝、パナソニックセミコンダクターソリューションズ(株)、

日本インター(株)、住友電気工業(株)、(株)明電舎

当小委員会では、半導体信頼性試験規格、半導体の認定試験計画に関するガイドライン、ソフトウェアに関する試験法ガイドライン、ウェハーレベル故障メカニズムと試験方法規格化、システムレベルの ESD に対する半導体取り扱いガイドライン作成と、ESD耐量の適正化にも取り組んでおり、JEITA 規格として標準化を進めると共に JEDEC JC-14 との整合、IEC/TC47 の直属の WG における、半導体デバイスの環境試験方法(WG2)への NP 提案を行う等、積極的に国際標準化を推進しています。また、これらの規格について、国内の一般者向けのセミナーも定期的に開催して、規格、ガイドラインの普及を進めています。

特に JEDEC/JC14(信頼性技術委員会)との合同会議(Joint Meeting)を年 1 回行い、JEITA と JEDEC における規格案の情報交換と規格内容のハーモナイズをした上で、IEC/TC47 へ規格提案する活動を進めています。

以下に半導体信頼性技術小委員会の組織(体制)を示します。



2015 年度の主な組織上の変更点としては、認定WGを半導体信頼性サブコミティと統合しました。また新たに、SiC や GaN パワーデバイスの信頼性試験規格の標準化を検討する化合物パワー半導体信頼性技術WGを個別半導体(パワー系)信頼性試験規格PG傘下に発足させました。さらに、スマートホンなどに使われるカメラモジュールの試験法の統一を目指して、カメラモジュール試験法検討PGを発足しました。以下に当小委員会傘下の SC,各 PG,WG の 2014 年度の活動状況を説明します。

■半導体信頼性サブコミティ

ED-4701/002「寿命試験の試験時間、試験個数の決定手順」として、2015 年 8 月頃の制定を予定しております。この規格は、寿命の定義、稼働環境を明確にし、加速性、統計と確率の理論から、試験合格に必要な試験時間、試験個数を算出する手順を明確化するもので、試験時間や、サンプル数などの試験計画の計算に使う計算用 Excel シートを当小委員会ホームページからのダウンロードにて対応予定です。

また、2013 年度に全面改正した JEITA 信頼性試験規格の普及のため、解説セミナーを開催して、多数の方にご参加戴きました。



2014 年 8 月に開催した信頼性試験セミナーの様子

2015 年度は、

- (1)EDR-4704A「半導体デバイスの加速寿命試験運用ガイドライン」の改訂
- (2)その他 JEDEC 内規格プロジェクト動向に対する対応として ED-4701 はんだ耐熱性改正(Informative/Mandatory 問題)、ED-4701 ESD/CDM 改正(ESDA/JEDEC Joint 規格動向に合わせる)検討を進める予定です。

■認定ワーキンググループ

自動車用半導体を中心とする認定試験のガイドライン(EDR-4708A)については、

ファミリの考え方の取り込みと初期故障率の検証を追加した第 3 版(EDR-4708B)として改正予定です。

また IEC TC47/WG2 国際標準化の為、CDV 前ドイツ戦略会議(3 月)、JEDEC 会議(9 月)、IEC 東京国際会議(11 月)を実施して CDV ドキュメント整合完了しました。

2015 年 9 月までに CDV 投票を完了し国際標準化する予定です。

■個別半導体(パワー系)信頼性試験規格 PG

2014 年度は、パワーデバイスとしての車載用個別半導体製品の認定ガイドの策定を進めており、1)スクリーニング方法、2)アバランシエスクリーニング、3)TDDB 評価法、ゲートスクリーニング、4)サンプルサイズのガイドを含めた規定を EDR-4711 として 2015 年末に発行する予定です。

またドイツの自動車メーカー 5 社が作成した、パワーモジュール認定規格 LV324 との試験方法の整合についても、定期的打ち合わせを実施して推進しています。

2015 年度は、新たに、傘下に化合物パワー半導体信頼性技術WGを発足させ、今後、伸張が期待される SiC や GaN パワーデバイスの課題や、信頼性試験方法の標準化の検討を進めていきます。

■TC47/WG2 国内委員会

IEC TC47/WG2 にて、日本から提案した文書のフォローを進めています。JEITA ED-4701 に準拠した IEC60749-42: THS(Unbiased steady state temperature humidity life)規格は昨年 9 月に国際規格を発行しました。また昨年否決された日本規格である IEC60749-28-1:ESD-CDM(DC 法)は、二度目の CDV の準備中です。

■故障メカニズム/ウェハー信頼性プロジェクトグループ

日本から提案した Copper Stress Migration 基準案を 2011 年に JEDEC に提案して以来、議論を続け今年度に JEDEC 基準としてまとめることができました。当初から提案し続けてきた製品レベルの規模換算の基準を盛り込むことができ、Foundry メーカーにも信頼性保証の責任を間接的に持つて貰うことができたことが、大きな成果です。また、国内半導体 user 向けに Foundry を使う上での注意点を説明するセミナーを名古屋、大阪、福岡で開催して多数の参加者に受講戴きました。

■ソフトウェア検討プロジェクトグループ

EDR-4705 JEITA ソフトエラー試験ガイドラインを発行し、追補版作成中です。EDR-4705 の内容が難しいとの指摘を受けて、一般半導体ユーザー向け 理解を深めるための追補版を継続作成対応中です。

■実装後の信頼性試験法プロジェクトグループ

表面実装半導体デバイスの機械的強度試験方法を ED-4702C として改正しました。

■半導体の取り扱いと ESD 耐量適正化プロジェクトグループ

ESD 耐量適正化PGでは、管理された工程では HBM:1000V,CDM:500V の新ガイドラインを「半導体取り扱いと ESD 耐量適正化のガイドライン」(EDR-4710)として策定して発行しました。この中で市場で発生の可能性の無い MM の廃止を明記しました。

半導体のデザインルールの微細化に伴い、素子耐圧も必然的に低下している中で、ESD 耐量の見直しの必要性が唱えられてきています。

2015 年度は、日本国内半導体の競争力低下の一因にもなっている過剰な ESD 耐量へのワークを排除していくため、ESD 耐量と市場不良発生率に相関が無いことの説明と実装工程/取扱い環境にて安全に取り扱うことのできる ESD 管理内容の補足をおこない、ESD 耐量の適正化を推し進めていきます。

■さいごに

当小委員会では、上記の様に、さまざまな半導体の品質、信頼性課題を議論して、国際標準化を通して、日本の半導体のプレゼンス向上を進めています。当小委員会への参加にご興味がある方は、担当事務局までご連絡下さい。

<平成 27 年度 組織体制>

主 査 : 瀬戸屋(東芝)

副主査 : 細川(ルネサスエレクトロニクス)、 監 事 : 宮本(ソニー)

参加企業 : 20 社(順不同・敬称略)

エスベック(株)、沖電気工業(株)、システム・ソリューションズ(株)、新電元工業(株)、新日本無線(株)、住友電工デバイス・イノベーション(株)、ソニー(株)、(株)デンソー、(株)東芝、HIREC(株)、パナソニック(株)、(株)日立製作所、富士電機(株)、三菱電機(株)、ミヅミ電機(株)、ルネサスエレクトロニクス(株)、ローム(株)、トヨタ自動車(株)、(株)ソシオネクスト、シナプティクス・ジャパン(株)

JEITA では、IEC や ISO を中心とした国際標準化機関の活動に積極的に取り組んでいます。国際議長・幹事・副幹事を 20 名以上選出し、国内審議団体として委託を受けている国内委員会は 30 以上にのぼります。世界各国で行われる国際会議にも積極的に委員を派遣し、国際標準化活動を展開しています。

組織体制は、共通部門のほか各分野別に標準化委員会を設置し、JEITA の事業分野であるオーディオ・ビジュアル、コンピュータ、情報システム、産業・社会システム関連はもとより、電子部品、電子材料、半導体、電子ディスプレイなどに関する標準化を推進しています。

JEITA に関係する規格には、IEC、ISO、JTC1 等の国際規格、JIS 等の国内規格がありますが、これらを補完するために、業界団体規格として JEITA 規格類を制定・発行しています。オーディオ・ビジュアル機器から、情報通信機器、電子応用機器、電子部品、半導体、ディスプレイ、実装システムに至るまで、540 件以上の JEITA 規格類 (JEITA 規格・暫定規格・技術レポート) を発刊し、英語版も 150 件以上発行しています。

JEITA 規格の制定にあたっては、参加委員各社の専門家と、関連する業界団体や大学から有識者を募り、関連委員会傘下に専門の審議機関を設置し検討しています。また、過去に制定した規格類は、定期的に見直しを行い、改正を行うことで、日々進歩する技術に対応し、IT・エレクトロニクス業界の技術発展、製品の安全性、ビジネス発展に寄与しています。

【JEITA 規格類に関するお問い合わせ】 JEITA ホームページにて、規格を検索することができます。 <http://www.jeita.or.jp/>
規格についてのお問い合わせは、JEITA サービスセンターまでお願いします。
TEL: 03-5218-1086 FAX: 03-3217-2725 E-Mail: support@jeita.or.jp

【規格類・頒布資料類】

☆個別半導体製品技術小委員会

ED-4002A	個別半導体デバイス用語
ED-4359	マイクロ波半導体デバイスの特性及び測定方法
ED-4511B	ダイオードの定格・特性及び試験方法
ED-4521	3 端子サイリスタの定格・特性及び試験方法
ED-4522	ターンオフサイリスタの定格・特性及び試験方法
ED-4541A	パワートランジスタの定格・特性及び試験方法
ED-4561A	電界効果パワートランジスタの定格・特性及び試験方法
ED-4562A	絶縁ゲートバイポーラトランジスタの定格・特性及び試験方法
ED-4912	発光ダイオード
EDR-4101	リードレス形シリコンダイオード
EDR-4102	小信号ダイオード、小信号トランジスタ及び個別半導体デバイスの形名
EDR-4901	LED 及びフォトカプラ用語

☆半導体信頼性技術小委員会

ED-4701/001A	半導体デバイスの環境及び耐久性試験方法 (基本事項)
ED-4701/100A	半導体デバイスの環境及び耐久性試験方法 (寿命試験 I)
ED-4701/200A	半導体デバイスの環境及び耐久性試験方法 (寿命試験 II)
ED-4701/301	半導体デバイスの環境及び耐久性試験方法 (強度試験 I-1)
ED-4701/302	半導体デバイスの環境及び耐久性試験方法 (強度試験 I-2)
ED-4701/400A	半導体デバイスの環境及び耐久性試験方法 (強度試験 II)
ED-4701/500A	半導体デバイスの環境及び耐久性試験方法 (その他の試験)
ED-4701/600	半導体デバイスの環境及び耐久性試験方法 (個別半導体特有の試験)
ED-4702C	表面実装半導体デバイスの機械的強度試験方法
ED-4703	半導体デバイスの工程内評価及び構造解析方法
ED-4703-1	半導体デバイスの工程内評価及び構造解析方法 (追補 1)
ED-4704A	半導体デバイスのウエハプロセスの信頼性試験方法
ED-4705	FLASH メモリの信頼性試験方法
EDR-4701C	半導体デバイスの取扱いガイド
EDR-4702	半導体デバイスの品質・信頼性試験方法規格対照表
EDR-4703A	ベアダイの品質ガイドライン
EDR-4704A	半導体デバイスの加速寿命試験運用ガイドライン
EDR-4705	JEITA ソフトエラー試験ガイドライン
EDR-4706	FLASH メモリの信頼性ガイドライン
EDR-4707	LSI の故障メカニズム及び試験方法に関する調査報告
EDR-4708A	半導体集積回路 信頼性認定ガイドライン
EDR-4709	システムレベル ESD に対応した半導体の ESD 試験方法検討とシステムへの半導体部品実装方法、取り扱いガイドライン
EDR-4710	半導体取り扱いと ESD 耐量適正化のガイドライン

☆集積回路製品技術小委員会

ED-5001A	3.3V 電源電圧仕様
ED-5002A	2.5V 電源電圧仕様
ED-5003A	1.8V 電源電圧仕様
ED-5004A	1.5V 電源電圧仕様
ED-5005A	1.2V 電源電圧仕様
ED-5006A	1.0V 電源電圧仕様
ED-5007	統一化広電源電圧 CMOS インターフェース規格

☆集積回路製品技術小委員会

ED-5101A	音声出力用集積回路測定方法
ED-5102A	テレビジョン受信機用集積回路測定方法
ED-5103A	リニア集積回路測定方法(演算増幅器及びコンパレータ)
ED-5301	固体撮像素子測定方法
ED-5302	I/O インタフェースモデル技術標準(IMIC)
ED-5511	シンクロナス・グラフィック RAM 及びシンクロナス・ビデオ RAM 標準機能仕様
ED-5512	3.3V 用スタブ直列終端型論理(SSTL_3)標準機能仕様(電源電圧 3.3V デジタル集積回路インタフェース標準)
ED-5513	2.5V スタブ直列終端型論理(SSTL_2)標準機能仕様(電源電圧 2.5V デジタル集積回路インタフェース標準)
ED-5514	プロセッサ搭載メモリ・モジュール(PEMM)動作仕様標準
ED-5515	2.5V スタブ直列終端型論理(SSTL_2)差動入力信号規格
EDR-5202	ASIC 基本性能評価ガイドライン
EDR-5504	シリコンディスク RAM 無し用途 64Mビット級フラッシュメモリ仕様検討報告

☆半導体パッケージ小委員会

ED-7300A	半導体パッケージ外形規格作成に関する基本事項
ED-7301A	集積回路/パッケージ個別規格作成マニュアル
ED-7302A	集積回路/パッケージデザインガイド作成マニュアル
ED-7303C	集積回路/パッケージの名称及びコード
ED-7304	BGA 規定寸法の測定方法
ED-7304-1	SOP 規定寸法の測定方法
ED-7305A	集積回路/パッケージ外形設計指標(ガルウイングリード)
ED-7306	昇温によるパッケージ反りの測定方法と最大許容値
ED-7311-1	集積回路/パッケージ個別規格[TSOP(1)]
ED-7311-2	集積回路/パッケージ個別規格[TSOP(2)]
ED-7311-3A	集積回路/パッケージ個別規格(1.0mmピッチ T-BGA)
ED-7311-4A	集積回路/パッケージ個別規格(1.27mmピッチ T-BGA)
ED-7311-5A	集積回路/パッケージ個別規格(SRAM/Flash用FBGA)
ED-7311-6	集積回路/パッケージ個別規格(60/90ピン FBGA)
ED-7311-7	集積回路/パッケージ個別規格(0.5mmピッチ P-FBGA)
ED-7311-8	集積回路/パッケージ個別規格(0.8mmピッチ P-FBGA)
ED-7311-9A	集積回路/パッケージ個別規格[P-BGA(キャビティアップタイプ)]
ED-7311-10A	集積回路/パッケージ個別規格[P-BGA(キャビティダウンタイプ)]
ED-7311-11A	集積回路/パッケージ個別規格(119/153ピン P-BGA)
ED-7311-12	集積回路/パッケージ個別規格[52/64/80/100ピンロープロファイルクワッドフラットパッケージ]
ED-7311-13A	集積回路/パッケージ個別規格(P-SON)
ED-7311-16A	集積回路/パッケージ個別規格(C-LGA)
ED-7311-17	集積回路/パッケージ個別規格(P-ZIP)
ED-7311-18	集積回路/パッケージ個別規格(P-LGA)
ED-7311-19	集積回路/パッケージ個別規格(P-SOP)
ED-7311-20	集積回路/パッケージ個別規格(P-SSOP)
ED-7311-21	集積回路/パッケージ個別規格(P-HSOP)
ED-7311-22	集積回路/パッケージ個別規格(P-QFN)
ED-7311-23	集積回路/パッケージ個別規格(PGA)
ED-7311A	集積回路/パッケージ個別規格(P-QFP)
ED-7316	集積回路/パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
ED-7318	集積回路/パッケージデザインガイド プラスチックスモールアウトラインノンリード/パッケージ(P-SON)
ED-7324	集積回路/パッケージデザインガイド プラスチッククワッドフラットノンリード/パッケージ
ED-7335	集積回路/パッケージデザインガイド シリコン・ファインピッチ・ボールグリッドアレイ及びシリコン・ファインピッチ・ランドグリッドアレイ
ED-7401-4	半導体パッケージ規定寸法の測定方法(集積回路)
ED-7500B	半導体デバイスの標準外形図(個別半導体)
ED-7502A	個別半導体/パッケージ個別規格作成マニュアル
ED-7617	マトリクスレイデザインガイド
ED-7631	半導体製品出荷用マガジンに於けるリサイクルのための表示方法
ED-7701A	半導体ソケット用語
ED-7702A	テスト・アンド・バーンイン・ソケット試験方法
ED-7711	半導体ソケットデザインガイドオープントップタイプボールグリッドアレイ(BGA)
ED-7712	半導体ソケットデザインガイド オープントップタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
ED-7713	半導体ソケットデザインガイド クラムシェルタイプ ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ(FBGA/FLGA)
ED-7714	半導体ソケットデザインガイド クラムシェルタイプボールグリッドアレイ及びランドグリッドアレイ(BGA/LGA)
ED-7715	半導体ソケット個別規格オープントップ[54/66ピン TSOP(タイプ2)]
ED-7716	半導体ソケット個別規格オープントップ(メモリ用FBGA)
EDR-7311A	集積回路/パッケージデザインガイドプラスチッククワッドフラット/パッケージ(P-QFP)
EDR-7312	集積回路/パッケージデザインガイド薄形スモールアウトライン/パッケージ(タイプI)(TSOPI)
EDR-7313	集積回路/パッケージデザインガイド薄形スモールアウトライン/パッケージ(タイプII)(TSOPII)
EDR-7314A	集積回路/パッケージデザインガイドシュリンクスモールアウトライン/パッケージ(P-SSOP)
EDR-7315B	集積回路/パッケージデザインガイド/ボールグリッドアレイ
EDR-7317	集積回路/パッケージデザインガイド縦形表面実装/パッケージ(SVP)

☆半導体パッケージ小委員会

EDR-7319	集積回路パッケージデザインガイドクワッドフラットJ-リードパッケージ(QFJ)
EDR-7320	集積回路パッケージデザインガイドスモールアウトラインパッケージ(SOP)
EDR-7321	集積回路パッケージデザインガイドクワッドフラットトリードパッケージ
EDR-7322	集積回路パッケージデザインガイドプラスチックデュアルインラインパッケージ
EDR-7323A	集積回路パッケージデザインガイドピングリッドアレイ(PGA)
EDR-7325	集積回路パッケージデザインガイドクワッドフラットノンリードパッケージ
EDR-7326A	集積回路パッケージデザインガイドヒートシンク付スモールアウトラインパッケージ
EDR-7327	集積回路パッケージデザインガイドシングル・インライン・パッケージ
EDR-7328	集積回路パッケージデザインガイドジグザグインラインパッケージ(P-ZIP)
EDR-7329	集積回路パッケージデザインガイドプラスチックインタースティシャルランドグリッドアレイパッケージ
EDR-7330	集積回路パッケージデザインガイドプラスチックスモールアウトラインJリードパッケージ(P-SOJ)
EDR-7331	集積回路パッケージデザインガイドクワッドテープキャリアパッケージ及びそのキャリア
EDR-7332	集積回路パッケージデザインガイドデュアルテープキャリアパッケージ(タイプ1、タイプ2)
EDR-7333	積層パッケージデザインガイド ファインピッチ・ボールグリッドアレイ及びファインピッチ・ランドグリッドアレイ
EDR-7334	代表的熱変形測定方式の比較評価結果
EDR-7335	半導体パッケージ用語集(第一部 パッケージ名称及び部位名称)
EDR-7336	半導体製品におけるパッケージ熱特性ガイドライン
EDR-7336	Package thermal characteristics guideline in semiconductor products
EDR-7337	2チップ積層型半導体パッケージの熱特性ガイドライン
EDR-7337	Thermal characteristics guidelines of two chip stacked semiconductor packages
EDR-7605	半導体包装の鉛フリー表示方法ガイド
EDR-7619	半導体用エンボスキャリアテープの納入ルール
EDR-7711	半導体ソケットデザインガイドオーブントップボールグリッドアレイ(BGA)
EDR-7714	半導体ソケットデザインガイド クラムシェルタイプ ボールグリッドアレイ/ランドグリッドアレイ
EDR-7717	半導体ソケット位置決めシミュレーション技術レポート[FLGA タイプソケット]
EDR-7718	半導体ソケット位置決めシミュレーション技術レポート(FBGA タイプソケット)
EDR-7719	半導体ソケット位置決めシミュレーション技術レポート[QFP タイプソケット]

【JEITA 規格類の入手方法に関するお問い合わせ】 <http://www.jeita.or.jp/>

規格類についてのお問い合わせは、JEITA サービスセンターへお願い致します。

一般社団法人 電子情報技術産業協会 サービスセンター (9:00-17:00) TEL:03-5218-1086 FAX:03-3217-2725 E-Mail: support@jeita.or.jp

【専門委員会・小委員会参加に関するお問い合わせ】

専門委員会・小委員会への参加に関するお問い合わせは、下記担当事務局までお願い致します。

一般社団法人 電子情報技術産業協会 電子デバイス部 TEL:03-5218-1061

一般社団法人 電子情報技術産業協会について

一般社団法人 電子情報技術産業協会(JEITA:Japan Electronics and Information Technology Industry Association of Japan)は、電子機器、電子部品の健全な生産、貿易及び消費の増進を図ることにより、電子情報技術産業の総合的な発展に資し、わが国経済の発展と文化の交流に寄与することを目的とした業界団体です。電子材料から電子部品・デバイス、最終製品に至るまで幅広い分野の様々な課題に取り組んでいます。

世界中がインターネットで結ばれ、エレクトロニクス技術とIT(情報技術)が、様々な形でグローバルに浸透しています。このエレクトロニクス技術の進化とITの進展により、情報・通信・映像・音声等の技術が融合して、新しいシステムや製品が生まれ出され、経済社会のみならず、人々の生活や文化に至るまで、従来の枠組みを超えた大きな変化がもたらされています。

当協会は、まさに 21 世紀のデジタル・ネットワーク時代を切り拓いていくことを使命としており、電子情報技術の発展によって、人々が夢を実現し、豊かな生活を享受できるようにすることを願っております。

このため、政策提言や技術開発の支援、新分野の製品普及等の各種事業を精力的に展開するとともに、地球温暖化防止等の環境対策にも積極的に取り組んでいます。組織体制は、内外にわたる各分野の課題について調査・研究・審議するため、理事会・政策役員会の下に、総合事業部門として総合政策部会と、6 つの課題別委員会、製品事業部門として 5 つの分野別部会及び関西支部運営部会を設置しています。

また、各分野別部会・課題別委員会の下には、さらに多数の事業委員会、専門委員会などが設置されており、会員会社は希望する委員会に参加することができます。

所掌する産業分野は、サーバやパソコンを含むコンピュータ関連、情報端末機器から、無線通信機器、放送機器、電子計測器、医用電子機器、道路交通システム機器などの「インダストリアル機器」、液晶テレビやプラズマテレビ、デジタル放送受信機器、ケーブルテレビ機器、DVD/ブルーレイ機器、デジタルビデオカメラ、オーディオ機器、カーナビゲーションシステムなどの「コンシューマ機器」、更には集積回路

やディスクリット半導体、液晶ディスプレイ、PDPなどの「電子デバイス」、受動部品や機構部品などのほか、組立品、電子材料を含む「電子部品」、その他、EDI関連、RFID関連、ソフトウェア、ソリューションサービスなど、多岐に亘っています。

当協会は、これらの産業規模にして40兆円を超える規模を持つIT・エレクトロニクス産業を担う、わが国最大級の業界団体として、政策提言や税制・規制改革等の要望、環境問題への取組み、知的財産保護への取組み、各種調査統計事業の充実に努めています。

また、様々な報告書や資料類の発行、国際標準化活動や業界規格の制定、国際会議の開催、海外調査団の派遣、様々なテーマでの講演会やセミナーの開催、「CEAT EC JAPAN」に代表される展示会なども実施しています。



【出典】 <http://www.jeita.or.jp/japanese/about/pdf/about.pdf>

【JEITA 入会に関するお問い合わせ】

入会に関するお問い合わせは、下記にお願いいたします。

一般社団法人 電子情報技術産業協会 総務部 TEL:03-5218-1050

JEITA