

ナノと巨大数が同居するLSI

ICの中に集積されるトランジスタなどの素子、また素子をつなぐ配線の寸法が小さくなり(微細化)、1個のICの中に集積される素子数が多くなった(集積度)。

微細加工のおかげで、集積度が巨大になっても、チップの大きさはそれほど大きくならない(チップ寸法を大きくしないために、微細化が進んだともいえる)。

すでに、加工寸法*1は90nm以下となり、酸化膜の厚みは1nmレベルである。加工寸法はウイルスの大きさに、また酸化膜の厚みは分子の大きさに匹敵する。nmオーダーの加工を行っているのである。

ナノレベルの加工

ナノ(nano)は、「10億分の1」を表す単位。長さでいうと、1nmは、 10^{-9} m(10億分の1m)、すなわち100万分の1mmである。時間で1ns(ナノ秒)は、光が30cm進む距離に相当する(光は1秒間に30万km進む)。最近のLSIはこのnsオーダーで動作している。

ところで、ナノを漢字で表すと「塵」(10^{-9})。10nmは「沙」(10^{-8})、0.1nmは「埃」(10^{-10})という。1mを地球の大きさ(直径約1万2800km)とすると、1nmはパチンコ玉(直径1.1cm)の大きさに相当する。

1億個を超える集積数

一方、ICの集積度はこれまで、3年で4倍のスピードで向上してきた(ムーアの法則)。すでに1億トランジスタ/チップを超え、数千

万ゲートを設計する時代となった。

この「億」という数は1国の人口に匹敵する。このうち1個でも動かない素子があれば、LSIは不良品となる。1素子を日本の1人としてみると、その数の大きさがわかる。

東京23区の中で数mmの加工

LSIは現在、直径30cmのシリコン(Si)ウェハから作る。

この直径30cmのシリコンウェハを、直径30kmの円とすると、加工寸法の100nmは1cmになる。東京駅を中心に直径30kmの円を描くと、東京23区がちょうど入る(図2-

1-A)。この23区の中で、数mm~1cmの加工を行っているのがLSIである。

いかに、微細加工技術とその結果としての莫大な量のトランジスタの集積が強烈かがわかる。この集積度の巨大数と、加工寸法のナノという極微の世界との間には、 10^{16} もの開きがある。半導体技術はこの「億」と「沙」が同居している世界なのである。

*1

加工寸法:マスク寸法や設計寸法など、いろいろの表現があるが、ITRS(国際半導体技術ロードマップ)では「ハーフピッチ」として統一している。ハーフピッチは、たとえばゲート電極を構成する多結晶シリコンの配線の1/2ピッチを指す。

図2-1-A シリコンウェハ(直径300mm)上で、100nmのLSIの加工を行うことは、直径30kmの円内で、1cmの加工を行うことに匹敵する。

